

SKRIPSI

PERENCANAAN DAN PEMBUATAN PAPAN PENCATAT SKOR UNTUK PERTANDINGAN BOLA BASKET SECARA OTOMATIS BERBASIS MIKROKONTROLLER AT89S51



Disusun Oleh :

BRAMANTYO WAHYU NUGROHO

01.17.134

**JURUSAN TEKNIK ELEKTRO S1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
SEPTEMBER 2006**

SKRIPSI

PERENCANAAN DAN PEMBUATAN PAPAN PENCATAT SKOR UNTUK PERTANDINGAN BOLA BASKET SECARA OTOMATIS BERBASIS MIKROKONTROLLER AT89S51

*Disusun guna Memenuhi Salah Satu Syarat Untuk Memperoleh Gelar Sarjana
Teknik Pada Jurusan Teknik Elektro S1 Konsentrasi Elektronika*



Disusun Oleh :

BRAMANTYO WAHYU NUGROHO

01.17.134

**JURUSAN TEKNIK ELEKTRO S1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
SEPTEMBER 2006**

LEMBAR PERSETUJUAN

PERENCANAAN DAN PEMBUATAN PAPAN PENCATAT SKOR UNTUK PERTANDINGAN BOLA BASKET SECARA OTOMATIS BERBASIS MIKROKONTROLER AT89S51

SKRIPSI


*Diajukan Guna Memenuhi Salah Satu Syarat Untuk Memperoleh Gelar Sarjana
Teknik Pada Jurusan Teknik Elektro S-1 Konsentrasi Elektronika*

Disusun Oleh :

BRAMANTYO WAHYU NUGROHO

NIM : 01.17.134

Diperiksa dan Disetujui,
Dosen Pembimbing I


(Ir. F. Yudi Limpraptono, MT)
NIP.P 1039500274

Diperiksa dan Disetujui,
Dosen Pembimbing II


(M. Ibrahim Ashari, ST)
NIP. 1030100358



Mengetahui,
Ketua Jurusan Teknik Elektro S-1


(Ir. F. Yudi Limpraptono, MT)
NIP.P 1039500274

**JURUSAN TEKNIK ELEKTRO S – 1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

ABSTRAK

BRAMANTYO WAHYU NUGROHO, Nim : 0117134, Perencanaan dan Pembuatan Papan Pencatat Skor Untuk Pertandingan Bola Basket Secara Otomatis Berbasis Mikrokontroler AT89S51.

Dosen Pembimbing I : Ir. F. Yudi Limpraptono, MT

Dosen Pembimbing II : M. Ibrahim Ashari, ST

Kata kunci : AT89S51, Dot Matrix, Skor, Bola Basket

Perencanaan dan pembuatan papan pencatat skor untuk pertandingan bola basket secara otomatis berbasis mikrokontroler AT89S51.

Pembuatan papan pencatat skor ini merupakan salah satu contoh pemanfaatan IC AT89S51 pada bidang olahraga. Dengan menggunakan papan ini diharapkan dapat mempermudah pekerjaan manusia dalam membalik skor sehingga tidak memerlukan tenaga tambahan.

Dalam rangkaian papan pencatat skor ini menggunakan IC AT89S51 sebagai komponen utamanya, yang digunakan untuk mengolah data sehingga dapat menampilkan nama-nama dari para tim yang sedang bertanding dan menampilkan nama sponsor yang ikut serta melalui dotmatrix, dan skor dari masing-masing tim dapat ditampilkan pada seven segmen.

Dari hasil pengujian yang telah dilakukan didapat bahwa alat ini bisa bekerja sesuai dengan yang direncanakan yaitu mendeteksi bola yang masuk secara otomatis yang kemudian akan ditampilkan melalui tampilan skor, dengan adanya alat ini diharapkan dapat meningkatkan kualitas dari sistem penilaian pada pertandingan bola basket yang selama ini masih dilakukan secara manual.

KATA PENGANTAR

Puji dan syukur saya panjatkan kehadirat Tuhan Yang Maha Esa, yang telah memberikan rahmat dan hidayah-Nya kepada saya sehingga laporan skripsi ini dapat terselesaikan dengan baik.

Akhirnya penulis dapat menyelesaikan skripsi ini yang berjudul “Perencanaan dan Pembuatan Papan Pencatat Skor Untuk Pertandingan Bola Basket Secara Otomatis Berbasis Mikrokontroler AT89S51”. Laporan skripsi ini merupakan salah satu persyaratan yang harus ditempuh untuk kelulusan Program Strata 1 Teknik Elektro Konsentrasi Teknik Elektronika Institut Teknologi Nasional Malang.

Pada kesempatan ini, penulis menyampaikan ucapan terima kasih kepada:

1. Bapak Prof. DR. Ir. Abraham Lomi, MSEE selaku Rektor Institut Teknologi Nasional Malang.
2. Bapak Ir. Mochtar Asroni, MSME selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang.
3. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang, dan juga selaku dosen Pembimbing I.
4. Bapak M. Ibrahim Ashari, ST selaku Dosen Pembimbing II.
5. Ibu Ir. Mimien Mustikawati, selaku Sekretaris Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang.

6. Kedua Orang Tua saya yang telah memberikan segalanya baik do'a dan usaha demi terselesainya laporan skripsi ini.
7. Serta teman-teman yang telah banyak membantu dalam penyusunan laporan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan dalam penyelesaian laporan skripsi ini. Untuk itu penyusun mengharapkan saran dan kritik yang bersifat membangun demi kesempurnaan laporan skripsi ini.

Malang,2006

Penyusun

DAFTAR ISI

LEMBAR PERSETUJUAN

KATA PENGANTAR	i
DAFTAR ISI	iii
DAFTAR GAMBAR	viii
DAFTAR TABEL	x
BAB I PENDAHULUAN	1
1.1. Latar Belakang	1
1.2. Rumusan Masalah	2
1.3. Tujuan	2
1.4. Batasan Masalah	3
1.5. Metodologi Penelitian	3
1.5. Sistematika Penulisan	4
 BAB II TEORI DASAR	 5
2.1. Tinjauan Umum	5
2.2. Sensor Infra Red dan Photo Dioda	5
2.3. Seven Segmen	6
2.4. Mikrokontroler AT89S51	7
2.4.1. Umum	7
2.4.2. Perangkat Keras Mikrokontroler AT89S51	9
2.4.3. Arsitektur Mikrokontroler AT89S51	10

2.4.4. Konfigurasi Pin-Pin Mikrokontroller AT89S51	11
2.4.5. Organisasi Memori	14
2.4.6. SFR (Special Function Register)	17
2.4.7. Metode Pengalamatan	22
2.5. Light Emitting Diode (LED)	24
2.6. LED Sebagai Dot Matriks	24
2.6.1. Dekode Matrik LED	26
2.7. Register Geser 8 bit Serial In Paralel Out (SIPO)	26
2.8. TLP dan RLP 434A	29
2.8.1. TLP 434A	30
2.8.2. RLP 434A	30
2.9. LM 358	31
2.10. 74HC574	32
2.11. RS-MAX 232	33
 BAB III PERENCANAAN DAN PEMBUATAN ALAT	 35
3.1. Pendahuluan	35
3.2. Perencanaan Perangkat Keras	38
3.2.1. Perencanaan Sensor Bola Masuk	38
3.2.2. Perencanaan Rangkaian <i>Reset</i>	39
3.2.3. Perencanaan Rangkaian <i>Clock</i>	40
3.2.4. Perencanaan Rangkaian Pemancar	41
3.2.5. Perencanaan Rangkaian Tombol	43

3.2.6. Mikrokontroller sebagai sistem minimum	43
3.2.7. Penggunaan port-port mikrokontroller 1	45
3.2.8. Perencanaan Rangkaian Penerima RLP 434A	47
3.2.9. Perencanaan Rangkaian Seven Segmen	50
3.2.10. Perencanaan Rangkaian Dot Matrix 5 x 7	50
3.2.10.1. Rangkaian Register Geser 8 bit	51
3.2.10.2. Perencanaan Rangkaian Tampilan dan Driver	51
3.2.10.3. Perencanaan Rangkaian Latch 74HC574	54
3.2.11. Penggunaan port-port pada mikrokontroller 2	55
3.2.12. Perencanaan Rangkaian Interface MAX 232	57
3.3. Perencanaan Perangkat Lunak	58
3.3.1. Diagram Alir dari Sistem	59
3.3.1.1. Diagram Alir untuk Penekanan Tombol	59
3.3.1.2. Diagram Alir untuk Penerima Data	59
3.3.1.3. Diagram Alir untuk Pengiriman Data	60
BAB IV PENGUJIAN ALAT	61
4.1. Umum	61
4.2. Pengujian Sub Sistem	61
4.2.1. Pengujian Rangkaian Seven Segmen	61
4.2.1.1. Tujuan	61
4.2.1.2. Peralatan Yang Digunakan	61
4.2.1.3. Prosedur Pengujian	62

4.2.1.4. Hasil Pengujian	62
4.2.2. Pengujian Rangkaian dot Matrix 5x7	63
4.2.2.1. Tujuan	63
4.2.2.2. Peralatan Yang Digunakan	63
4.2.2.3. Prosedur Pengujian	63
4.2.2.4. Hasil Pengujian	64
4.2.3. Pengujian Rangkaian TLP 434A	65
4.2.3.1. Tujuan	65
4.2.3.2. Peralatan Yang Digunakan	65
4.2.3.3. Prosedur Pengujian	65
4.2.3.4. Hasil Pengujian	66
4.2.4. Pengujian Rangkaian RLP 434A	67
4.2.4.1. Tujuan	67
4.2.4.2. Peralatan Yang Digunakan	67
4.2.4.3. Prosedur Pengujian	67
4.2.4.4. Hasil Pengujian	68
4.2.5. Pengujian Alat Secara Keseluruhan	69
4.2.5.1. Tujuan	69
4.2.5.2. Peralatan Yang Digunakan	69
4.2.5.3. Prosedur Pengujian	70
4.2.5.4. Hasil Pengujian	70
BAB V PENUTUP	72

5.1. Kesimpulan	72
5.2. Saran	73

DAFTAR PUSTAKA

LAMPIRAN-LAMPIRAN

DAFTAR GAMBAR

2-1. Rangkaian Sensor Infra Red dan Photo Dioda	6
2-2. Susunan LED dari Seven Segmen	7
2-3 Blok Diagram Mikrokontroller AT89S51	9
2-4 Konfigurasi Pin-Pin Mikrokontroller AT89S51	11
2-5 Osilator Eksternal Mikrokontroller AT89S51	14
2-6 Memori Program	15
2-7 128 byte rendah dan 128 byte atas pada RAM Internal	16
2-8 Register PSW dalam mikrokontroller AT89S51	19
2-9 Skema LED Dot Matrix 5x7	25
2-10 Dot Matrix 5x7	25
2-11 Diagram Detail Register Geser 8 bit 74LS164	27
2-12 Konfigurasi Pin-Pin LM358	31
2-13 Konfigurasi Pin-pin 74HC574	32
2-14 Bentuk Konentor DB9	33
2-15 IC RS Max 232	34
3-1 Diagram Blok Sistem	35
3-2 Rangkaian Sensor untuk Bola Masuk	38
3-3 Perencanaan Rangkaian Reset	39
3-4 Perencanaan Rangkaian Clock	40
3-5 Perencanaan Rangkaian Pemancar	41
3-6 Perencanaan Rangkaian Tombol	43

3-7	Rangkaian Minimum Sistem Mikrokontroller AT89S51	45
3-8	Perencanaan Penggunaan Port-Port pada Mikrokontroller 1	46
3-9	Perencanaan Rangkaian Penerima RLP 434A	48
3-10	Perencanaan Rangkaian Dot Matrix 5x7	50
3-11	Rangkaian register Geser untuk scan kolom	51
3-12	Perencanaan Rangkaian Tampilan dan driver	52
3-13	Perencanaan Rangkaian Latch 74HC574	54
3-14	Perencanaan Penggunaan Port-Port Mikrokontroller 2	55
3-15	Rangkaian Interfacc MAX 232	57
4-1	Diagram blok pengujian seven segmen	62
4-2	Diagram blok pengujian Rangkaian dot matrix 5x7	63
4-3	Hasil dari pengujian DM 1	64
4-4	Hasil dari pengujian DM 2	64
4-5	Rangkaian Pengujian TLP 434A	65
4-6	Foto Hasil pengujian sinyal masukan TLP	66
4-7	Rangkaian pengujian RLP 434A	67
4-8	Foto Hasil pengujian sinyal keluaran RLP	69

DAFTAR TABEL

2.1. Fungsi Khusus Port 3	13
2.2. Special Function Register	17
2.3. Tabel Kebenaran IC 74164	28
2.4. Susunan Kaki TLP dan RLP	29
2.5. Konfigurasi pin DB9	34
4.1. Daftar Heksa dari Tampilan Angka pada seven segmen	62
4.2. Hasil pengujian pengukuran arus kolektor transistor	66
4.3. Hasil pengujian pengukuran arus basis transistor	66
4.4. Hasil pengujian pengukuran arus kolektor transistor	68
4.5. Hasil pengujian pengukuran arus basis transistor	68
4.6. Hasil pengujian pengukuran tegangan keluaran penguat n-invert	69
4.7. Hasil Pengujian dari ring A	70
4.8. Hasil Pengujian dari ring B	71

BAB I

PENDAHULUAN

1.1 Latar Belakang

Telah kita ketahui semua bahwa kemajuan teknologi dewasa ini begitu cepat, dengan bertambah cepatnya kemajuan teknologi tersebut menjadikan kehidupan ini semakin baik. Sebab semua teknologi tersebut diciptakan demi kemudahan dan kehidupan manusia yang lebih baik. Salah satu perkembangan teknologi adalah dibidang elektronika.

Salah satu perkembangan bidang elektronik adalah pembuatan papan pencatat skor untuk pertandingan bola basket secara otomatis sehingga tidak perlu repot untuk membalik papan skor secara manual, yang selama ini masih banyak digunakan pada pertandingan-pertandingan bola basket.

Dengan demikian penulis berencana membuat suatu papan pencatat skor untuk pertandingan bola basket menggunakan IC Mikrokontroler AT89S51, yang merupakan salah satu contoh aplikasi AT89S51 pada bidang elektronika. Alat ini dapat mencatat skor secara otomatis, menampilkan nama-nama tim yang sedang bertanding, dan dapat menampilkan sponsor yang sedang mensponsori pertandingan tersebut

1.2 Rumusan Masalah

Dari latar belakang diatas, maka rumusan masalah dapat dijabarkan sebagai berikut :

1. Bagaimana merancang sebuah sensor yang dapat mendeteksi adanya bola masuk ke keranjang
2. Bagaimana menggunakan mikrokontroler AT89S51 sebagai pengontrol dari alat ini.
3. Bagaimana membuat/merancang seven segment sebagai tampilan skor.
4. Bagaimana membuat/merancang Dotmatrik sebagai penampil nama tim dan nama sponsor.
5. Bagaimana merancang software untuk memproses data yang diterima dari sensor.
6. Bagaimana menghubungkan PC dengan mikrokontroller.

1.3 Tujuan

Adapun tujuan dari penulisan skripsi yang berjudul Perencanaan dan Pembuatan Papan Pencatat Skor Untuk Pertandingan Bola Basket secara Otomatis Berbasis Mikrokontroler AT89S51 ini adalah untuk mempermudah dalam pencatatan nilai atau skor selama pertandingan, menampilkan nama tim yang sedang bertanding, dan untuk menampilkan nama sponsor yang ada.

1.4 Batasan Masalah

Dalam perencanaan dan pembuatan skripsi ini perlu dibuat batasan masalah agar permasalahan tidak meluas ke hal-hal yang tidak ada hubungannya dengan pembuatan skripsi ini, dan untuk memberikan pembahasan yang jelas.

Batasan masalahnya adalah sebagai berikut:

1. Menggunakan IC Mikrokontroler AT89S51 sebagai pengontrol.
2. Alat ini hanya dirancang untuk melakukan penambahan 2 poin.
3. Untuk tembakan hukuman dan tiga poin disediakan tombol penambahan dan pengurangan 1 poin.
4. Alat ini hanya merupakan prototype.
5. Pemancar dan Penerima dibahas secara garis besar.
6. Catu Daya dibahas secara garis besar.

1.5 Metodologi Penelitian

Metodologi penulisan skripsi ini adalah sebagai berikut :

1. Studi Literatur

Memperoleh data dari internet dan membaca buku-buku literatur yang berhubungan dengan permasalahan dalam penyusunan skripsi ini.

2. Perancangan Hardware dan Software

Hardware meliputi perancangan dan pembuatan rangkaian secara keseluruhan berupa pembuatan PCB dan perakitan komponen sampai alat dapat bekerja, Software meliputi pembuatan dan perancangan software dengan menggunakan Bahasa Assembler.

3. Pengolahan Data

Mengolah data dengan jalan membuat analisa dan menarik kesimpulan dari hasil pengujian yang ada.

1.6 Sistematika Penulisan

Sistematika dalam penulisan skripsi ini adalah sebagai berikut :

BAB I PENDAHULUAN

Membuat Latar Belakang, Tujuan, Rumusan Masalah, Batasan Masalah dan Sistematika Penulisan.

BAB II DASAR TEORI

Membahas semua teori dasar yang berkaitan langsung dengan perencanaan sistem alat.

BAB III PERANCANGAN DAN PEMBUATAN ALAT

Membahas perancangan dan pembuatan sistem dari alat yang meliputi *hardware* dan *software*

BAB IV PENGUJIAN ALAT

Membahas tentang pengujian dan pengukuran karakteristik dari hasil perancangan *software* dan *hardware* setelah pengambilan sampel dari hasil pengujian alat, setelah itu dilakukan analisa hasil pengujian alat tersebut.

BAB V PENUTUP

Berisi tentang kesimpulan secara keseluruhan dari perancangan dan pembuatan alat, serta berisi saran untuk pengembangan alat.

BAB II

DASAR TEORI

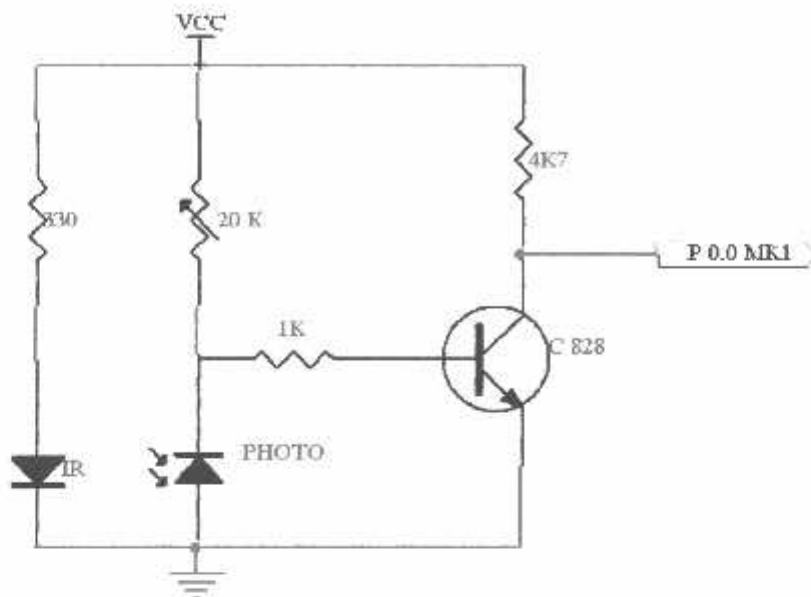
2.1. Tinjauan Umum

Bab ini akan membahas Sensor Infra Red dan Photo Dioda, Seven Segment, Mikrokontroller AT89S51, LED (Light Emitting Diode), Led sebagai Dot Matriks, Register Geser 8 bit *Serial In Parallel Out* (SIPO), ASK (Amplitude Shift Keying), TLP dan RLP 434A, dan LM 358, Latch 74HC574.

2.2. Sensor Infra Red dan Photo Dioda

Sensor Infra Red ini merupakan salah satu pemancar sinar yang tidak dapat ditangkap oleh mata, yang memiliki frekuensi cahaya diatas frekuensi cahaya yang dapat ditangkap oleh mata manusia. Sehingga pada saat infra red ini menyala maka mata manusia tidak dapat melihat sinar tersebut, sehingga diperlukan sebuah alat yang dapat menangkap keberadaan sinar tersebut, alat ini biasanya menggunakan sensor Photo Dioda.

Photo dioda ini dapat menangkap keberadaan sinar infra red yang perambatannya cenderung lurus. Photo Dioda ini jika menangkap sinar infra red maka junctionnya akan tertutup atau jarak junction akan sangat rapat, begitu pula sebaliknya.



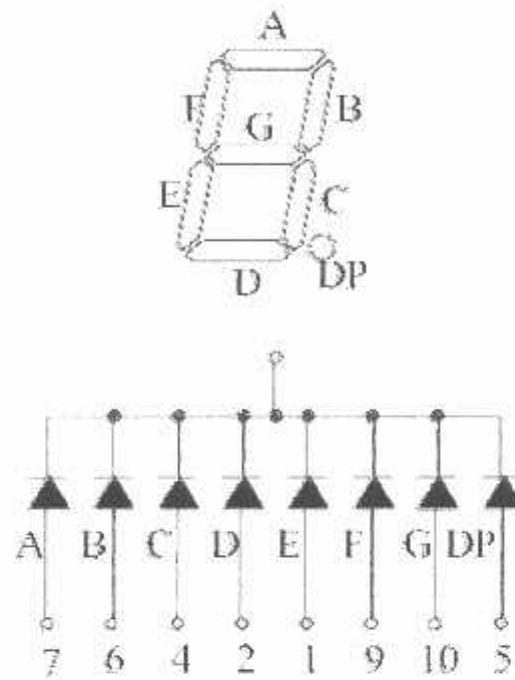
Gambar 2-1 Rangkaian Sensor Infra Red dan Photo Dioda

Sumber : Perancangan

Pada rangkaian diatas menggunakan sebuah variabel resistor yang berfungsi untuk mengatur kepekaan dari photo dioda, karena sensor ini nanti akan diletakkan diluar ruangan dimana cahaya matahari akan mempengaruhi kepekaan dari photo dioda. Dengan adanya variabel resistor ini memungkinkan untuk mengeset kepekaan dari photo dioda sehingga cahaya IR saja yang diterima.

2.3. Seven Segment

Seven Segment merupakan sebuah rangkaian led yang diposisikan sedemikian rupa sehingga membentuk angka 8 (delapan), yang setiap segmentnya dapat dihidupkan sesuai dengan keinginan pengguna, sehingga dapat membentuk sebuah karakter 0,1,2,3,4,5,6,7,8,9,A,C,E,F, Dan O.



Gambar 2-2 Susunan LED dari Seven Segment

Sumber : Yellow Stone Corporation, page 3

Pada rangkaian seven segmen ini digunakan transistor dengan tipe 2SA733 dihubungkan dengan masing-masing common dari seven segmen, transistor ini adalah transistor aktif low.

2.4. Mikrokontroller AT89S51

2.4.1. Umum

Perbedaan mendasar antara mikrokontroller dan mikroprosesor adalah mikrokontroller selain memiliki CPU, juga dilengkapi dengan memori dan I/O yang merupakan kelengkapan sebagai sistem minimum mikrokontroller sehingga

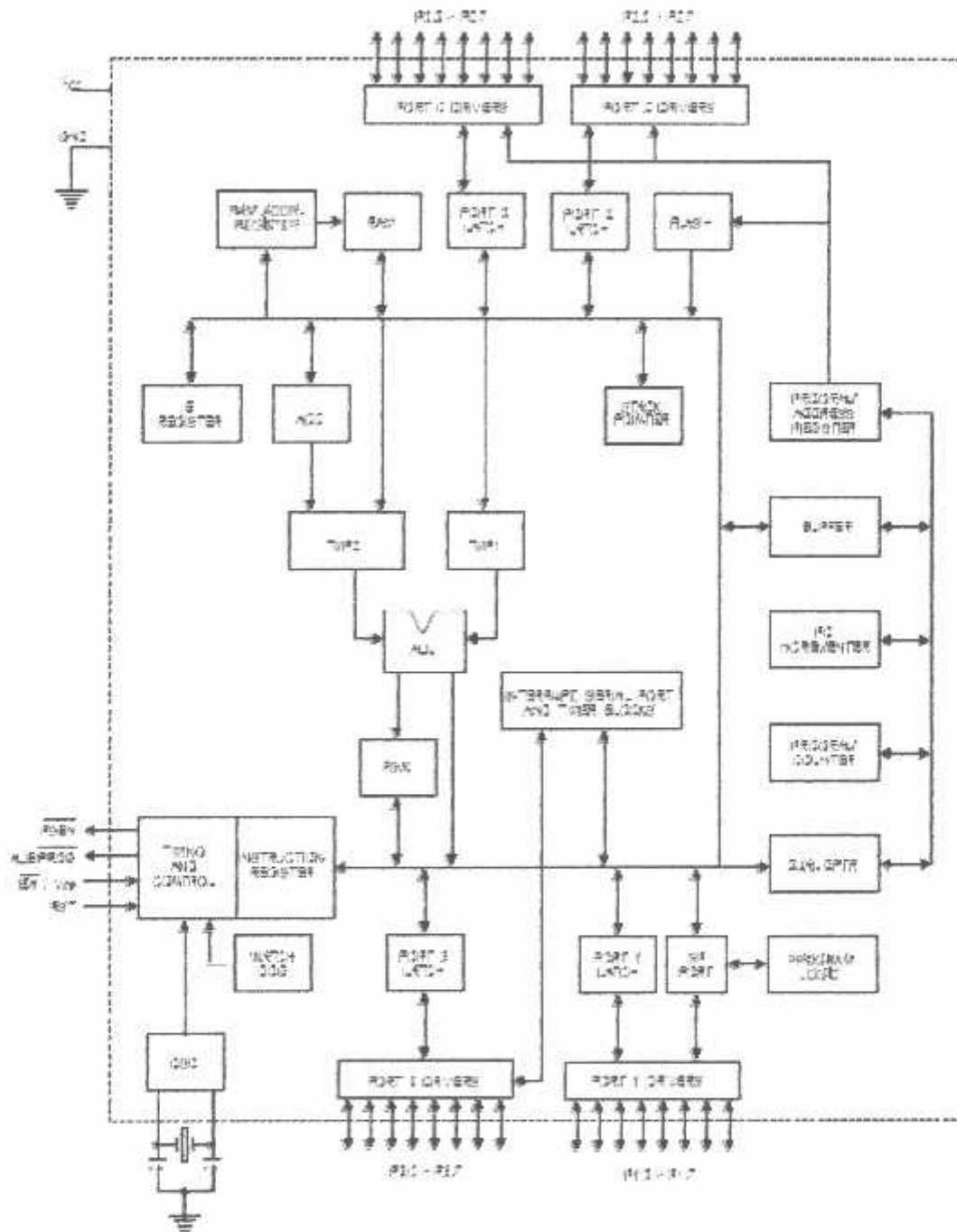
mikrokontroller dapat dikatakan sebagai mikrokomputer dalam keping tunggal yang dapat berdiri sendiri (*stand alone single chip mikrokomputer*).

Mikrokontroller AT89S51 adalah mikrokontroller ATMEL yang kompatibel penuh dengan mikrokontroller keluarga MCS-51, membutuhkan daya yang rendah, memiliki unjuk kerja yang tinggi, dan merupakan mikrokontroller 8 bit yang dilengkapi 4 Kbyte EPROM (*Erasable and Programmable Read Only Memory*) dan 128 byte RAM (*Random Access Memory*) internal. Program memori dapat diprogram ulang dalam sistem atau dengan menggunakan *Conventional Nonvolatile Memory Programmer*.

Dalam sistem mikrokontroller terdapat dua hal yang mendasar, yaitu: perangkat keras dan perangkat lunak yang keduanya saling terkait dan mendukung.

2.4.2. Perangkat Keras Mikrokontroller AT89S51

Blok diagram mikrokontroller AT89S51 adalah sebagai berikut:



Gambar 2-3 Blok Diagram Mikrokontroller AT89S51

Sumber : ATMEL Datasheet AT89S51

Mikrokontroller AT89S51 secara umum memiliki:

- CPU 8 bit
- Memori
- Port I/O yang dapat diprogram
- Timer dan Counter
- Sumber Interrupt
- Port Serial yang dapat diprogram
- Osilator dan Clock

2.4.3. Arsitektur Mikrokontroller AT89S51

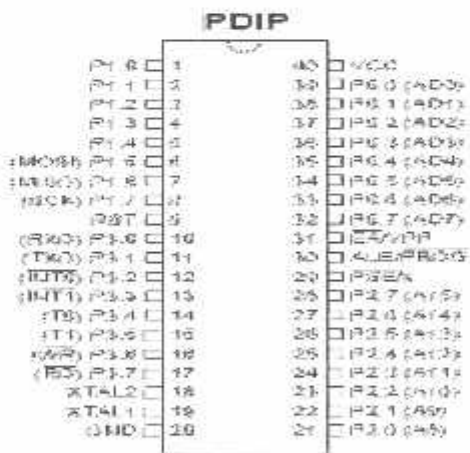
Arsitektur mikrokontroller AT89S51 adalah sebagai berikut:

1. CPU (*Central Processing Unit*) 8 bit dengan register A (*accumulator*) dan register B.
 2. Program Counter (PC) dan Data Pointer (DPTR) 16 bit.
 3. Program Status Word (PSW) 8 bit.
 4. Stack Pointer (SP) 4 bit.
 5. Flash memory dengan kapasitas 4 Kbyte.
 6. RAM internal dengan kapasitas 128 byte, yang tersusun atas:
 - 4 bank register, yang masing-masing berisi 8 register
 - 16 byte alamat serbaguna yang dapat diakses sebagai byte atau bit, tergantung software yang digunakan
 - 80 byte memory data serbaguna.
-

- 7. Port input-output sebanyak 32 pin yang tersusun atas Port 0 - Port 3, masing-masing 8-bit.
- 8. 2 buah Timer / Counter 16 bit.
- 9. 2 buah port serial full duplex
- 10. Register Kontrol, yaitu : TCON, SCON, PCON, IP, dan IE.
- 11. 5 buah sumber interrupt (2 buah sumber interrupt external dan 3 buah sumber interrupt internal).
- 12. Rangkaian Osilator dan Clock Internal.
- 13. Watchdog Programmable Timer.
- 14. Pemrograman ISP (*In Sytem Programmable*) yang fleksibel.

2.4.4. Konfigurasi Pin-Pin Mikrokontroller AT89S51

Konfigurasi kaki-kaki mikrokontroller terdiri dari 40 pena (pin), seperti terlihat pada gambar:



Gambar 2-4 Konfigurasi Pin-Pin Mikrokontroller AT89S51

Sumber : ATMEL Datasheet AT 89S51

Fungsi dari tiap-tiap pin adalah sebagai berikut:

1. VCC (supply tegangan).
2. GND (ground).
3. PORT 0.

Merupakan port I/O dua arah dan dikonfigurasi sebagai multipleks dua bus alamat rendah (A0 – A7) dan data selama pengaksesan program memori dan data memori eksternal.

4. PORT 1.

Merupakan port I/O dua arah dengan pull-up dan juga menerima low-order address byte selama pemrograman dan verifikasi dari flash. Pada mikrokontroler AT89S51 port 1 memiliki 3 pin dengan fungsi khusus. Adapun pin-pin dengan fungsi khusus tersebut adalah:

- P1.5 MOSI (Master data output, Slave data input untuk kanal SPI)
- P1.6 MISO (Master data input, Slave data input untuk kanal SPI)
- P1.7 SCK (Master clock output, Slave clock input untuk kanal SPI)

5. PORT 2.

Merupakan port I/O dengan internal pull-up. Mengeluarkan address tinggi selama pengambilan (fetching) program memori eksternal. Selama pengaksesan ke eksternal data memori, port 2 mengeluarkan isi P2 SFR (Special Function Register). Menerima address dan beberapa sinyal kontrol selama pemrograman.

6. PORT 3.

Merupakan port I/O dengan internal pull-up. Beberapa pin pada port 3 juga memiliki fungsi khusus, yaitu :

Tabel 2.1 Fungsi Khusus Port 3

PIN	NAMA	BIT ADDRESS	FUNGSI
P3.0	RXD	B0H	Receive data for serial port
P3.1	TXD	B1H	Transmit data for serial port
P3.2	INT0	B2H	External interrupt 0
P3.3	INT1	B3H	External interrupt 1
P3.4	T0	B4H	Timer/Counter 0 external input
P3.5	T1	B5H	Timer/Counter 1 external input
P3.6	WR	B6H	External data memory write strobe
P3.7	RD	B7H	External data memory read strobe

Sumber: Pelatihan Mikrokontroler MCS-51, Hafindo Electronic&Education

7. RST

Perubahan taraf tegangan dari rendah ke tinggi akan mereset AT89S51.

8. ALE/PROG

Pulsa output ALE digunakan untuk proses latching pada alamat byte rendah (A0-A7) selama pengaksesan ke eksternal memory. Pin ini juga digunakan untuk memasukkan pulsa program selama pemrograman.

9. PSEN

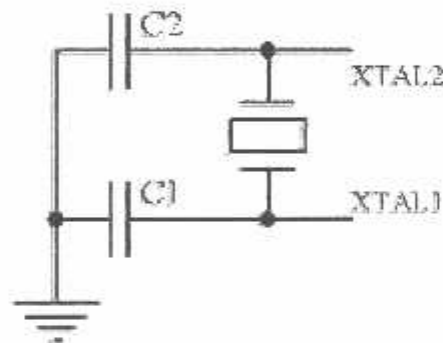
Merupakan strobe baca ke program memori eksternal.

10. EA/VPP

External Address Enable (EA) harus digroundkan jika mikrokontroller mengakses memory eksternal. Untuk melakukan pengaksesan memori internal maka EA dihubungkan ke VCC.

11. X-TAL 1 dan X-TAL 2

Kaki ini dihubungkan dengan kristal bila menggunakan osilator internal. X-TAL 1 merupakan input inverting osilator amplifier, sedangkan X-TAL 2 merupakan output inverting osilator amplifier



Gambar 2-5 Osilator Eksternal Mikrokontroller AT89S51

Sumber: Atmel Data Sheet AT89S51

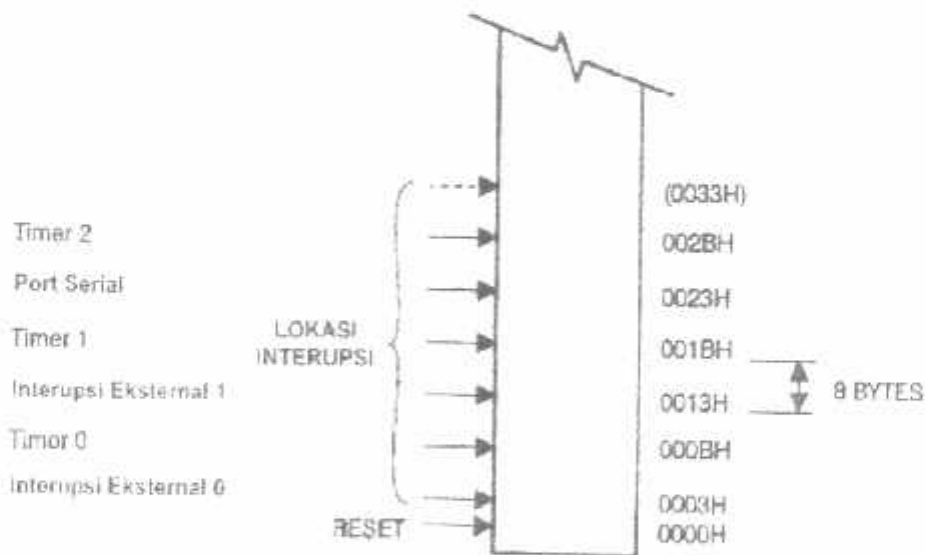
2.4.5. Organisasi Memori

Organisasi memori pada mikrokontroller AT89S51 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program digunakan untuk menyimpan instruksi-instruksi yang akan dijalankan oleh

mikrokontroller, sedangkan memori data digunakan sebagai tempat yang sedang diolah oleh mikrokontroller.

Program mikrokontroller disimpan dalam memori program berupa ROM. Mikrokontroller AT89S51 dilengkapi dengan ROM internal dengan kapasitas 4Kbyte, sehingga untuk menyimpan program tidak digunakan ROM eksternal yang terpisah dari mikrokontroller. Agar tidak menggunakan memori program eksternal maka pin EA dihubungkan dengan VCC.

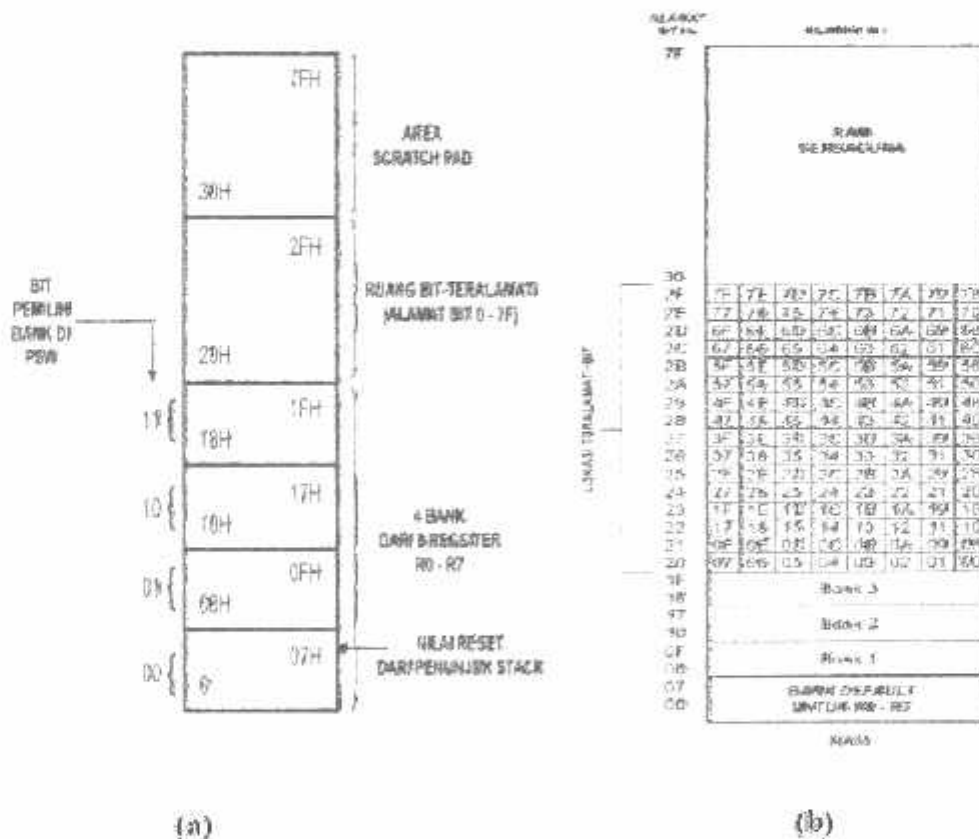
Memori program mikrokontroller menggunakan alamat 16 bit mulai 0000_H - $0FFF_H$, sehingga kapasitas penyimpanan program maksimal adalah 4K byte. Sinyal PSEN (*Program Store Enable*) tidak digunakan apabila digunakan memori program internal.



Gambar 2-6 Memori Program

Sumber : Belajar Mikrokontroller AT89S51 , 2002: 1-4

Selain memori program, mikrokontroller AT89S51 juga memiliki memori data internal 128 byte dan mampu mengakses memori data eksternal sebesar 64 Kbyte. Semua memori data internal dapat dialamati dengan data langsung atau tidak langsung. Ciri dari pengalamatan langsung adalah *operand*, operand adalah alamat register yang berisi alamat data yang akan diolah. Sebagian memori tersebut dapat dialamati dengan pengalamatan register, dan sebagian lagi dapat dialamati dengan memori satu bit. Untuk membaca data digunakan sinyal \overline{RD} , sedangkan untuk menulis digunakan sinyal \overline{WR} .



Gambar 2-7 128 Byte Rendah (a) dan 128 Byte Atas Pada RAM Internal (b)

Sumber : Belajar Mikrokontroller AT89S51, 2002 : 1-8

2.4.6. SFR (Special Function Register)

Register Fungsi Khusus (*Special Function Register*) terletak pada byte ke 128 bagian atas memori data internal dan berisi register-register untuk pelayanan latch port, timer, program status words, control peripheral dan sebagainya. Alamat register fungsi khusus ditunjukkan pada tabel 2.3

Tabel 2.2 Special Function Register

Simbol	Nama Register	Alamat
ACC	Accumulator	E0 _H
B	Register B	F0 _H
PSW	Program Status Word	D0 _H
SP	Stack Pointer	81 _H
DPL	Bit Rendah	82 _H
DPH	Bit Tinggi	83 _H
P0	Port 0	80 _H
P1	Port 1	90 _H
P2	Port 2	A0 _H
P3	Port 3	B0 _H
IP	Interrupt Priority Control	D8 _H
IE	Interrupt Enable Control	A8 _H
TMOD	Timer/Counter Mode Control	89 _H
TCON	Timer/Counter Control	88 _H
TH0	Timer/Counter 0 High Control	8C _H
TL0	Timer/Counter 0 Low Control	8A _H

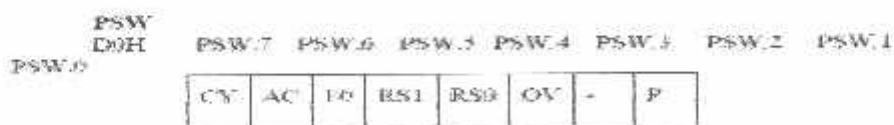
TH1	Timer/Counter 1 High Control	8D _H
TL1	Timer/Counter 1 Low Control	8B _H
SCON	Serial Control	98 _H
SBUF	Serial Data Buffer	99 _H
PCON	Power Control	97 _H

Sumber : Bereksperimen Dengan Mikrokontroller 8031

Beberapa macam register fungsi khusus yang sering digunakan adalah sebagai berikut:

1. Accumulator (ACC) merupakan register umum untuk mengakumulasikan hasil dari instruksi-instruksi. Daya tampung sebesar 1 byte data serta merupakan register yang paling sering dipakai. Akumulator ini menangani instruksi penambahan dan pengurangan.
 2. Register B merupakan delapan set register yang dinamakan R0, R1, R2, R3, R4, R5, R6, dan R7, fungsi dari register-register ini adalah sebagai register yang membantu penyimpanan data yang menggunakan banyak operasi. Register-register ini yang membantu akumulator dalam melakukan operasi antara dua operand.
 3. Register B merupakan register khusus yang berfungsi melayani operasi perkalian (MUL AB) dan Pembagian (DIV AB). Karenanya apabila diperlukan untuk mengalikan atau membagi akumulator Adengan suatu harga yang lain maka dapat dilakukan dengan menyimpan harga tersebut kedalam register B kemudian menjalankan instruksinya.
-

4. Stack Pointer (*SP*) merupakan register 8 bit data yang dapat diletakkan di alamat manapun pada RAM internal. Apabila suatu harga dimasukkan kedalam stack, AT89S51 pertama-tama akan menambah harga SP kemudian akan menyimpan kedalam memori yang bersesuaian. Demikian juga apabila harga diambil dari stack kemudian akan mengurangi harga stack.
5. Data Pointer (*DPTR*) terdiri dari dua register , yaitu untuk byte tinggi (Data Pointer High, DPH) dan byte rendah (Data Pointer Low, DPL) yang berfungsi untuk mengunci alamat 16 bit. DPTR berfungsi untuk menunjuk suatu lokasi data, namun pada beberapa perintah DPTR digunakan untuk mengakses memori eksternal.
6. PC (*Program Counter*) merupakan alamat 16 bit yang menginstruksikan AT89S51 alamat instruksi yang selanjutnya akan dilaksanakan. Saat inisialisasi AT89S51, PC terisi dengan 00000h dan akan bertambah satu setiap kali instruksi telah dilaksanakan. Harga PC tidak dapat langsung dirubah dengan menggunakan perintah MOV PC,2340h, namun dengan perintah LJMP 2340 yang akan mengisi PC dengan 2340h.
7. Program Status Word (*PSW*) berisi bit-bit status yang berkaitan dengan kondisi CPU saat itu. PSW terletak pada alamat D0H.



Gambar 2-8 Register PSW dalam Mikrokontroller AT89S51

Sumber : Belajar Mikrokontroller AT89S51, 2002 : 5-9

- *CY (Flag Carry)*

Flag Carry yang terletak pada alamat D7H, berfungsi sebagai pendeteksi terjadinya kelebihan pada operasi penjumlahan atau terjadinya peminjaman (*borrow*) pada operasi pengurangan misalnya, jika data pada akumulator adalah FFH dan dijumlahkan dengan bilangan satu atau lebih, maka akan terjadi kelebihan sehingga akan membuat carry menjadi set. Demikian juga apabila data pada akumulator adalah 00H dan dikurangkan dengan bilangan satu atau lebih, akan terjadi peminjaman sehingga membuat carry juga menjadi set.

- *AC (Flag Auxiliary Carry)*

Flag auxiliary carry akan selalu dalam kondisi set apabila pada saat proses penjumlahan terjadi carry dari bit ketiga hingga bit keempat

- *Flag 0*

Flag 0 dapat digunakan untuk tujuan umum tergantung pada kebutuhan pemakai.

- *RS (Register Select)*

Bit pemilih bank register (*Register Bank Select Bits*) RS0 dan RS1 digunakan untuk menentukan lokasi dari bank register (R0-R7) pada memori RS0 dan RS1 selalu bernilai 0 setiap kali sistem di reset sehingga lokasi dari register R0 hingga R7 akan berada pada alamat 00H hingga 07H.

- OV (*Flag Overflow*)

Flag overflow akan berada pada kondisi set jika pada operasi aritmatik menghasilkan bilangan yang lebih besar daripada 128 atau lebih kecil dari -128.

- P (*Bit Paritas*)

Bit paritas akan berada pada kondisi set jika jumlah bit dalam akumulator adalah ganjil dan akan berada pada kondisi clear jika jumlah bit 1 dalam akumulator adalah genap. Misalnya, data yang tersimpan pada akumulator adalah 10101110b atau AEH maka parity bit akan berada pada kondisi set. Data AEH mempunyai lima bit yang berkondisi 1 atau dapat disebut mempunyai bit 1 dalam jumlah yang ganjil.

8. Port 0 sampai Port 3 merupakan register yang berfungsi untuk membaca dan mengeluarkan data pada port 0, 1, 2, 3,. Masing-masing register ini dapat dialamati per-byte maupun per-bit.
 9. Control Register terdiri dari register yang mempunyai fungsi control untuk mengontrol system interupsi, terdapat dua register khusus, yaitu register IP (*Interrupt Priority*) dan register IE (*Interrupt Enable*). Untuk mengontrol timer/counter register khususnya adalah TCON (*Timer Counter Control*) serta pelayanan port serial menggunakan register SCON (*Serial Port Control*) yang akan dibahas pada bagian lain pada bab ini.
-

2.4.7. Metode Pengalamatan

Metode pengalamatan yang terdapat pada mikrokontroler AT89S51 adalah:

1. Pengalamatan Langsung (*Direct Addressing*)

Dalam pengalamatan langsung, operan-operan ditentukan berdasarkan alamat 8-bit dalam suatu instruksi. Hanya RAM data internal saja yang bisa diakses secara langsung.

2. Pengalamatan Tak Langsung (*Indirect Addressing*)

Dalam pengalamatan tak langsung, instruksi menentukan suatu register yang digunakan untuk menyimpan alamat operan. Baik RAM internal maupun eksternal dapat diakses secara tak langsung. Register alamat untuk alamat-alamat 8-bit bisa menggunakan Stack Pointer atau R0 atau R1 dari bank register yang dipilih. Sedangkan untuk alamat 16-bit hanya bisa menggunakan register pointer data 16-bit atau DPTR.

3. Instruksi-instruksi Register

Bank-bank register, yang masing-masing berisi R0 hingga R7 atau 8 register, dapat diakses melalui instruksi yang op-codenya mengandung 3 bit spesifikasi register (000 untuk R0, 001 untuk R1 hingga 111 untuk R7). Pengaksesan register dengan cara demikian bisa menghemat penggunaan kode instruksi, karena tidak memerlukan sebuah byte untuk alamat. Saat instruksi tersebut dikerjakan, satu dari delapan register pada bank yang terpilih yang diakses.

4. Instruksi-instruksi Register Khusus

Beberapa instruksi hanya dikhususkan untuk suatu register tertentu. Misalnya, suatu instruksi yang hanya bekerja pada akumulator saja, sehingga tidak memerlukan alamat byte untuk menunjuk ke akumulator tersebut. Dalam hal ini, op-codenya sendiri telah mengandung penunjuk ke register yang benar. Instruksi yang mengacu akumulator sebagai A akan dikodekan dengan op-code spesifik akumulator.

5. Konstanta Langsung (*Immediate Constant*)

Nilai dari suatu konstanta dapat segera menyatu dengan op-kode dalam memori program. Misalnya, instruksi: `MOV A,#100`, yang akan menyimpan konstanta 100 (desimal) ke dalam akumulator. Bilangan yang sama tersebut bisa juga dituliskan dalam format heksa sebagai 64h (`MOV A,#64h`).

6. Pengalamatan Terindeks (*Indexed Addressing*)

Metode ini digunakan untuk mengakses memori program, yang ditujukan untuk membaca tabel terindeks (look up table) yang tersimpan dalam memori program. Sebuah register 16-bit (DPTR atau PC) menunjuk ke awal tabel dan akumulator di-set dengan angka indeks yang akan diakses. Alamat dari entri tabel dalam memori program dibentuk dengan menjumlahkan data akumulator dengan penunjuk pada awal table.

2.5. Light Emitting Diode (LED)

Dioda pemancar cahaya *light-emitting diode* (LED) merupakan sebuah dioda yang dapat memancarkan cahaya dengan memanfaatkan adanya penurunan elektron dari level konduksi ke level valensi yang menimbulkan pelepasan energi dalam bentuk panas atau cahaya. Sebuah elektron yang bergerak melintasi sembarang pertemuan PN akan bergerak ke daerah lubang (*hole*). Hal ini akan menyebabkan sebuah elektron konduksi yang berdekatan turun ke level valensinya, sambil meradiasikan energi. Dalam dioda dan transistor biasa, yang terbuat dari germanium, silikon, atau galium arsenida.

Arus maju berkisar antara 10 mA sampai dengan 20 mA untuk kecerahan maksimum. Sebuah resistor akan selalu dihubungkan seri dengan LED untuk membatasi arus sesuai dengan yang dikehendaki.

LED menggantikan lampu pilot yang dulu digunakan sebagai penunjuk visual dalam peralatan. Sebuah LED ditambah sebuah resistor dapat digunakan dalam sembarang tegangan dari 2 sampai 10 volt. LED menggunakan arus yang jauh lebih kecil daripada lampu pilot.

2.6. LED Sebagai *Dot Matriks*

Piranti *dot matriks* mempunyai sejumlah besar sumber cahaya yang berbentuk seperti titik. Contoh umum adalah matriks LED 5 X 7 yang terlihat dalam gambar 2-8. Untuk menghidupkan sebuah LED dalam matriks ini, harus menerapkan tegangan dalam anodanya dan *mengground*-kan katodanya. Dengan menerapkan tegangan lebih

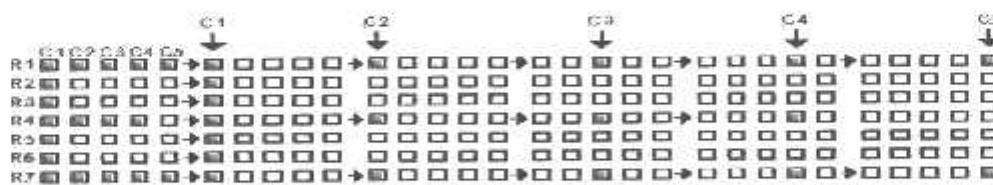
dari sebuah kolom dan mengground-kan lebih dari satu baris, maka dapat memperagakan setiap angka desimal, setiap huruf abjad, serta berbagai lambang lain.



Gambar 2-9 Skema LED Dot Matriks 5x7

Sumber : <http://home.wanadoo.nl/electrol/avr/dotmatrix.htm>

Tampilan matriks titik (*dot matriks*) terdiri atas sejumlah LED yang disusun dalam baris dan kolom. Susunan yang paling sering digunakan adalah matriks 5x7, yaitu lima kolom dan tujuh baris, seperti dalam gambar 2-9



Gambar 2-10 Dot Matriks 5 x 7

Sumber : Endel Uiga, 1995 :195

Matriks 5×7 dapat digunakan untuk menyajikan karakter alfanumerik yang lengkap. Proses pembangkitan karakter antara lain melibatkan proses *scanning* baris (atau kolom), memilih LED yang tepat dalam baris (kolom) dan menyalakannya. Proses yang ini diulang untuk baris atau kolom berikutnya. Setelah semua baris atau kolom dipilih dengan urutan tertentu, proses diatas diulang mulai dari baris paling atas (atau kolom pertama).

Jika frekuensi *scanning*-nya cukup cepat (sekitar 50 Hz) saja, akan diperoleh karakter bebas kedip. Jika matriks di-*scan* dari kiri ke kanan, kolom demi kolom, disebut *vertical scanning*. Jika lakukan baris demi baris, disebut *horisontal scanning*.

2.6.1. Dekode Matriks LED

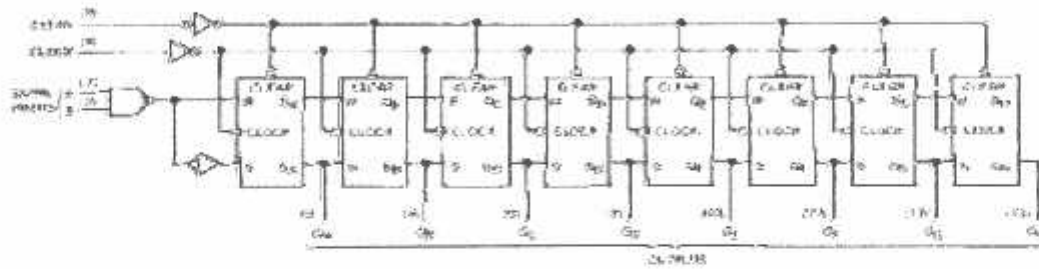
Untuk menyalakan huruf alfanumerik dengan pembacaan dot matriks, LED yang dibutuhkan tidak dinyalakan serentak (lihat Gambar 2-9). Bila proses ini diulang dengan cepat suatu alfanumerik akan ditampilkan tanpa kedipan.

Rangkaian yang *men-driver* matriks LED cukup rumit, karena harus melakukan *scan* baris-baris horisontal dan pada saat yang sama memasang tegangan pada kolom yang sesuai. Secara umum pencacah lingkaran (*ring counter*) melakukan *scan* dalam baris horisontal, sedangkan memori berisi data kolom LED yang menyala memberikan tegangan dalam kolom-kolom vertikal

2.7. Register Geser 8 bit *Serial In Pararel Out* (SIPO)

Bagian ini akan merinci salah satu dari sekian banyak register geser, yaitu register yang masukannya seri dan keluarannya paralel 8 bit. IC yang digunakan adalah IC

HD74LS164 yang merupakan register 8 bit yang terpicu sentuh dengan masukan serial. Semua keluaran paralel tersedia atas setiap *flip-flop D internal*. Diagram rinci tersedia dalam Gambar 2-5, memperlihatkan penggunaan delapan *flip-flop D internal*, masing-masing dengan keluaran data paralelnya (Q_A sampai Q_H).



Gambar 2-11 Diagram Detail Register Geser 8 Bit HD74LS164

Sumber : www.fairchildsemi.com, 2000: 3

IC HD74LS164 terlihat memiliki sebuah masukan serial. Data dimasukkan secara serial melalui salah satu dari dua masukan (A dan B). Perhatikan dalam gambar 2-5 kedua masukan data (A dan B) di NAND-kan. Kedua masukan ini bisa digabung menjadi satu masukan atau bisa juga salah satu ditentukan sebagai logika tinggi, sedangkan yang satu lagi untuk pemasukan data.

Masukan pengatur ulang utama *Clear* untuk IC HD74LS164 merupakan input aktif rendah. Dalam tabel kebenaran (Tabel 2.1) memperlihatkan bahwa bila diaktifkan, masukan *Clear* akan mematikan semua input yang lainnya, dan mengembalikan semua *flip-flop* ke 0. IC HD74LS164 menggeser data suatu tempat ke kanan dalam setiap peralihan rendah ke tinggi dalam masukan *Clock*.

Tabel 2.3 Tabel Kebenaran IC 74164

Inputs				Outputs			
Clear	Clock	A	B	Q_A	Q_B	...	Q_H
L	X	X	X	L	L	...	L
H	L	X	X	Q_{A0}	Q_{B0}	...	Q_{H0}
H	↑	H	H	H	Q_{An}	...	Q_{Hn}
H	↑	L	X	L	Q_{An}	...	Q_{Hn}
H	↑	X	L	L	Q_{An}	...	Q_{Hn}

H = Logika Tinggi

L = Logika rendah

X = sembarang (sembarang masukan, termasuk transisi)

↑ = transisi dari rendah ke tinggi

Q_{A0}, Q_{B0}, Q_{H0} = masing-masing logika pada Q_{A0}, Q_{B0} atau Q_{H0} sebelum terjadi konsisi-kondisi jalan masuk stasioner yang ditunjukkan.

Q_{An}, Q_{Hn} = logika Q_A atau Q_G sebelum transisi pada *clock* yang paling akhir; menunjukkan penggeseran suatu bait.

Sumber : www.fairchildsemi.com, 2000: 1

Dalam register geser *serial-in paralel out* (SIPO), data disajikan satu bit dalam satu saat lalu digeserkan masuk dalam setiap pulsa *clock*. Sesudah seperangkat pulsa *clock* lengkap, register menjadi penuh dan kandungannya dapat dibaca di terminal Q atau dikeluarkan melalui seperangkat saluran paralel.

2.8. ASK (Amplitude Shift Keying)

2.8.1. Pengantar

Pembangkitan gelombang AM dapat dilakukan dengan dua pendekatan berbeda. Pertama adalah dengan membangkitkan sinyal AM secara langsung tanpa harus dengan membentuk sinyal *base band*. Sehingga dalam kasus biner, generator harus mampu memformulasi satu dari dua sinyal gelombang AM yang mungkin. Teknik ini lebih dikenal dengan *amplitude shift keying* (ASK), yang secara langsung menyiratkan arti sebuah terminologi yang menggambarkan suatu teknik modulasi digital. Yang kedua dengan menggunakan sinyal *base band* untuk memodulasi amplitudo suatu sinyal carrier yang dalam hal ini merupakan sinyal sinusoida (baik *cos* maupun *sinus*), seringkali ini dikenali sebagai AM analog dengan informasi dalam bentuk digital. Anda jangan sampai salah persepsi, kedua teknik ini merupakan pembangkitan gelombang AM untuk mentransmisi informasi digital. Untuk selanjutnya keduanya kita ketahui sebagai dua bentuk pembentukan ASK atau lebih kita pahami sebagai AM Digital.

2.8.2. Binary ASK

Perhatikan sebuah situasi dimana sinyal baseband yang ditransmisi memiliki dua kemungkinan nilai informasi yaitu antara nol (0) dan satu (1). Karena kemungkinan nilai informasinya tersusun dari dua keadaan tersebut maka selanjutnya sistem ini kita kenal dengan binary ASK atau kadang lebih disukai dengan menyebutnya sebagai BASK yang merupakan singkatan dari *binary amplitude shift keying*.

2.8.3. Spektrum Binary ASK

Transformasi Fourier dari sinyal yang keluar dari modulator AM adalah dalam bentuk seperti berikut ini:

$$S_{AM}(f) = \frac{H(f)}{2} \bullet S_b(f) \bullet f_c \bullet S_b(f) \bullet f_c$$

Dimana $S_b(f)$ adalah transformasi fourier dari sinyal baseband. Kita dapat mencari kerapatan spektrum daya sinyal BASK (*binary amplitude shift keying*). Dengan menganggap bahwa datanya random (acak) dan menggunakan on-off keying. Rata-rata amplitudo carrier adalah $V_c/2$ sehingga daya carrier (P_c) akan senilai $V_c^2/8$.

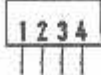
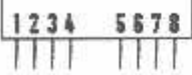
2.9. TLP dan RLP 434A

Modul RF yang digunakan untuk komunikasi data secara wireless adalah IC TLP sebagai pemancar dan RLP sebagai penerima karena kemampuan pengiriman dan penerimaan data yang cukup baik.

Adapun karakteristik dari IC TLP dan RLP 434A antara lain :

- Input data serial TTL (Transistor-Transistor Logic)
 - IC TLP terdiri dari 4 pin
 - IC RLP terdiri dari 8 pin
 - Jarak maksimum 100 meter tanpa halangan dan 30 meter didalam gedung
 - Dipengaruhi oleh antena
-

Tabel 2.4 Susunan Kaki TLP dan RLP

	Pin 1 : GND		Pin 1 : GND
	Pin 2 : Data In		Pin 2 : Digital Data Output
	Pin 3 : VCC		Pin 3 : Linear Output / Test
	Pin 4 : Antena (RF Output)		Pin 4 : VCC
			Pin 5 : VCC
			Pin 6 : GND
			Pin 7 : GND
			Pin 8 : Antena (RF Output)

Sumber : RF ASK Hybrid Modules for Radio Control

2.9.1. TLP 434A

Adapun kelebihan dari TLP 434A adalah sangat mudah digunakan dan tidak membutuhkan komponen pendukung yang banyak, masukan/keluarannya berupa digital, bentuknya simple, transfer data sangat cepat, tidak perlu ijin khusus karena tidak mengganggu kepentingan udara, dan Tegangan yang dibutuhkan juga relatif kecil yaitu 2-12 volt.

Karakteristik dari IC TLP434A (*Ultra Small Transmitter*) adalah sebagai berikut:

1. Frekuensi 315,418 dan 433,92 MHz
2. Modulasi ASK
3. Operation Voltage 2-12 V_{DC}

2.9.2. RLP 434A

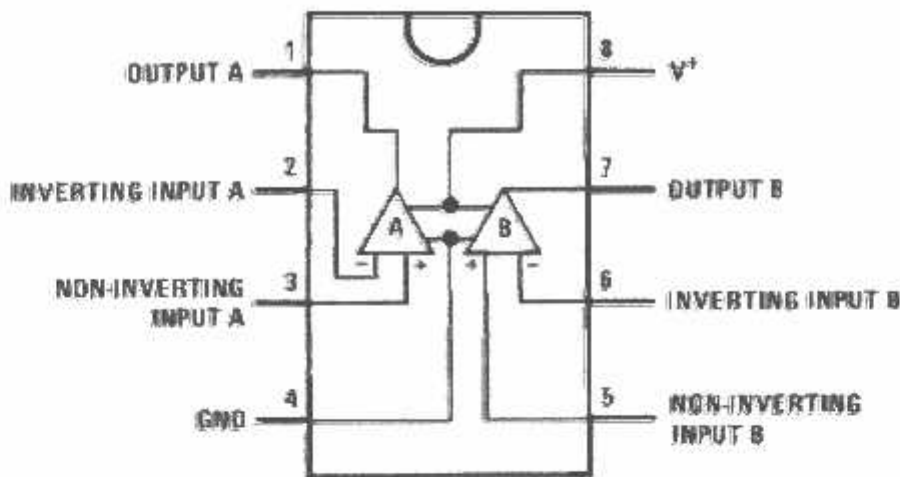
RLP 434A adalah sebuah rangkaian build up yang merupakan jenis penerima atau pasangan dari TLP 434A. Seperti halnya TLP, RLP merupakan sebuah rangkaian jadi yang siap dipasang dengan sebuah rangkaian buffer.

Karakteristik dari IC RLP 434A (*SAW Based Receiver*) adalah sebagai berikut :

1. Frekuensi 315,418 dan 433,92 MHz
2. Modulasi ASK
3. Supply Voltage 3,3 – 6,0 V_{DC}
4. Output digital dan linear

2.10. LM 358

IC LM358 merupakan rangkaian dengan desain sempurna sebagai penguat operasional. Sebagai dual operational amplifier, IC ini memiliki beberapa kelebihan tersendiri dibandingkan dengan tipe-tipe operational amplifier dengan single supply pada umumnya, diantaranya adalah memiliki range tegangan antara 3-32 volt dengan arus yang tetap dan didalamnya terdapat dua buah op-amp dengan dua tingkatan kerja. Pada tingkat pertama terjadi penguatan, penggeseran level dan juga reduksi transkonduktansi. Dengan adanya reduksi transkonduktansi maka kapasitor pengganti yang bernilai kecil yang digunakan dapat melindungi area chip itu, untuk tingkat yang kedua terdiri dari suatu standar langkah amplifier sumber beban sekarang.

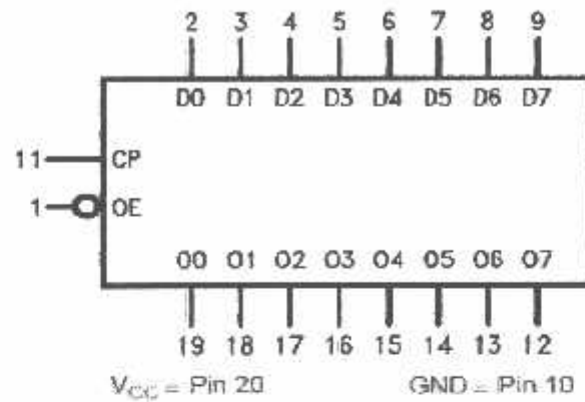


Gambar 2-12 Konfigurasi Pin-Pin LM358

Sumber : National Semiconductor Corp, 1999 : 1

2.11. 74HC574

Rangkaian terintegrasi IC 74HC574 digunakan sebagai rangkaian penahan alamat (Latch) data 8 bit yang dibentuk dari flip-flop tipe-D dengan pemicu positif. IC 74HC574 sangat ideal untuk mengatur sistem bus data, dimana IC ini berisi 8 buah pengunci dengan keluaran 3 keadaan (8 bit latch dengan 3 state). Konfigurasi kaki-kaki IC 74HC574 ditunjukkan dalam gambar 2-12. Data pada input D akan ditahan dan kemudian akan ditransfer kekeluaran Q saat ada transisi naik dari input clock (CK). Ketika input Output Control (OC) diberi sebuah level logika tinggi, maka semua output akan menjadi berimpedansi tinggi. Jika output control (OC) diberi sebuah level logika rendah, data akan tetap tersimpan pada keluaran meskipun keluaran tidak sedang diaktifkan.



Gambar 2-13 Konfigurasi Pin-pin 74HC574

Sumber : Fairchild Semiconductor Corporation, 2000 : 1

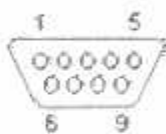
2.12.RS-MAX 232

RS 232 merupakan salah satu jenis antar muka (interface) dalam proses transfer data antar komputer dalam bentuk serial transfer. RS 232 merupakan singkatan dari Recommended Standard number 232. Alat ini dibuat oleh Elektronik Industri Assosiation, untuk interface antara peralatan terminal data dan peralatan komunikasi data, dengan menggunakan data biner serial sebagai data yang ditransmisikan. IC RS MAX 232 ini mempunyai empat buah bagian konverter yaitu dua buah driver receiver dan dua buah driver transmitter.

Saluran data pada port seri PC menggunakan standard RS 232, dimana logic 0 (low) dinyatakan sebagai tegangan antara +3 volt sampai +10 volt, dan logic 1 (high) dinyatakan sebagai tegangan antara -3 volt sampai -10 volt. Level tegangan ini tidak sesuai dengan level tegangan yang dipakai pada port seri AT89S51 yang

menggunakan standard TTL (Transistor Transistor Logic), yaitu level tegangan baku dalam rangkaian-rangkaian digital.

Dalam standard TTL, logic 0 (low) dinyatakan sbagai tegangan antara 0 volt sampai 0.8 volt, dan logic 1 (high) dinyatakan sebagai tegangan antara 3.5 volt sampai 5 volt. Untuk dua MCU yang dihubungkan secara serial pada jarak tertentu maka dibutuhkan IC MAX 232 karena level tegangan TTL terlalu kecil untuk ditransfer.



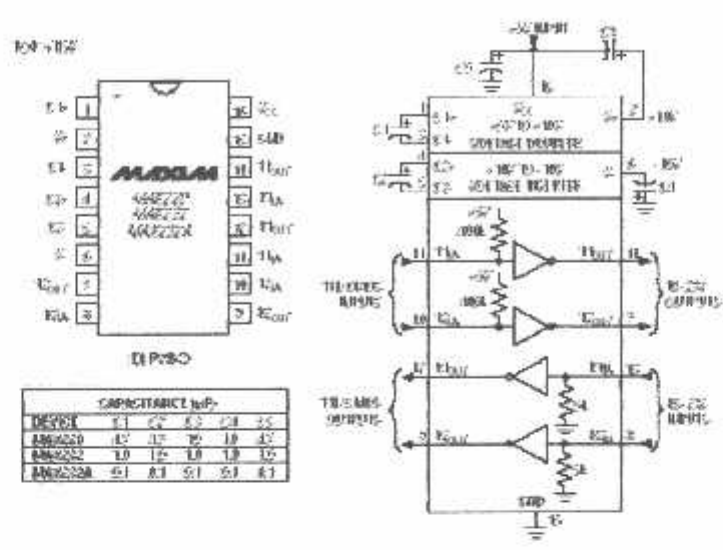
Gambar 2-14 Bentuk konektor DB 9

Fungsi dari pin-pin yang ada untuk konektor DB 9 adalah sebagai berikut :

Tabel 2.5 Konfigurasi pin DB 9

EIA 232 (RS 232) Function	PIN
Data Carrier Detect (DCD)	1
Received Data (Rx/D)	2
Transmitted Data (Tx/D)	3
Data Terminal Ready (DTR)	4
Sinyal Ground (GND)	5
Data Set Ready (DSR)	6
Request To Send (RTS)	7
Clear To Send (CTS)	8
Ring Indicator (RI)	9

Sumber : B & B Electronics Mfg Co, USA, 2001



Gambar 2-15 IC RS Max 232

Sumber : Data Sheet, <http://www.maxim.com>

BAB III

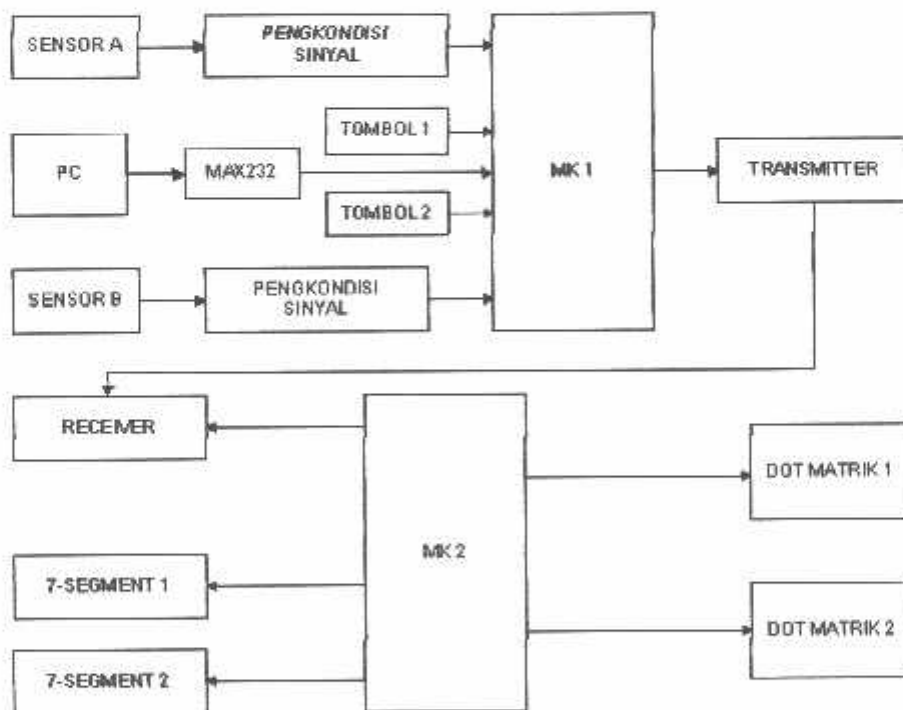
PERENCANAAN DAN PEMBUATAN ALAT

3.1. Pendahuluan

Perencanaan dan pembuatan alat ini secara garis besar dibagi atas dua bagian, yaitu :

1. Perencanaan Perangkat Keras
2. Perencanaan Perangkat Lunak

Untuk mendeskripsikan keseluruhan sistem dari alat ini dapat dilihat pada gambar dibawah ini :



Gambar 3-1 Diagram Blok Sistem

Fungsi dari tiap-tiap blok adalah sebagai berikut :

1. Sensor A

Sensor yang dipasang di Ring A, sensor ini akan mendeteksi bola yang masuk di ring A.

2. Sensor B

Sensor yang dipasang di Ring B, sensor ini akan mendeteksi bola yang masuk di ring B.

3. Pengkondisi Sinyal

Berfungsi untuk menguatkan sinyal yang diterima dari sensor.

4. MK 1 (Mikrokontroller 1)

Menerima inputan dari rangkaian pengkondisi sinyal untuk kemudian diolah dan dikeluarkan ke transmitter.

5. Transmitter

Berfungsi untuk memancarkan data dari mikrokontroler 1

6. Receiver

Berfungsi untuk menerima data yang dipancarkan oleh transmitter dan mengirimnya ke mikrokontroller 2 untuk diolah lagi data tersebut.

7. MK 2 (Mikrokontroller 2)

Menerima data biner dari receiver dan mengolahnya menjadi bilangan desimal yang akan ditampilkan oleh Seven segment.

8. Tombol 1

Berfungsi untuk menambahkan ataupun mengurangi skor satu poin dari yang sudah ditampilkan oleh 7-segment, tombol satu digunakan pada 7-segment satu.

9. Tombol 2

Berfungsi untuk menambahkan ataupun mengurangi skor satu poin dari yang sudah ditampilkan oleh 7-segment, tombol dua digunakan pada 7-segment dua.

10. Dot Matrik 1

Digunakan untuk menampilkan nama dari sponsor yang pada saat pertandingan itu menjadi sponsornya.

11. Dot Matrik 2

Digunakan untuk menampilkan nama-nama dari tim yang sedang bertanding saat itu.

12. 7-Segment 1

Digunakan sebagai tampilan skor untuk tim 1.

13. 7-Segment 2

Digunakan sebagai tampilan skor untuk tim 2.

14. PC (Personal Computer)

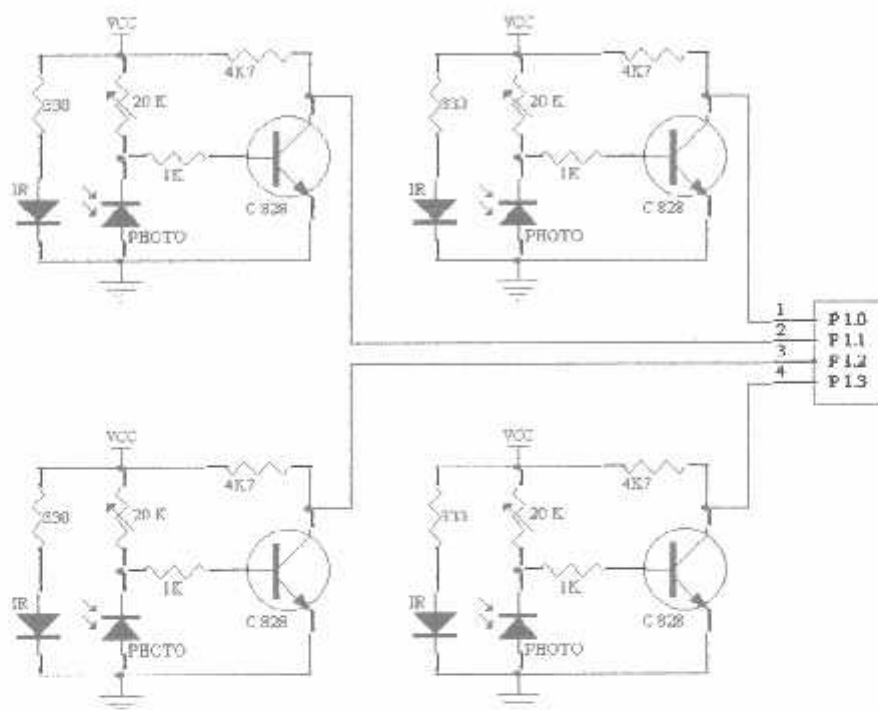
Digunakan untuk memasukkan nama tim dan nama sponsor tanpa harus download IC baru.

15. MAX 232

Digunakan sebagai penghubung PC dengan rangkaian

3.2. Perencanaan Perangkat Keras

3.2.1. Perencanaan Sensor Bola Masuk



Gambar 3-2 Rangkaian Sensor untuk Bola Masuk

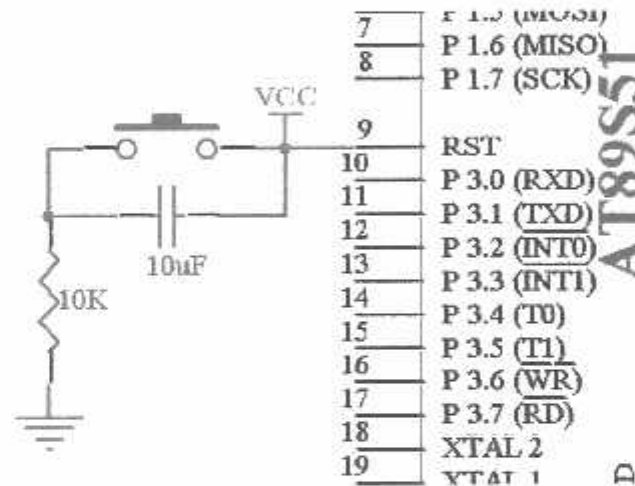
Dalam perencanaan sensor ini menggunakan pasangan sensor *infra red* sebagai pemancarnya dan foto dioda sebagai penerimanya. Sensor bola masuk dirancang sebanyak 2 lapis dengan maksud hanya mendeteksi bola yang masuk saja. Pada gambar 3-1 adalah rangkaian *infra red* dan foto dioda.

Komponen utama dari rangkaian ini adalah *infra red* dan foto dioda. *Infra red* bertugas memancarkan cahaya kemudian ditangkap oleh foto dioda. Sifat dari foto dioda bilamana terkena cahaya dari *infra red* maka hambatan pada dirinya menjadi kecil begitu juga sebaliknya, hal ini dimanfaatkan untuk mengolah tegangan menjadi aktif *high* atau aktif *low*. Variabel resistor pada rangkaian

diatas berfungsi untuk mengatur kepekaan dari foto dioda dengan demikian hanya pancaran cahaya dari *infra red* saja yang dapat diterima oleh foto dioda.

3.2.2. Perencanaan Rangkaian Reset

Untuk mereset mikrokontroler AT89S51, maka pin RST diberi logika tinggi selama sekurangnya dua siklus mesin (24 periode osilator). Untuk membangkitkan sinyal *reset* kapasitor dihubungkan dengan Vcc dan sebuah resistor yang dihubungkan ke *ground*. Rangkaian *reset* ditunjukkan dalam gambar 3-2 sebagai berikut :



Gambar 3-3 Perencanaan Rangkaian Reset

Karena kristal yang digunakan mempunyai frekuensi sebesar 12.000 MHz, maka satu periode membutuhkan waktu sebesar :

$$T = \frac{1}{f_{XTAL}} = \frac{1}{12,000 \text{ MHz}} S = 8,333 \times 10^{-8} s \dots\dots\dots(3-1)$$

Sehingga waktu minimal logika tinggi yang dibutuhkan untuk *me-reset* mikrokontroler adalah :

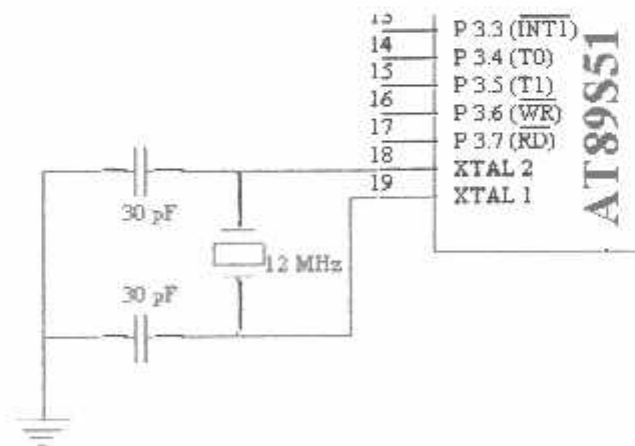
$$\begin{aligned}\text{Reset (min)} &= T \times \text{periode yang dibutuhkan} \dots\dots\dots(3-2) \\ &= 8,333 \times 10^{-8} \times 24 = 1,99 \mu\text{s}\end{aligned}$$

Jadi mikrokontroler membutuhkan waktu minimal 1,99 μs untuk *me-reset*.

3.2.3. Perencanaan Rangkaian Clock

Kecepatan proses yang dilakukan oleh mikrokontroler ditentukan oleh sumber *clock* yang mengendalikan mikrokontroler tersebut. Sistem yang dirancang ini menggunakan osilator internal yang telah tersedia dalam *chip* AT89S51. Untuk menentukan frekuensi osilatornya cukup dengan menghubungkan kristal dalam pin 19 (X_1) dan pin 18 (X_2) serta dua buah kapasitor ke *ground*.

Besarnya kapasitansinya disesuaikan dengan spesifikasi dalam lembar data AT89S51 yaitu 30 Pf. Kristal yang digunakan adalah 12,000 MHz. Gambar 3-4 memperlihatkan rangkaian *clock* yang dirancang.

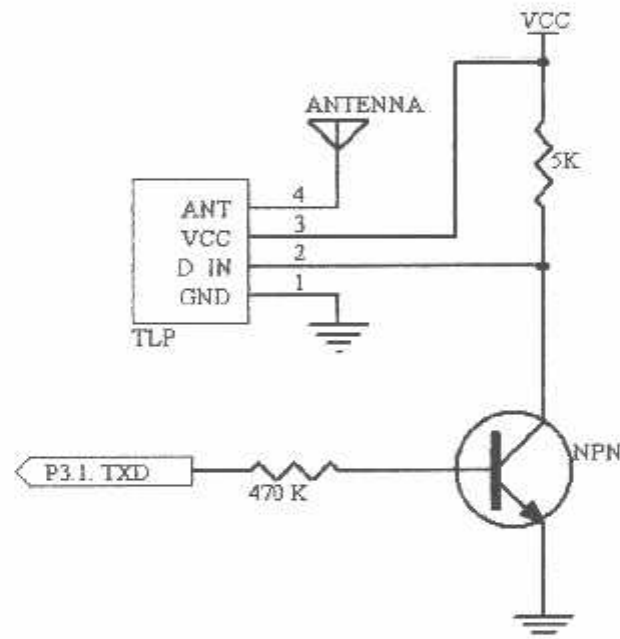


Gambar 3-4 Perencanaan Rangkaian Clock

3.2.4. Perencanaan Rangkaian Pemancar

Untuk pengiriman data melalui gelombang AM digunakan rangkaian TLP 434A. Adapun kelebihan dari TLP 434A ini adalah sangat mudah digunakan dan tidak membutuhkan banyak kompoen pendukung. Disamping itu tegangan yang dibutuhkan juga relatif kecil berkisar antara 2 – 5 volt.

Mikrokontroller akan mengirimkan data biner secara serial (data skor) menuju transistor dan kemudian akan mengaktifkan TLP. Saat TLP aktif, maka data akan terkirim. Rangkaian TLP dapat dilihat pada gambar berikut:



Gambar 3-5 Perencanaan Rangkaian TLP 434A

Fungsi dari masing-masing pin TLP adalah :

- Pin D In (Data In) dihubungkan ke kolektor transistor untuk menerima data dari Mikrokontroller yang akan dikirimkan dan kemudian data tersebut dibalik. Hal ini dilakukan karena jika data yang dikirimkan tidak

dibalik, maka data yang akan diterima oleh RLP nantinya akan berada dibawah level 0 volt.

Agar transistor dapat bekerja (dalam kondisi saturasi) maka penentuan besar resistansi (R_b dan R_c) sangat penting, jika diketahui $V_{cc} = 5\text{ V}$ dan I_c yang di inginkan untuk dapat mengaktifkan transistor sebesar 1 mA ($V_{be} = 0,7\text{ V}$), maka :

$$\begin{aligned} R_c &= \frac{V_{cc}}{I_c} \\ R_c &= \frac{5V}{1mA} \\ R_c &= 5K\Omega \end{aligned}$$

Dari data sheet transistor yang dipakai diketahui bahwa $H_{fe} = 100$ dan $V_{in} = 5\text{ volt}$, maka besar I_b dapat dicari:

$$\begin{aligned} I_b &= \frac{I_c}{H_{fe}} \\ I_b &= \frac{1mA}{100} \\ I_b &= 10\mu A \end{aligned}$$

Dari nilai I_b yang sudah diketahui maka nilai R_b adalah :

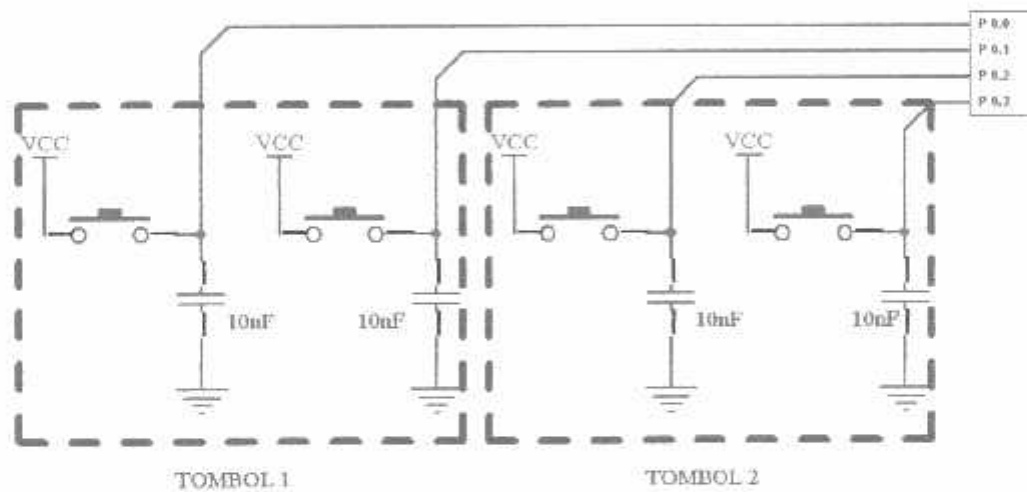
$$\begin{aligned} R_b &= \frac{V_{in} - V_{be}}{I_b} \\ R_b &= \frac{5 - 0,7}{10\mu A} \\ R_b &= 430K\Omega \end{aligned}$$

Oleh karena resistor dengan nilai $430K\Omega$ tidak terdapat di pasaran maka digunakan resistor pengganti yaitu senilai $470K\Omega$

3.2.5. Perencanaan Rangkaian Tombol

Dalam perencanaan rangkaian tombol digunakan empat buah push button dan empat buah kapasitor. Masing-masing tombol memiliki dua buah push button, dimana fungsinya adalah untuk tombol pengurangan dan penambahan satu poin.

Penggunaan kapasitor dimaksudkan agar pada saat terjadi penekanan push button perubahan tegangan yang terjadi tidak terlalu mencolok, dimana perubahan yang terlalu mencolok akan merusak mikrokontrolnya. Untuk rangkaianannya dapat dilihat pada gambar dibawah ini:



Gambar 3-6 Perencanaan Rangkaian Tombol

3.2.6. Mikrokontroller sebagai sistem minimum

Rangkaian sistem minimum dari mikrokontroller AT89S51 terdiri dari rangkaian Clock dan reset. Rangkaian tersebut tersusun dari komponen-komponen antara lain 3 buah Kapasitor, 1 buah IC Mikrokontroller, sebuah resistor dan sebuah kristal atau resonator keramik. Rangkaian kapasitor dan kristal atau resonator keramik digunakan sebagai rangkaian pembangkit internal clock

generator yang terdapat pada AT89S51. Nilai kapasitansi ditentukan sesuai dengan jenis oscillator yang digunakan, yaitu :

C1 dan C2 = 20 pF – 40 pF untuk kristal

C1 dan C2 = 30 pF – 50 pF untuk resonator keramik

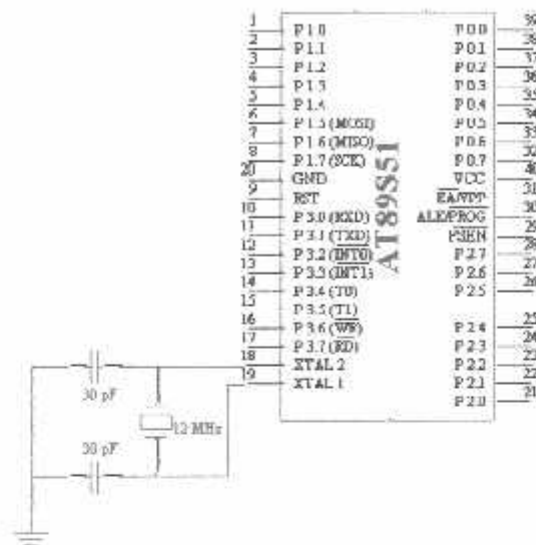
Karena dalam rancangan digunakan oscillator kristal maka harga kapasitor yang penulis gunakan adalah sebesar 30 pF.

Mikrokontroller AT89S51 mempunyai frekuensi maksimal 12, dimana 1 siklus mesin = 12 clock. Dalam rangkaian digunakan kristal dengan harga 12,000 MHz, maka program akan dijalankan pada setiap langkahnya selama 1 μ s. Siklus tersebut diambil berdasarkan ketentuan mikrokontroller AT89S51 yaitu 12 clock = 1 siklus mesin, sedangkan frekuensi yang digunakan 12 MHz, maka waktu yang dipakai dalam setiap 1 siklus mesin adalah 1 μ s. Dengan demikian perhitungannya dapat dilihat sebagai berikut :

$$f = 12.000 \text{ MHz} \qquad T = \frac{1}{f} \qquad T = \frac{1}{12.000 \times 10^6}$$

Karena 1 siklus mesin = 12T, maka:

$$1 \text{ siklus mesin} = 12 \times \frac{1}{12.000 \times 10^6} = 1 \mu\text{s}.$$



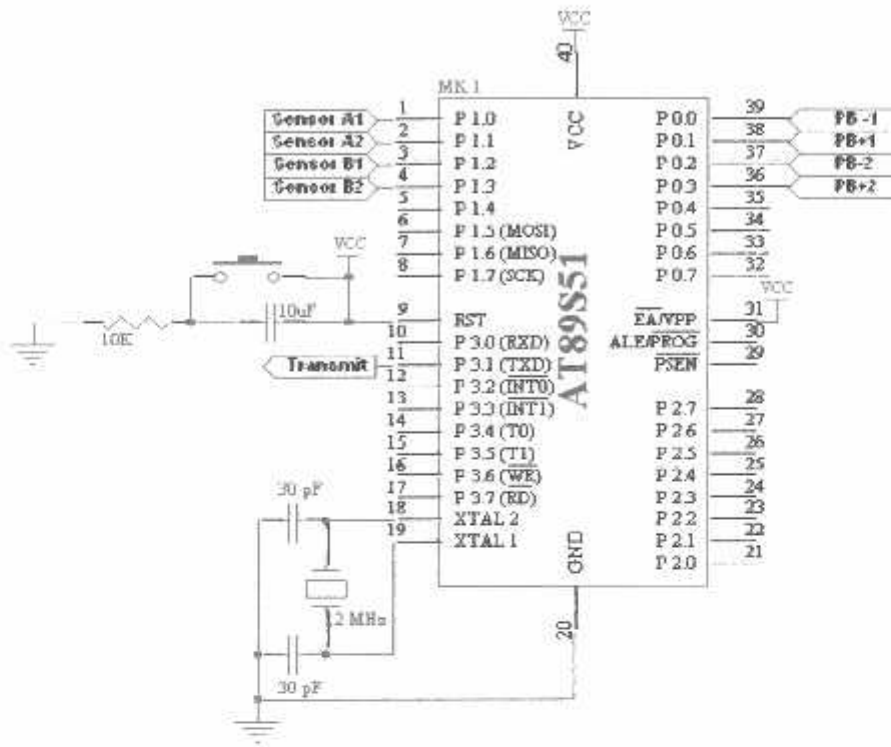
Gambar 3-7 Rangkaian Minimum Sistem Mikrokontroller AT89S51

3.2.7. Perencanaan Penggunaan Port-Port Mikrokontroller AT89S51 pada Rangkaian Pemancar, Sensor, dan Tombol

Pada alat ini menggunakan dua buah IC Mikrokontroller AT89S51, yang pertama digunakan pada rangkaian sensor dan pemancar sedangkan yang kedua pada rangkaian penerima dan display.

IC Mikrokontroller AT89S51 yang pertama digunakan sebagai pusat pengendali dari blok pemancar yang dibuat karena pada IC ini akan di simpan program-program (*Software*) perintah serta alamat yang akan dituju program. Untuk melaksanakan fungsi tersebut, maka perlu dirancang untuk peletakkan masing-masing port.

Gambar 3-8 menunjukkan perencanaan penggunaan port-port pada mikrokontroller yang pertama.



Gambar 3-8 Perencanaan Penggunaan Port-Port pada Mikrokontroller 1

- **Port 1**

Port 1 disediakan sebagai port I/O dan menempati pin 1-8, dalam perancangan alat, pin yang digunakan pada port 1 ada empat buah, pin 1 dan pin 2 digunakan sebagai input dari sensor A, pin 3 dan pin 4 digunakan sebagai input dari sensor B.

- **Port 0**

Port 0 disediakan sebagai masukan dari push button, pin-pin yang digunakan pada port 0 adalah pin 36 sampai pin 39.

- **RST (Reset)**

Input reset pada pin 9 adalah reset master untuk AT89S51.

- **Oscillator**

Oscillator yang disediakan pada chip dikemudikan dengan XTAL yang dihubungkan pada pin 18 dan pin 19. Besar nilai XTAL yang digunakan adalah 12,000 MHz untuk setiap keluarga MCS-51, dan diperlukan dua buah kapasitor penstabil sebesar 30 pF.

- **P 3.1 (TxD)**

Berfungsi sebagai keluaran data secara serial ke rangkaian TLP 434A.

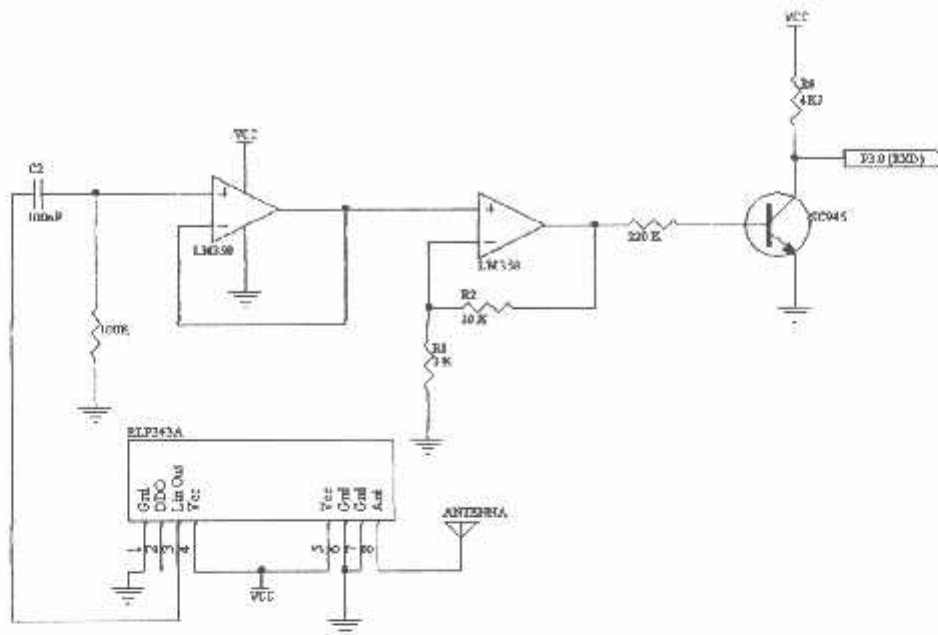
- **Vcc**

AT89S51 dioperasikan dengan tegangan supply +5V. Tegangan Vcc diinputkan melalui pin 40 dan pin 31 EA/VPP, sedangkan Vss (ground) berada pada pin 20.

3.2.8. Perencanaan Rangkaian Penerima RLP 434A

Sinyal serial kode biner yang dikirimkan oleh rangkaian pengirim (TLP) akan diterima oleh modul penerima yaitu RLP 434A. Modul ini bekerja pada frekuensi 315 MHz.

Output dari rangkaian RLP (sudah berupa digital) selanjutnya dikirim ke mikrokontroller untuk diolah dan menentukan alamat-alamat yang akan dituju. Adapun gambar rangkaian dari RLP 434A adalah sebagai berikut:



Gambar 3-9 Perencanaan Rangkaian Penerima RLP 434A

Fungsi dari masing-masing pin RLP yang digunakan adalah :

- Pin RF Out dihubungkan dengan Antena sebagai penerima gelombang AM yang sudah berupa data digital yang dikirimkan oleh TLP
- Pin L Out (Linear Out) sebagai keluaran data yang akan telah dikirim oleh TLP.

Pada saat RLP menerima data L Out = 0,5 volt, pada pengukuran menggunakan osciloscop dapat dilihat bahwa tegangan keluaran dari RLP belum berada di level 0 volt. Kapasitor 100nF digunakan untuk menurunkan level tegangan tersebut sehingga berada pada level 0 volt pada pengukuran osciloscop, yang kemudian dihubungkan rangkaian buffer sebagai matching impedance (penyesuaian inpedansi), dan kemudian tegangan dikuatkan pada penguat non inverting sehingga tegangan tersebut dapat mengaktifkan transistor yang berfungsi

sebagai pembalik data, hal ini dilakukan karena pada masukan data dari TLP data yang diterima telah dibalik sehingga data tersebut dapat dibaca dan diterima oleh mikrokontroller.

Perhitungan pada rangkaian Buffer

$$V_{in} = V_{out} = 0,5V$$

Perhitungan pada rangkaian penguat non inverting

$$V_{out} = \left(1 + \frac{R_2}{R_1}\right) \times V_{in}$$

$$V_{out} = \left(1 + \frac{10K}{2K}\right) \times 0,5V$$

$$V_{out} = (1 + 5) \times 0,5V$$

$$V_{out} = 3V$$

Perhitungan pada transistor

I_c yang di inginkan adalah sebesar 1mA, sehingga :

$$R_c = \frac{V_{cc}}{I_c}$$

$$R_c = \frac{5V}{1mA}$$

$$R_c = 5K$$

Dari datasheet transistor dapat diketahui bahwa $H_{fe}=100$ maka nilai I_b dapat dicari :

$$I_b = \frac{I_c}{H_{fe}}$$

$$I_b = \frac{1mA}{100}$$

$$I_b = 10\mu A$$

Dari nilai I_b yang sudah diketahui maka nilai R_b adalah :

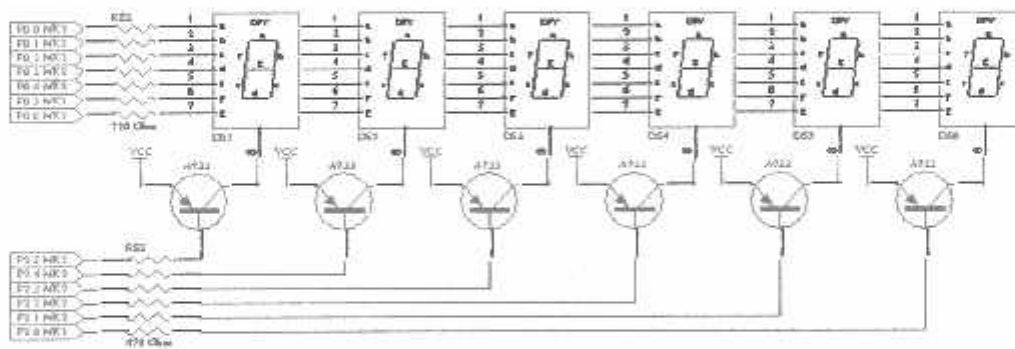
$$R_b = \frac{V_{in} - V_{be}}{I_b}$$

$$R_b = \frac{3 - 0,7}{10 \mu A}$$

$$R_b = 230 K\Omega$$

3.2.9. Perencanaan Rangkaian Seven Segment dan Rangkaian Driver

Tampilan yang digunakan untuk menunjukkan skor dari masing-masing tim adalah menggunakan display seven segment common anoda sebanyak enam modul. Dalam setiap modul seven segment pin common-nya dihubungkan ke V_{cc} melalui transistor dan tahanan 220Ω dihubungkan pada keluaran mikrokontroller



Gambar 3-10 Perencanaan Rangkaian Seven Segment dan Driver

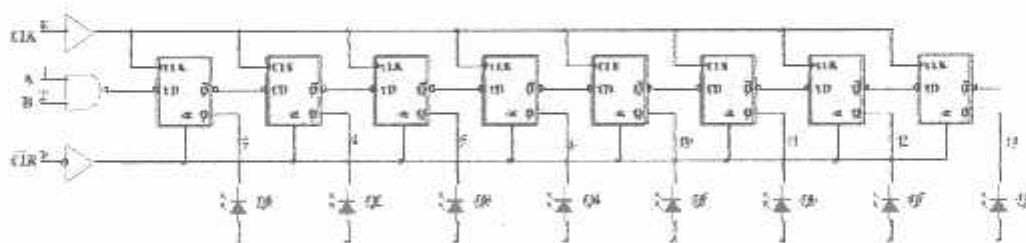
3.2.10. Perencanaan Rangkaian Dot Matrix LED 5 x 7

Pada perencanaan rangkaian Dot Matrik LED 5 x 7 ini dikendalikan oleh mikrokontroller DM. Mikro ini akan menerima masukan dari mikrokontroller 2 berupa pulsa adanya bola masuk yang kemudian diproses dan informasinya akan

ditampilkan pada Dot Matrik 2. Mikrokontroller 3 juga mengontrol rangkaian Dot Matrik 1 yang digunakan untuk menampilkan nama sponsor.

3.2.10.1. Rangkaian Register Geser 8 Bit

Rangkaian register geser digunakan untuk menggeser data masukan dari mikrokontroler yang berfungsi sebagai scan kolom dalam LED dot matriks. Masukan register geser SN74HC164 (A, B, dan *clock*) berasal dari port 2.0 dan port 2.1. Data yang keluar dari keluaran paralel register geser digunakan dalam proses *scanning* untuk pergeseran tampilan per kolom. Berikut ini gambar rangkaian dari register geser yang dirancang untuk *menscan* kolom LED dot matriks.



Gambar 3-11 Rangkaian Register Geser untuk Scan Kolom

3.2.10.2. Perencanaan Rangkaian Tampilan dan Rangkaian Driver

Tampilan yang digunakan adalah susunan dari modul-modul LED dot matriks 5x7 sebanyak 20 modul yang dibagi dua baris, baris pertama memakai 8 modul yang digunakan untuk menampilkan nama sponsor, dan 12 modul digunakan untuk menampilkan nama-nama tim yang sedang bertanding, setiap modul dot matriks anoda LED dihubungkan ke VCC melalui transistor dan tahanan 220Ω, katoda LED

Perencanaan nilai menggunakan nilai β_{dc} minimal untuk menjamin I_C saturasi. Karena dengan nilai β_{dc} minimal, maka arus $I_{B(sat)}$ yang diperoleh adalah besar dan jika terjadi perubahan β_{dc} maka arus I_C akan tetap dalam kondisi saturasi. $I_{C(sat)}$ merupakan harga maksimum dari arus kolektor Sesuai *data sheet* transistor A733 nilai β_{dc} minimal adalah 64. Arus $I_{C(sat)} = I_{LED}$ sebesar 15 mA, sehingga dapat dicari nilai R_B sebesar :

$$I_{B(sat)} = \frac{I_{C(sat)}}{\beta_{dc}} = \frac{15 \text{ mA}}{64} = 0,234375 \text{ mA}$$

$$V_{EE} - V_{BE} - V_{OL} - I_B \cdot R_B = 0$$

$$R_B = \frac{V_{EE} - V_{BE} - V_{OL}}{I_{B(sat)}} = \frac{(5 - 0,7 - 0,45) \text{ V}}{0,234375 \text{ mA}} = 16,426666667 \text{ k}\Omega$$

Dalam perhitungan diatas diperoleh nilai $R_C = 208\Omega$ dan $R_B = 16,426666667\text{k}\Omega$ karena nilai tersebut tidak ada dipasaran maka digunakan nilai $R_C = 220\Omega$ dan R_B sebesar 15 k Ω .

Nilai R_B yang digunakan dalam perancangan adalah 15 k Ω , maka dengan persamaan diatas nilai ini arus basis dapat dihitung kembali.

$$I_{B(sat)} = \frac{V_{EE} - V_{BE} - V_{OL}}{R_B} = \frac{(5 - 0,7 - 0,45) \text{ V}}{15000 \Omega} = 0,256666667 \text{ mA}$$

Harga $I_{B(sat)} = 0,256666667 \text{ mA}$ ini tidak melebihi dari arus maksimum yang dapat diterima oleh *port 0* mikrokontroler saat aktif rendah yaitu sebesar 1,6 mA.

Dengan menggunakan persamaan diatas dan nilai R_C sebesar 220 Ω , maka diperoleh nilai I_{LED} yang baru sebesar :

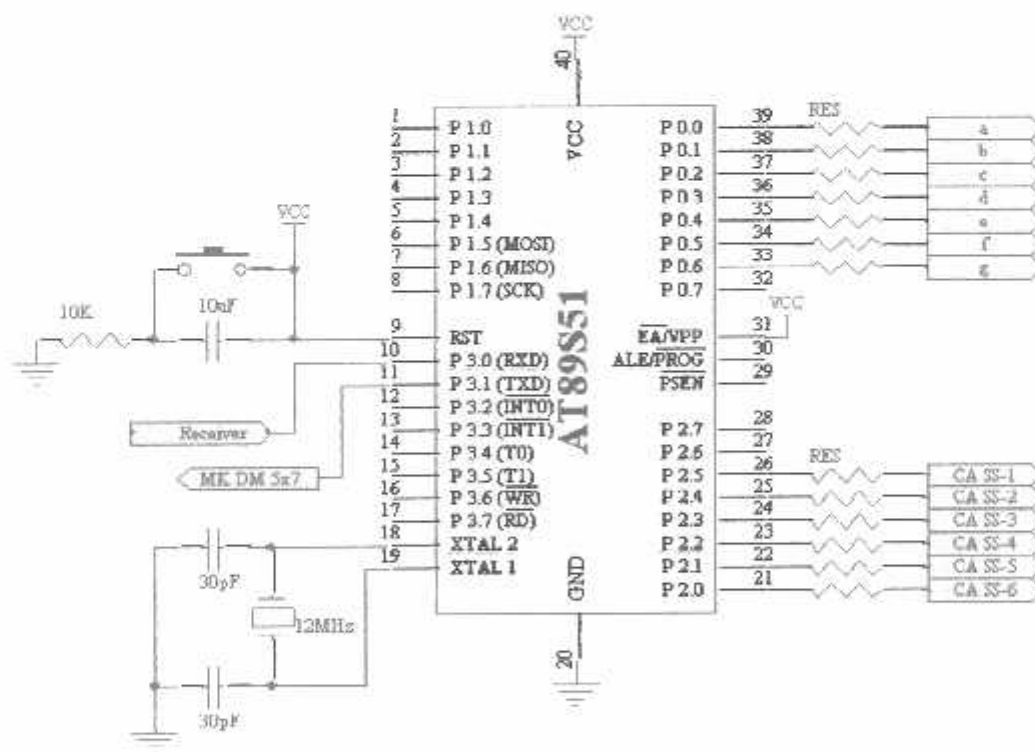
$$I_{LED} = \frac{5 - (0,18 + 1,7) \text{ V}}{220 \Omega} = 14,181818 \text{ mA}$$

3.2.11. Perencanaan Penggunaan Port-Port pada Mikrokontroller 2

Pada alat ini menggunakan dua buah IC Mikrokontroller AT89S51, yang pertama digunakan pada rangkaian sensor dan pemancar sedangkan yang kedua pada rangkaian penerima dan display.

IC Mikrokontroller AT89S51 yang kedua digunakan sebagai pusat pengendali dari blok penerima yang dibuat karena pada IC ini akan di simpan program-program (*Software*) perintah serta alamat yang akan dituju program. Untuk melaksanakan fungsi tersebut, maka perlu dirancang untuk peletakkan masing-masing port.

Gambar 3-14 menunjukkan perencanaan penggunaan port-port pada mikrokontroller AT89S51 yang kedua.



Gambar 3-14 Perencanaan Penggunaan Port-Port Mikrokontroller 2

- **Port 0**

Port 0 digunakan untuk keluaran pada pin segment dari seven segmen, port 0 yang digunakan ada 7 buah. P 0.0 ke segmen a, P 0.1 ke segmen b, P 0.2 ke segmen c, P 0.3 ke segmen d, P 0.4 ke segmen e, P 0.5 ke segmen f, P 0.6 ke segmen g.

- **Port 2**

Port 2 digunakan untuk keluaran pada masing-masing common dari keenam seven segmen, port 2 yang digunakan ada 6 buah. P 2.0 ke Common Seven Segmen 1, P 2.1 ke Common Seven Segmen 2, P 2.2 ke Common Seven Segmen 3, sampai P 2.5 ke Common Seven Segmen 6.

- **Port 3.0 (RXD)**

Digunakan sebagai masukan data secara serial dari rangkaian RLP 434A

- **Port 3.1 (TXD)**

Digunakan untuk mengirimkan data ke mikrokontroler dotmatrix

- **Pin 9 (RST)**

Input reset pada pin 9 adalah reset master untuk AT89S51.

- **Oscillator**

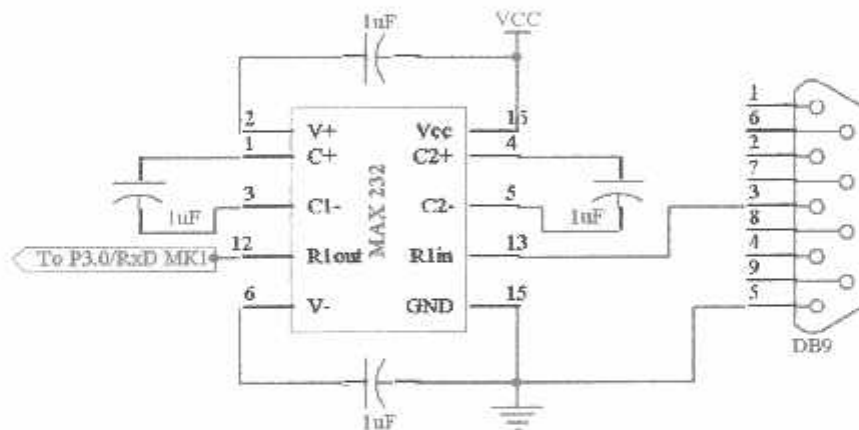
Oscillator yang disediakan pada chip dikemudikan dengan XTAL yang dihubungkan pada pin 18 dan pin 19. Besar nilai XTAL yang digunakan adalah 12,000 MHz untuk setiap keluarga MCS-51, dan diperlukan dua buah kapasitor penstabil sebesar 30 pF.

- **Vcc**

AT89S51 dioperasikan dengan tegangan supply +5V. Tegangan Vcc diinputkan melalui pin 40 dan pin 31 EA/VPP, sedangkan Vss (ground) berada pada pin 20.

3.2.12. Perencanaan Rangkaian Interface Max 232

Rangkaian interface Max 232 digunakan untuk menghubungkan PC (Personal Computer) dengan rangkaian dari mikrokontroller 1 yang mana data yang dikirimkan dari PC berupa nama sponsor dan nama tim yang selanjutnya data tersebut akan dipancarkan oleh TLP 434A



Gambar 3-15 Rangkaian Interface MAX 232

3.3. Perencanaan Perangkat Lunak

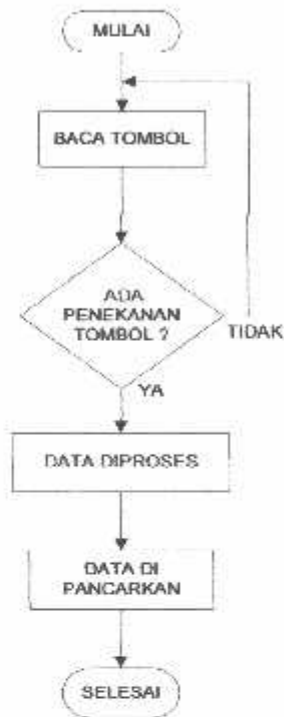
Perencanaan perangkat lunak sistem aplikasi berdasarkan apa yang harus dilakukan oleh perangkat keras secara otomatis, berdasarkan kondisi tertentu diantaranya proses pembacaan data sensor, proses pengiriman data, proses penerimaan data, pengontrolan seven segmen oleh mikrokontroller, dan pengontrolan dotmatriks dan yang lainnya.

Tahapan yang harus dilakukan untuk pembuatan perangkat lunak pada alat ini adalah:

1. Penulisan perangkat lunak menggunakan bahasa assembler yang ditulis pada teks editor pada program ANSA, kemudian disimpan dengan file name .H51
 2. Menjadikan file yang berekstensi .H51 menjadi file .Hex dengan menggunakan Asm51, didalam program ANSA.
 3. Mendownloadkan file berekstensi Hex melalui downloader untuk mikrokontroller AT89S51, pada IC mikrokontrollernya.
 4. Melalui minimum system dari mikrokontroller AT89S51 kita bisa meletakkan IC mikro yang telah kita isi program.
-

3.3.1. Diagram Alir (*Flow Chart*) Dari Sistem

3.3.1.1. Diagram Alir Untuk Penekanan Tombol



3.3.1.2. Diagram Alir Untuk Penerimaan Data



3.3.1.3. Diagram Alir Untuk Pengiriman Data



BAB IV

PENGUJIAN ALAT

4.1. Umum

Untuk memastikan pembuatan alat papan pencatat skor secara otomatis dapat bekerja sesuai dengan perencanaan, diperlukan serangkaian pengujian dan pengukuran.

Bab pengujian dan pengukuran ini menguraikan tentang bagian alat yang diuji, tujuan pengujian, langkah-langkah pengujian dan hasil pengujian yang menunjukkan unjuk kerja dari tiap-tiap bagian alat. Pembahasan dalam bab ini dibagi menurut pembagian alat yang diuji untuk mengetahui unjuk kerja sistem secara keseluruhan.

4.2. Pengujian Sub Sistem

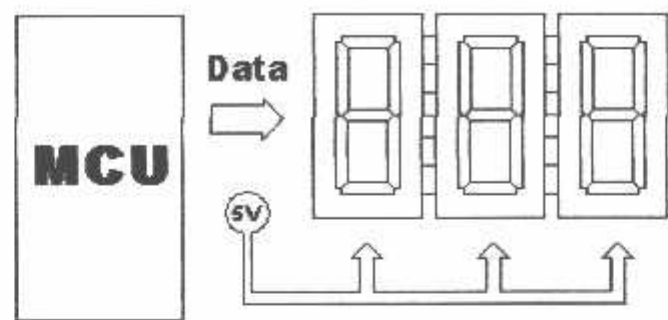
4.2.1. Pengujian Rangkaian Seven Segment

4.2.1.1. Tujuan

Untuk mengetahui apakah Rangkaian dari seven segmen dapat bekerja sesuai dengan yang direncanakan.

4.2.1.2. Peralatan Yang digunakan

1. Catu daya 5 volt
2. Modul Rangkaian Seven segmen
3. Programmer Mikrokontroller MCS-51



Gambar 4-1 Diagram blok pengujian seven segmen

4.2.1.3. Prosedur Pengujian

- 1. Membcrikan catu daya 5 volt pada modul Rangkaian seven segmen
- 2. Mendownloadkan program assembly untuk seven segmen.

4.2.1.4. Hasil Pengujian

- 1. Dari tabel dibawah dapat dilihat tampilan dari seven segmen dapat bekerja seperti yang direncanakan

Tabel 4.1

Daftar Heksa Dari Tampilan Angka Pada Seven Segmen

Tampilan	g	f	e	d	c	b	a	Heksa
0	1	0	0	0	0	0	0	C0
1	1	1	1	1	0	0	1	F9
2	0	1	0	0	1	0	0	A4
3	0	1	1	0	0	0	0	B0
4	0	0	1	1	0	0	1	99
5	0	0	1	0	0	1	0	92
6	0	0	0	0	0	1	0	82
7	1	1	1	1	0	0	0	F8
8	0	0	0	0	0	0	0	80
9	0	0	1	0	0	0	0	90

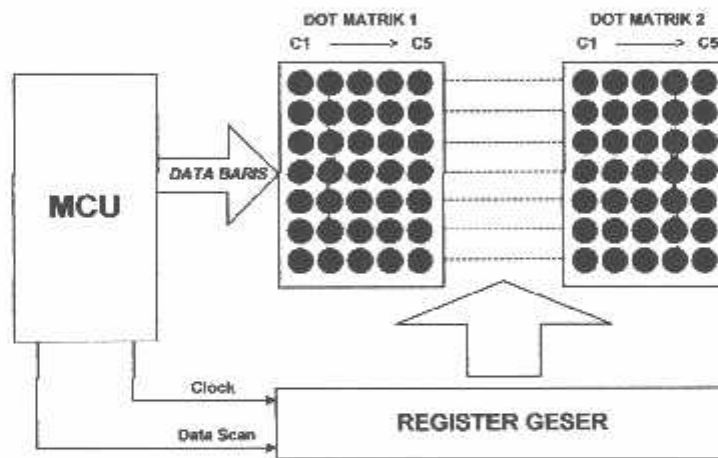
4.2.2. Pengujian Rangkaian Dot Matrix 5 x 7

4.2.2.1. Tujuan

Untuk mengetahui apakah LED Dot Matrik dapat bekerja baik sesuai dengan perencanaan.

4.2.2.2. Peralatan yang digunakan

1. Catu Daya 5 V
2. Modul Rangkaian Dot Matrik
3. *Programmer* Mikrokontroler MCS-51



Gambar 4-2 Diagram Blok Pengujian Rangkaian Dot Matrix 5 x 7

4.2.2.3. Prosedur Pengujian

1. Memberikan catu daya 5 V pada modul rangkaian DOT Matrik LED 5 x 7.
2. Men-*download*-kan program *assembly* Dot Matrik LED seperti yang terlampir dalam lampiran.

4.2.2.4. Hasil Pengujian

Hasil pengujian terhadap dotmatrix yang menampilkan tulisan berjalan “SELAMAT DATANG DI INSTITUT TEKNOLOGI NASIONAL MALANG” yang seperti tertiuip angin berikut adalah tabel heksa dari tulisan tersebut.

Tabel 4.2 Hasil Pengujian Tampilan Karakter pada Dotmatrix

N o	Kar	Heksa Desimal	N o	Kar	Heksa Desimal
	S	0B3H,6DH,6DH,6DH,9BH,0FH,0		N	01H,0F7H,0EFH,0DFH,01H,0FFH,0
	E	83H,6DH,6DH,6DH,7DH,0FFH,0		A	07H,0EBH,0EDH,0EBH,07H,0FFH,0
	L	81H,7FH,7FH,7FH,0FFH,0		S	0B3H,6DH,6DH,6DH,9BH,0FFH,0
	A	07H,0EBH,0EDH,0EBH,07H,0FFH,0		I	7DH,01H,7DH,0FFH,0
	M	01H,0FBH,0E7H,0FBH,01H,0FFH,0		O	83H,7DH,7DH,7DH,83H,0FFH,0
	A	07H,0EBH,0EDH,0EBH,07H,0FFH,0		N	01H,0F7H,0EFH,0DFH,01H,0FFH,0
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0		A	07H,0EBH,0EDH,0EBH,07H,0FFH,0
	D	01H,7DH,7DH,7DH,83H,0FFH,0		L	81H,7FH,7FH,7FH,0FFH,0
	A	07H,0EBH,0EDH,0EBH,07H,0FFH,0		M	01H,0FBH,0E7H,0FBH,01H,0FFH,0
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0		A	07H,0EBH,0EDH,0EBH,07H,0FFH,0
	A	07H,0EBH,0EDH,0EBH,07H,0FFH,0		L	81H,7FH,7FH,7FH,0FFH,0
	N	01H,0F7H,0EFH,0DFH,01H,0FFH,0		A	07H,0EBH,0EDH,0EBH,07H,0FFH,0
	G	83H,7DH,6DH,6DH,0DH,0FFH,0		N	01H,0F7H,0EFH,0DFH,01H,0FFH,0
	D	01H,7DH,7DH,7DH,83H,0FFH,0		G	83H,7DH,6DH,6DH,0DH,0FFH,0
	I	7DH,01H,7DH,0FFH,0			
	I	7DH,01H,7DH,0FFH,0			
	N	01H,0F7H,0EFH,0DFH,01H,0FFH,0			
	S	0B3H,6DH,6DH,6DH,9BH,0FFH,0			
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0			
	I	7DH,01H,7DH,0FFH,0			
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0			
	U	81H,7FH,7FH,7FH,81H,0FFH,0			
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0			
	T	0FDH,0FDH,01H,0FDH,0FDH,0FFH,0			
	E	83H,6DH,6DH,6DH,7DH,0FFH,0			
	K	01H,0EFH,0D7H,0BBH,7DH,0FFH,0			
	N	01H,0F7H,0EFH,0DFH,01H,0FFH,0			
	O	83H,7DH,7DH,7DH,83H,0FFH,0			
	L	81H,7FH,7FH,7FH,0FFH,0			
	O	83H,7DH,7DH,7DH,83H,0FFH,0			
	G	83H,7DH,6DH,6DH,0DH,0FFH,0			
	I	7DH,01H,7DH,0FFH,0			

4.2.3. Pengujian Rangkaian Driver TLP 434A

4.2.3.1. Tujuan

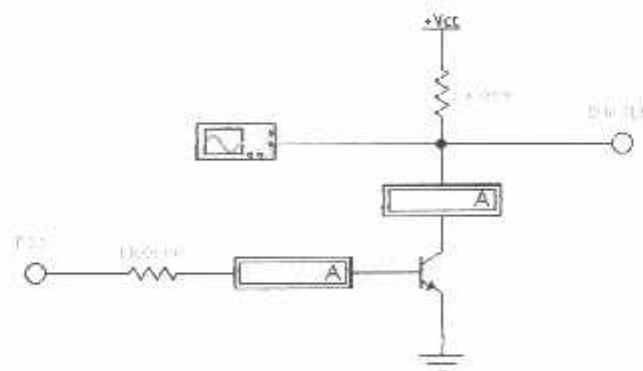
Pengujian dilakukan untuk mengetahui apakah data yang akan dikirimkan dapat dipancarkan dan untuk mengetahui besarnya arus basis dan arus kolektor dari transistor

4.2.3.2. Peralatan yang digunakan

1. Multimeter Digital
2. Oscilloscope
3. Rangkaian TLP 434A
4. Catu Daya 5 V DC

4.2.3.3. Prosedur Pengujian

1. Menyusun rangkaian seperti dibawah ini :



Gambar 4-5 Rangkaian Pengujian Driver TLP 434A

2. Memberikan masukan data dari tombol
3. Mengukur arus yang lewat pada kaki basis transistor

- 4. Menghubungkan probe oscilloscope ke kaki kolektor dan mengamati bentuk sinyal pada oscilosscope

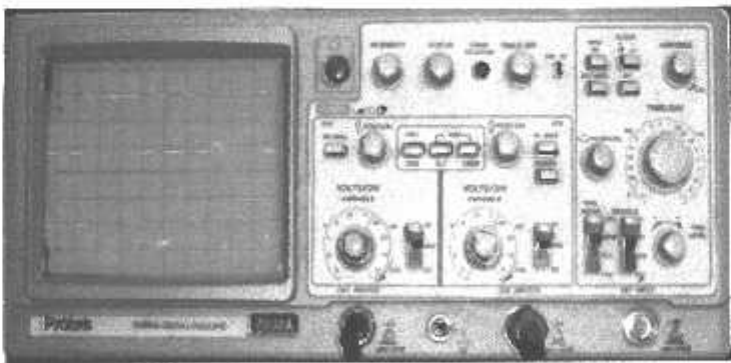
4.2.3.4. Hasil Pengujian

Tabel 4.3
Hasil pengujian pengukuran arus kolektor transistor

Perhitungan	Pengukuran
1 mA	1,0 mA
	1,3 mA
	1.3 mA
Σ rata-rata pengukuran	1,2 mA

Tabel 4.4
Hasil pengujian pengukuran arus basis transistor

Perhitungan	Pengukuran
10 μA	10,56 μA
	10.86 μA
	11,26 μA
Σ rata-rata pengukuran	10,89 μA



Gambar 4-6 Foto hasil pengujian sinyal masukan TLP

- 2. Menghubungkan probe oscilloscope pada kaki Lin.Out dari RLP dan mengamati sinyal keluaran RLP dan mengamatinya
- 3. Mengukur tegangan pada OP-Amp 1 dan mengamatinya
- 4. Mengukur tegangan keluaran pada penguat non inverting
- 5. Mengukur besarnya arus basis dan mengamatinya
- 6. Menghubungkan probe oscillosscope pada kaki kolcktor transistor untuk mengamatinya

4.2.4.4. Hasil Pengujian

Tabel 4.5
Hasil pengujian pengukuran arus kolektor transistor

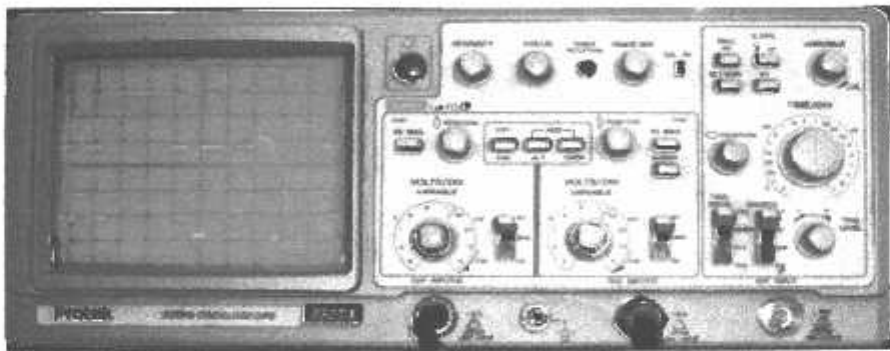
Perhitungan	Pengukuran
1 mA	0.88 mA
	0,92 mA
	1,14 mA
Σ rata-rata pengukuran	0,98 mA

Tabel 4.6
Hasil pengujian pengukuran arus basis transistor

Perhitungan	Pengukuran
10 μA	8,97 μA
	9,36 μA
	9, 84 μA
Σ rata-rata pengukuran	9,39 μA

Tabel 4.7
Hasil pengujian pengukuran tegangan keluaran penguatan non inverting

Perhitungan	Pengukuran
3 V	3,06 V
	3,14 V
	3,19 V
Σ rata-rata pengukuran	3.13 V



Gambar 4-8 Foto hasil pengujian sinyal keluaran RLP

4.2.5. Pengujian Alat Secara Keseluruhan

4.2.5.1. Tujuan

Pengujian ini bertujuan untuk mengetahui apakah alat dapat bekerja sesuai dengan yang direncanakan yaitu dapat mendeteksi bola masuk, dan ditampilkan pada seven segment yang ada pada papan skor.

4.2.5.2. Peralatan yang digunakan

- 1. Catu daya 5 volt.
- 2. Keseluruhan dari alat
- 3. Bola sebagai pemotong cahaya dari IR ke foto dioda.

4.2.5.3. Prosedur Pengujian

- 1. Menyalakan power supply.
- 2. Memasukkan bola ke ring.
- 3. Mengamati perubahan yang terjadi pada seven segment.

4.2.5.4. Hasil Pengujian

Tabel 4.8
Hasil Pengujian Dari Ring A

Lemparan	Tampilan	Berubah	Lemparan	Tampilan	Berubah
1	002	Ya	26	050	Ya
2	004	Ya	27	052	Ya
3	006	Ya	28	054	Ya
4	008	Ya	29	056	Ya
5	010	Ya	30	058	Ya
6	012	Ya	31	060	Ya
7	014	Ya	32	062	Ya
8	016	Ya	33	064	Ya
9	018	Ya	34	068	Ya
10	020	Ya	35	070	Ya
11	022	Ya	36	072	Ya
12	024	Ya	37	074	Ya
13	026	Ya	38	076	Ya
14	028	Ya	39	078	Ya
15	030	Ya	40	080	Ya
16	032	Ya	41	082	Ya
17	034	Ya	42	084	Ya
18	036	Ya	43	086	Ya
19	038	Ya	44	088	Ya
20	040	Ya	45	090	Ya
21	042	Ya	46	092	Ya
22	044	Ya	47	094	Ya
23	046	Ya	48	096	Ya
24	048	Ya	49	098	Ya
25	048	Tidak	50	100	Ya

$$Error = \left| \frac{Hasil\ Pengujian - Jumlah\ Lemparan}{Jumlah\ Lemparan} \right| \times 100\%$$

$$Error = \left| \frac{49 - 50}{50} \right| \times 100\%$$

Error = 2%

Tabel 4.9
Hasil Pengujian Dari Ring B

Lemparan	Tampilan	Berubah	Lemparan	Tampilan	Berubah
1	002	Ya	26	050	Ya
2	004	Ya	27	052	Ya
3	006	Ya	28	054	Ya
4	008	Ya	29	056	Ya
5	010	Tidak	30	058	Ya
6	012	Ya	31	060	Ya
7	014	Ya	32	062	Ya
8	016	Ya	33	064	Tidak
9	018	Ya	34	068	Ya
10	020	Ya	35	070	Ya
11	022	Ya	36	072	Ya
12	024	Ya	37	074	Ya
13	026	Ya	38	076	Ya
14	028	Ya	39	078	Ya
15	030	Ya	40	080	Ya
16	032	Ya	41	082	Ya
17	034	Ya	42	084	Ya
18	036	Ya	43	086	Ya
19	038	Ya	44	088	Ya
20	040	Ya	45	090	Ya
21	042	Ya	46	092	Ya
22	044	Ya	47	094	Ya
23	046	Ya	48	096	Ya
24	048	Ya	49	098	Ya
25	048	Ya	50	100	Ya

$$Error = \left| \frac{Hasil\ Pengujian - Jumlah\ Lemparan}{Jumlah\ Lemparan} \right| \times 100\%$$

$$Error = \left| \frac{48 - 50}{50} \right| \times 100\%$$

Error = 4%

BAB V

PENUTUP

5.1. Kesimpulan

Berdasarkan perencanaan, pembuatan dan pengujian papan pencatat skor untuk pertandingan bola basket ini bisa disimpulkan sebagai berikut :

1. Rangkaian Sensor dapat bekerja sesuai dengan yang direncanakan yaitu mendeteksi adanya bola masuk dengan melihat pada tampilan seven segmen.
 2. Informasi berupa nama tim dan nama sponsor ditampilkan melalui dotmatrix 1 dan dotmatrix 2, untuk tampilan pada Dotmatrix 1 sebanyak 8 modul kualitasnya lumayan bagus, tetapi tampilan pada dotmatrix 2 sebanyak 12 modul kualitasnya kurang bagus, hal ini disebabkan kurangnya supply arus untuk dotmatrix 2 sedangkan catu daya yang digunakan Cuma satu sehingga supply arus yang masuk ke dot matrix 2 terbagi lebih banyak.
 3. Pada alat ini menggunakan modul RF RLP-TLP 434 untuk pengiriman data yang bersifat satu arah, dimana RLP untuk menerima data yang dikirimkan oleh TLP, hasil dari pengiriman data yang dilakukan TLP dapat diterima dengan baik oleh RLP.
 4. Alat dapat bekerja sesuai dengan yang direncanakan dengan persentase error sebesar 2% untuk ring a dan 4% untuk ring b.
-

5.2. Saran

1. Untuk pengembangannya alat ini bisa ditambahkan dengan IC RTC (Real Time Clock) yang digunakan sebagai batas waktu akhir dari pertandingan.
 2. Alat ini juga bisa ditambahkan dengan buzzer atau sirine yang akan berbunyi bila waktu pertandingan telah usai.
-

DAFTAR PUSTAKA

1. Agfianto Eko Putra, **Belajar Mikrokontroller AT89C51/52/55**, Penerbit Gava Media, Yogyakarta, 2002.
 2. George Clayton, Steve Winder, **Operational Amplifiers 5th**, Penerbit Erlangga, Jakarta, 2005.
 3. Hendri S.V Simanjuntak, **Dasar-Dasar Mikroprosesor**, Penerbit Kanisius, Yogyakarta.
 4. Malvino Leach, **Prinsip-Prinsip dan Penerapan Digital 3rd**, Penerbit Erlangga, Jakarta, 1992.
 5. Malvino, **Prinsip-Prinsip Elektronika**, Penerbit Salemba Teknika, Jakarta, 2003.
 6. Retna Prasetya, **Interfacing Port Paralel dan Port Serial dengan Visual Basic**, Penerbit Andi, Semarang, 2004
 7. Widodo Budiharto, **Perancangan Sistem dan Aplikasi Mikrokontroler**, Penerbit Elex Media Komputindo, Jakarta, 2005.
 8. www.alldatasheet.com
-

LAMPIRAN



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

1. Nama : BRAMANTYO WAHYU NUGROHO
2. NIM : 01.17.134
3. Jurusan : Teknik Elektro S-1
4. Konsentrasi : Teknik Elektronika
5. Judul Skripsi : PERENCANAAN DAN PEMBUATAN PAPAN
PENCATAT SKOR UNTUK PERTANDINGAN
BOLA BASKET SECARA OTOMATIS BERBASIS
MIKROKONTROLLER AT89S51

Dipertahankan dihadapan Majelis Penguji Skripsi Jenjang Strata Satu (S-1) pada :

Hari : Sabtu
Tanggal : 23 September 2006
Dengan Nilai :

Panitia Ujian Skripsi



Ir. Mochtar Asroni, MSME
Ketua

Ir. F Yudi Limpraptono, MT
Sekretaris

Anggota Penguji

Joseph Dedy Irawan, ST, MT
Penguji I

M. Ashar, ST, MT
Penguji II



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI ELEKTRONIKA

LEMBAR BIMBINGAN SKRIPSI

Nama Mahasiswa : Bramantyo Wahyu Nugroho
N.I.M : 01.17.134
Jurusan : TEKNIK ELEKTRO S-1
Konsentrasi : TEKNIK ELEKTRONIKA
Judul Skripsi : Perencanaan dan Pembuatan Papan Pencatat Skor Untuk
Pertandingan Bola Basket Secara Otomatis Berbasis
Mikrokontroler AT89S51
Mulai Bimbingan : 15 Juni 2006
Selesai Bimbingan : 15 Desember 2006
Pembimbing : Ir. F. Yudi Limpraptono, MT
Dengan Nilai : *2.0*

Mengetahui,
Ketua Jurusan Teknik Elektro S-1

Ir. F. Yudi Limpraptono, MT
NIP. 1039500274

Disetujui,
Dosen Pembimbing 1

Ir. F. Yudi Limpraptono, MT
NIP. 1039500274



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI ELEKTRONIKA

LEMBAR BIMBINGAN SKRIPSI

Nama Mahasiswa : Bramantyo Wahyu Nugroho
N.I.M : 01.17.134
Jurusan : TEKNIK ELEKTRO S-1
Konsentrasi : TEKNIK ELEKTRONIKA
Judul Skripsi : Perencanaan dan Pembuatan Papan Pencatat Skor Untuk
Pertandingan Bola Basket Secara Otomatis Berbasis
Mikrokontroler AT89S51
Mulai Bimbingan : 15 Juni 2006
Selesai Bimbingan : 15 Desember 2006
Pembimbing : Ir. F. Yudi Limpraptono, MT
Dengan Nilai : 80%

Mengetahui,
Ketua Jurusan Teknik Elektro S-1


Ir. F. Yudi Limpraptono, MT
NIP. 1039500274

Disetujui,
Dosen Pembimbing I


M. Ibrahim Ashari, ST
NIP. 1030100358



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
KONSENTRASI ELEKTRONIKA

LEMBAR PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi jurusan Teknik Elektro jenjang strata satu (S-1), yang diselenggarakan pada:

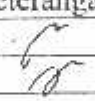

Hari : Sabtu

Tanggal : 23 September 2006

Telah dilakukan perbaikan oleh:

Nama : Bramantyo Wahyu Nugroho
N.I.M : 01.17.134
Jurusan : TEKNIK ELEKTRO S-1
Konsentrasi : ELEKTRONIKA
Judul Skripsi : **PERENCANAAN DAN PEMBUATAN PAPAN PENCATAT
SKOR UNTUK PERTANDINGAN BOLA BASKET
SECARA OTOMATIS BERBASIS MIKROKONTROLLER
AT89S51**

Perbaikan meliputi:

No.	Materi Perbaikan	Keterangan
1.	Kesimpulan	
2.	Pengujian Driver TLP/RLP	

Penguji


Joseph Dedy Irawan, ST.MT



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
KONSENTRASI ELEKTRONIKA

LEMBAR PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi jurusan Teknik Elektro jenjang strata satu (S-1), yang diselenggarakan pada:

Hari : Sabtu

Tanggal : 23 September 2006

Telah dilakukan perbaikan oleh:

Nama : Bramantyo Wahyu Nugroho

N.I.M : 01.17.134

Jurusan : TEKNIK ELEKTRO S-1

Konsentrasi : ELEKTRONIKA

Judul Skripsi : PERENCANAAN DAN PEMBUATAN PAPAN PENCATAT
SKOR UNTUK PERTANDINGAN BOLA BASKET
SECARA OTOMATIS BERBASIS MIKROKONTROLLER
AT89S51

Perbaikan meliputi:

No.	Materi Perbaikan	Keterangan
1.	Penambahan Teori ASK	dit
2.	Pengujian Tampilan Dot Matrix	dit
3.	Flowchart	dit
4.	Kesimpulan	dit

Penguji


M. Asfah ST.MT



FORMULIR BIMBINGAN SKRIPSI

NAMA : BRAMANTYO WAHYU NUGROHO
NIM : 0117134
Masa Bimbingan : 15 Juni 2006 s/d 15 Desember 2006
Judul Skripsi : Perencanaan dan pembuatan Papan Pencatat Skor Untuk
Pertandingan Bola Basket Secara Otomatis Berbasis
Mikrokontroler AT89S51

No	Tanggal	Uraian	Paraf Pembimbing
1.	25 juli 06	acc bab I	
2.	27 juli 06	acc bab II	
3.	30 agustus 06	acc bab III	
4.	10 sept 06	acc bab IV	
5.	20 sept 06	acc bab V	
6.			
7.			
8.			
9.			
10.			

Malang, 22 Sept 2006

Dosen Pembimbing,

(M. Ibrahim Ashari, ST)

NIP. 1030100358



FORMULIR BIMBINGAN SKRIPSI

NAMA : BRAMANTYO WAHYU NUGROHO

NIM : 0117134

Masa Bimbingan : 15 Juni 2006 s/d 15 Desember 2006

Judul Skripsi : Perencanaan dan pembuatan Papan Pencatat Skor Untuk
Pertandingan Bola Basket Secara Otomatis Berbasis
Mikrokontroler AT89S51

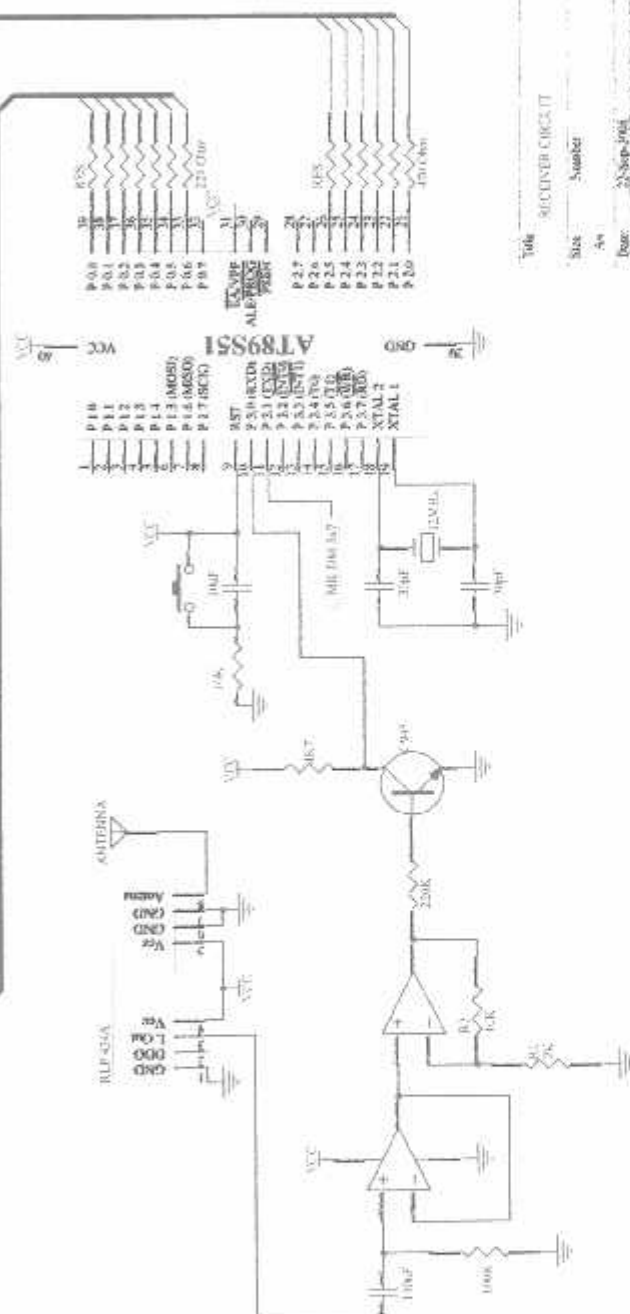
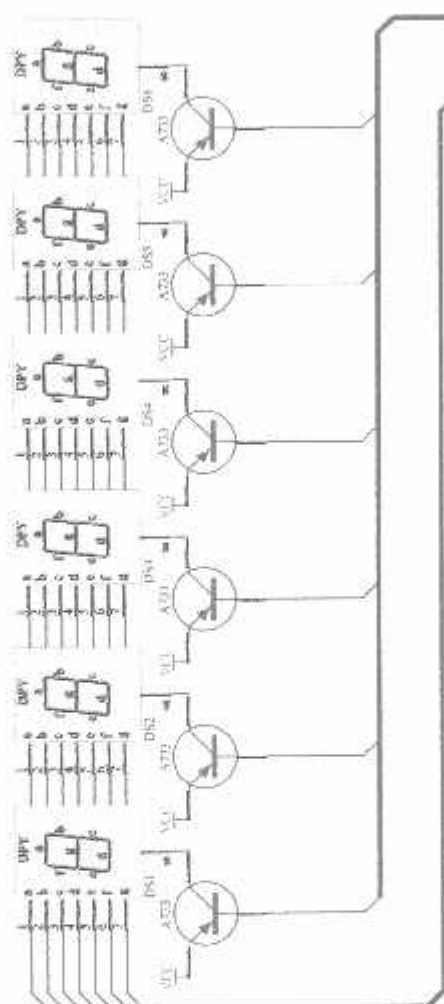
No	Tanggal	Uraian	Paraf Pembimbing
1.	27/01/06	Bab I & Bab II	
2.	25/06/06	Bab II	
3.		Bab III	
4.		Bab IV	
5.		Demu	
6.		Seminar hasil	
7.		Bab V	
8.			
9.			
10.			

Malang,

Dosen Pembimbing,

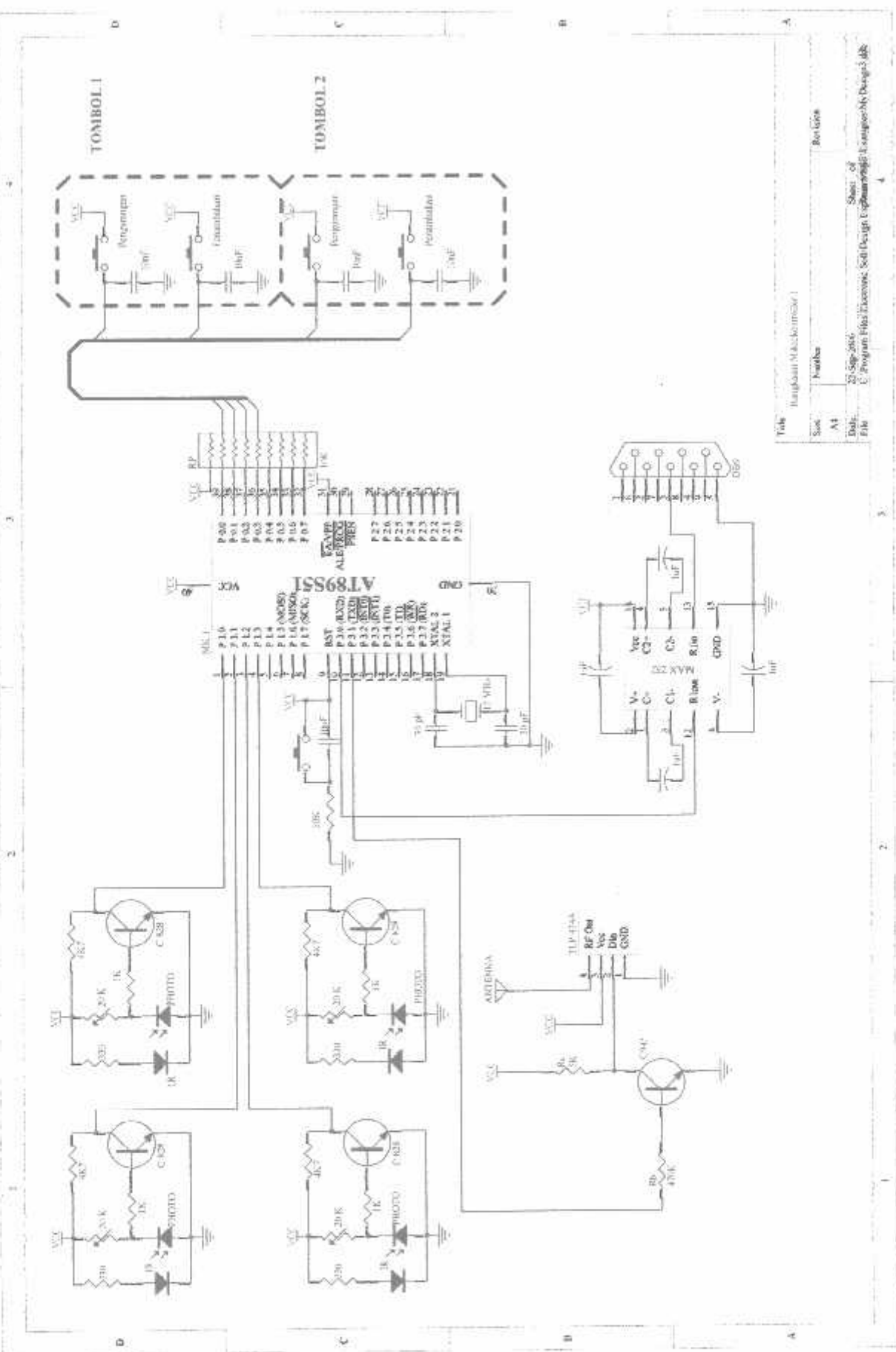
(Ir. F. Yudi Limpraptono, MT)

NIP. 1039500274

Table 1
SOLVENT CIRCUIT

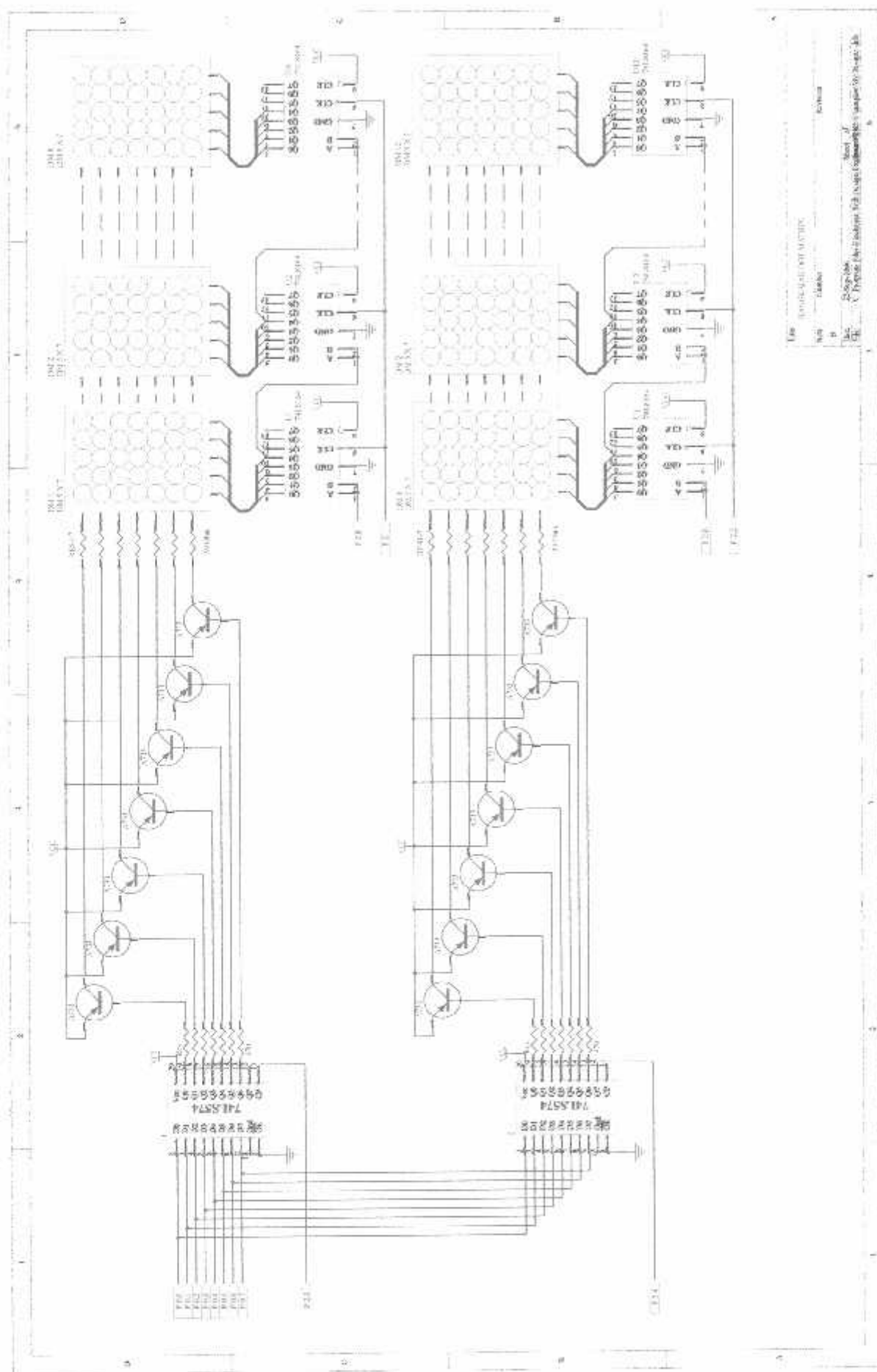
Year	Number	Percentage
1990	10	10.0
1991	15	15.0
1992	20	20.0
1993	25	25.0
1994	30	30.0
1995	35	35.0
1996	40	40.0
1997	45	45.0
1998	50	50.0
1999	55	55.0
2000	60	60.0
2001	65	65.0
2002	70	70.0
2003	75	75.0
2004	80	80.0
2005	85	85.0
2006	90	90.0
2007	95	95.0
2008	100	100.0

22-Sep-2004 11:55:04 AM
C:\Program Files\Electronic Arts\Designz\Lightroom\989811\Examples\My Design.ddd



Tabel		
Langkah Mekanisme 1		
Sistem	Perbaikan	Baru
A1		
Data		
File		

Sheet of
 23-Sep-2016
 C Program File: Tutorials, Self Design Engineering Design 3.00



ORG 0H

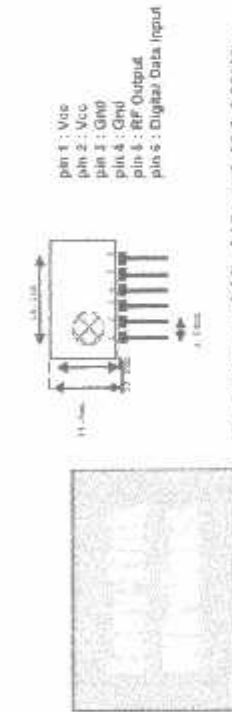
MULAI:

```
MOV P0,#0C0H
ACALL DELAY
MOV P0,#0F9H
ACALL DELAY
MOV P0,#0A4H
ACALL DELAY
MOV P0,#0B0H
ACALL DELAY
MOV P0,#99H
ACALL DELAY
MOV P0,#92H
ACALL DELAY
MOV P0,#82H
ACALL DELAY
MOV P0,#0F8H
ACALL DELAY
MOV P0,#80H
ACALL DELAY
MOV P0,#90H
ACALL DELAY
SJMP MULAI
```

```
DELAY: MOV R0,#5H
DELAY1: MOV R1,#0FFH
DELAY2: MOV R2,#0
        DJNZ R2,$
        DJNZ R1,DELAY2
        DJNZ R0,DELAY1
```

RET

END



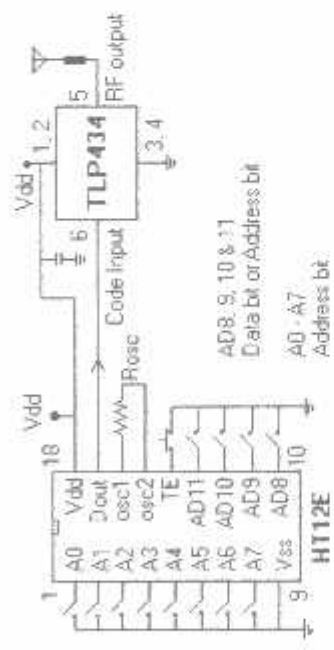
Frequency 315, 418 and 433.92MHz

Modulation : ASK
 Operation Voltage : 2 - 12 VDC
 RF Output Power max : 8mW

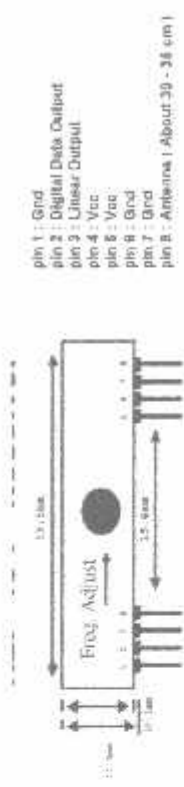
Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vcc	Operating supply voltage		2.0	-	12.0	V
Icc	Peak Current		-	5	-	mA
Vh	Input High Voltage	Idata = 100µA (High)	Vcc-0.5	Vcc	Vcc+0.5	V
Vi	Input Low Voltage	Idata = 0 µA (Low)	-	-	0.3	V
fC	Absolute Frequency	1/3Mhz module	315	315.2	315.2	MHz
	Relative To 433.92MHz		4/-150	4/-200	4/-200	KHz
PO	RF Output Power- 50ohm	Vcc = 9V to 12V	-	14	-	dBm
		Vcc = 5V to 6V	-	16	-	dBm
DR	Data Rate	External Encoding	-	2-4K	3K	bps

Notes : (Case Temperature = 25°C + 20°C Test Load Impedance = 50 ohm)

Application Circuit I:
 Typical Key-chain Transmitter using HT12E-18DIP, a Binary 12 bit Encoder from Holtek Semiconductor Inc.



Laipac Technology, Inc.
 105 West Beaver Creek Rd. Unit 207 Richmond Hill Ontario L4B 1C6 Canada
 Tel: (905)762-1228 Fax: (905)770-6143 e-mail: info@laipac.com

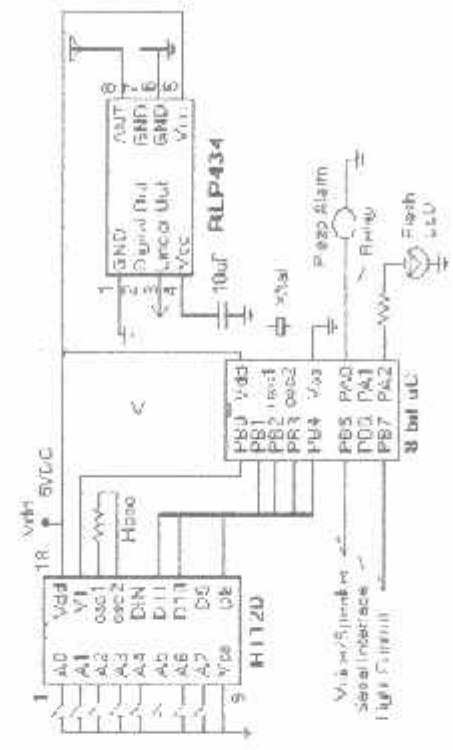


Frequency 315, 418 and 433.92MHz

Modulation : ASK
 Supply Voltage : 4.5 - 5.5 VDC
 Output : Digital & Linear
 Sensitivity : 3µVrms

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vcc	Operating supply voltage		4.5	5	5.5	V
Icc	Operating Current		-	3.5	4.5	mA
Vdata	Data Out	Idata = +200µA (High)	Vcc-0.5	-	Vcc	V
		Idata = -10 µA (Low)	-	-	0.3	V
Electrical Characteristics						
	Characteristics	SYM	Min	Typ	Max	Unit
	Operation Radio Frequency	FC		315, 418 and 434		MHz
	Sensitivity	Pref	-100	-103	-106	dBm
	Channel Width			-1.5		KHz
	Receiver Turn On Time			5		ms
	Noise equivalent BW	NEB		4		KHz
	Baseband Data Rate			3	5	KHz

Application Circuit II:
 Typical RF Receiver using HT12D-18DIP, a Binary 12 bit Decoder with 8 bit uC HT145RX from Holtek Semiconductor Inc.



LAIPAC TECH

DM74LS164 Mas Pambudi Sing Ngganteng

8-Bit Serial In/Parallel Out Shift Register

General Description

These 8-bit shift registers feature gated serial inputs and an asynchronous clear. A low logic level at either input inhibits entry of the new data, and resets the first flip-flop to the low level at the next clock pulse, thus providing complete control over incoming data. A high logic level on either input enables the other input, which will then determine the state of the first flip-flop. Data at the serial inputs may be changed while the clock is HIGH or LOW, but only information meeting the setup and hold time requirements will be entered. Clocking occurs on the LOW-to-HIGH level transition of the clock input. All inputs are diode-clamped to minimize transmission-line effects.

Features

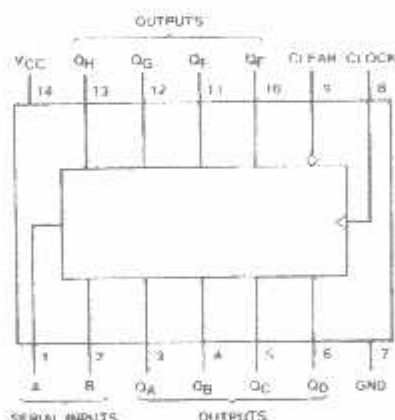
- Gated (enable/disable) serial inputs
- Fully buffered clock and serial inputs
- Asynchronous clear
- Typical clock frequency 35 MHz
- Typical power dissipation 80 mW

Ordering Code:

Order Number	Package Number	Package Description
DM74LS164M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS164N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "C" to the ordering code.

Connection Diagram

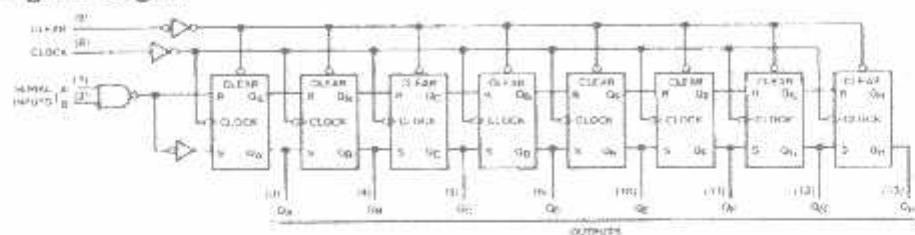


Function Table

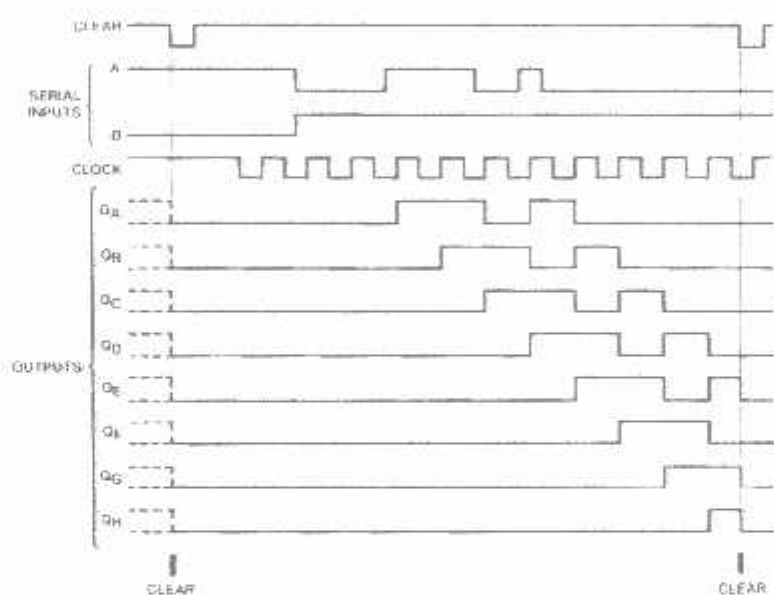
Inputs		Outputs					
Clear	Clock	A	B	QA	QB	...	QH
L	X	X	X	L	L	...	L
H	L	X	X	Q _{AH}	Q _{BH}	...	Q _{HH}
H	T	H	H	H	Q _{AH}	...	Q _{DH}
H	T	L	X	L	Q _{AH}	...	Q _{GH}
H	T	X	L	L	Q _{AH}	...	Q _{FH}

H = HIGH Level (steady state)
L = LOW Level (steady state)
X = Don't Care (any input, including transitions)
T = Transition from LOW-to-HIGH level
Q_{AH}, Q_{BH}, Q_{FH} = The level of QA, QB, ..., QF, respectively, before the indicated steady-state input conditions were established
Q_{AH}, Q_{BH} = The level of QA or QB before the most recent "T" transition of the clock; indicates a one-bit shift

Diagram Logika



Diagram



Absolute Maximum Ratings(Note 1)

Supply Voltage	TV
Input Voltage	TV
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" tables will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V
I_{OH}	HIGH Level Output Current			-0.4	mA
I_{OL}	LOW Level Output Current			3	mA
f_{CLK}	Clock Frequency (Note 2)	0		25	MHz
t_W	Pulse Width (Note 2)				ns
	Clock	20			
	Clear	20			
t_{SU}	Data Setup Time (Note 2)	17			ns
t_H	Data Hold Time (Note 2)	5			ns
t_{REL}	Clear Release Time (Note 2)	30			ns
T_A	Free Air Operating Temperature	0		70	°C

Note 2: $T_A = 25^\circ\text{C}$ and $V_{CC} = 5\text{V}$.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 3)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}$, $I_I = -15\text{ mA}$			1.5	V
V_{OH}	HIGH Level Output Voltage	$V_{CC} = \text{Min}$, $I_{OH} = \text{Max}$ $V_L = \text{Max}$, $V_{IH} = \text{Min}$	2.7	3.4		V
V_{OL}	LOW Level Output Voltage	$V_{CC} = \text{Min}$, $I_{OL} = \text{Max}$ $V_L = \text{Max}$, $V_{IL} = \text{Min}$ $I_{OL} = 4\text{ mA}$, $V_{CC} = \text{Min}$		0.35	0.5	V
I_I	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}$, $V_I = 7\text{V}$			0.1	mA
I_{IH}	HIGH Level Input Current	$V_{CC} = \text{Max}$, $V_I = 2.7\text{V}$			20	μA
I_{IL}	LOW Level Input Current	$V_{CC} = \text{Max}$, $V_I = 0.4\text{V}$			-0.4	mA
I_{SC}	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 4)	-20		-100	mA
I_{CC}	Supply Current	$V_{CC} = \text{Max}$ (Note 5)		18	27	mA

Note 3: All typicals are at $V_{CC} = 5\text{V}$, $T_A = 25^\circ\text{C}$.

Note 4: Not more than one output should be shorted at a time, and the duration should not exceed one second.

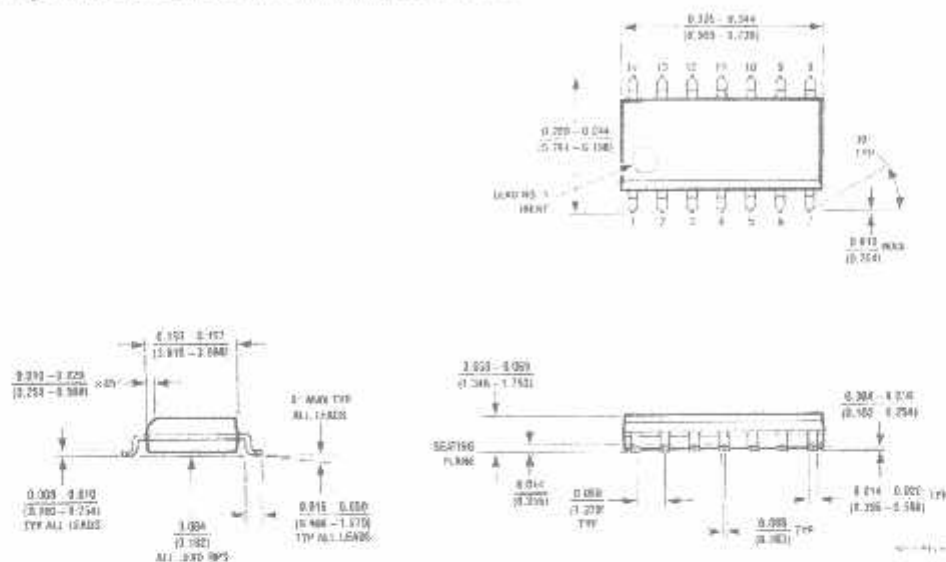
Note 5: I_{CC} is measured with all outputs OPEN, the SERIAL input grounded, the CLOCK input at 2.4V, and a momentary ground, then 4.5V, applied to the CLEAR input.

Switching Characteristics

at $V_{CC} = 5\text{V}$ and $T_A = 25^\circ\text{C}$

at $V_{CC} = 5V$ and $T_A = 25^{\circ}C$							
Symbol	Parameter	From (Input) To (Output)	$R_L = 2\text{ k}\Omega$				Units
			$C_L = 15\text{ pF}$		$C_L = 50\text{ pF}$		
			Min	Max	Min	Max	
f_{max}	Maximum Clock Frequency		25				MHz
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clock to Output		27		30	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clock to Output		22		40	ns
t_{enL}	Propagation Delay Time HIGH-to-LOW Level Output	Clear to Output		36		45	ns

Physical Dimensions inches (millimeters) unless otherwise noted



14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
Package Number M14A

LM158/LM258/LM358/LM2904 Low Power Dual Operational Amplifiers

General Description

The LM158 series consists of two independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, dc gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM158 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional $\pm 15V$ power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage.
- The unity gain cross frequency is temperature compensated.
- The input bias current is also temperature compensated.

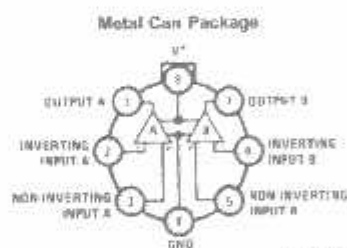
Advantages

- Two internally compensated op amps in a single package
- Eliminates need for dual supplies
- Allows direct sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation
- Pin-out same as LM158/LM1458 dual operational amplifier

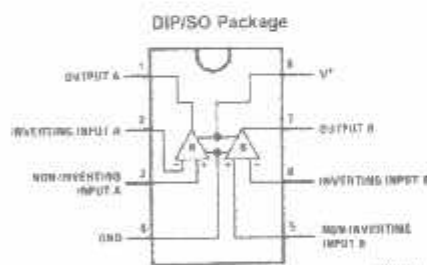
Features

- Internally frequency compensated for unity gain
- Large dc voltage gain: 100 dB
- Wide bandwidth (unity gain): 1 MHz (temperature compensated)
- Wide power supply range:
 - Single supply: 3V to 32V
 - or dual supplies: $\pm 1.5V$ to $\pm 16V$
- Very low supply current drain (500 μA) essentially independent of supply voltage
- Low input offset voltage: 2 mV
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing: 0V to $V^+ - 1.5V$

Connection Diagrams (Top Views)



Order Number LM158AH, LM158AJ/883 (Note 1), LM158H, LM158H/883 (Note 1), LM258H or LM358H
See NS Package Number H08C



Order Number LM158J, LM158J/883 (Note 1), LM158AJ or LM158AJ/883 (Note 1)
See NS Package Number J08A
Order Number LM358M, LM358AM or LM2904M
See NS Package Number M08A
Order Number LM358AN, LM358N or LM2904N
See NS Package Number N08E

Note 1: LM158 is available per SMD #5952-877-001
LM158A is available per SMD #4952-877-002

Absolute Maximum Ratings (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

	LM158/LM258/LM358 LM158A/LM258A/LM358A	LM2904
Supply Voltage, V^+	32V	28V
Differential Input Voltage	32V	28V
Input Voltage	-0.3V to +32V	0.3V to +28V
Power Dissipation (Note 2)		
Molded DIP	830 mW	830 mW
Metal Can	550 mW	
Small Outline Package (M)	530 mW	530 mW
Output Short-Circuit to GND (One Amplifier) (Note 3)		
$V^+ \leq 15V$ and $T_A = 25^\circ C$	Continuous	Continuous
Input Current ($V_{IN} < -0.3V$) (Note 4)	50 mA	50 mA
Operating Temperature Range		
LM358	$0^\circ C$ to $+70^\circ C$	$-40^\circ C$ to $+85^\circ C$
LM258	$-25^\circ C$ to $+85^\circ C$	
LM158	$-55^\circ C$ to $+125^\circ C$	
Storage Temperature Range	$-65^\circ C$ to $+150^\circ C$	$-65^\circ C$ to $+150^\circ C$
Lead Temperature, DIP (Soldering, 10 seconds)	$260^\circ C$	$260^\circ C$
Lead Temperature, Metal Can (Soldering, 10 seconds)	$300^\circ C$	$300^\circ C$
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)	$260^\circ C$	$260^\circ C$
Small Outline Package		
Vapor Phase (60 seconds)	$215^\circ C$	$215^\circ C$
Infused (15 seconds)	$220^\circ C$	$220^\circ C$
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.		
ESD Tolerance (Note 11)	250V	250V

Electrical Characteristics

$V^+ = +5.0V$, unless otherwise stated

Parameter	Conditions	LM158A			LM358A			LM158/LM258			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 6), $T_A = 25^\circ C$	1	2		2	3		2	3		mV
Input Bias Current	I_{BIAS} or I_{BQ} , $T_A = 25^\circ C$, $V_{CM} = 0V$, (Note 7)	20	50		45	100		45	150		nA
Input Offset Current	$I_{BQ1} - I_{BQ2}$, $V_{CM} = 0V$, $T_A = 25^\circ C$	3	10		5	30		3	30		nA
Input Common-Mode Voltage Range	$V^+ = 30V$, (Note 8)	0	$V^+ - 1.5$		0	$V^+ - 1.5$		0	$V^+ - 1.5$		V
Supply Current	Over Full Temperature Range $R_L = \infty$ on All Op Amps $V^+ = 30V$ (LM2904 $V^+ = 28V$) $V^- = 5V$	1	2		1	2		1	2		mA
		0.5	1.2		0.5	1.2		0.5	1.2		mA

Electrical Characteristics

$V^+ = +5.0V$, unless otherwise stated

Parameter	Conditions	LM358			LM2904			Units
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 8), $T_A = 25^\circ C$		2	7		2	7	mV
Input Bias Current	I_{IB1} or I_{IB2} , $T_A = 25^\circ C$, $V_{CM} = 0V$, (Note 7)		45	250		45	250	nA
Input Offset Current	$I_{IB1} - I_{IB2}$, $V_{CM} = 0V$, $T_A = 25^\circ C$		5	50		5	50	nA
Input Common-Mode Voltage Range	$V^+ = 30V$, (Note 8) (LM2904, $V^+ = 26V$), $T_A = 25^\circ C$	0		$V^+ - 1.5$	0		$V^+ - 1.5$	V
Supply Current	Over Full Temperature Range $R_L = \infty$ on All Op Amps $V^+ = 30V$ (LM2904, $V^+ = 26V$) $V^+ = 5V$		1 0.5	2 1.2		1 0.5	2 1.2	mA mA

Electrical Characteristics

$V^+ = +5.0V$, (Note 5), unless otherwise stated

Parameter	Conditions	LM158A			LM358A			LM158/LM258			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	$V^+ = 15V$, $T_A = 25^\circ C$, $R_L \geq 2k\Omega$ (For $V_O = 1V$ to $11V$)	50	100		25	100		50	100		V/mV
Common-Mode Rejection Ratio	$T_A = 25^\circ C$, $V_{CM} = 0V$ to $V^+ - 1.5V$	70	85		65	85		70	85		dB
Power Supply Rejection Ratio	$V^+ = 5V$ to $30V$ (LM2904, $V^+ = 5V$ to $26V$), $T_A = 25^\circ C$	65	100		65	100		65	100		dB
Amplifier-to-Amplifier Coupling	$f = 1kHz$ to $20kHz$, $T_A = 25^\circ C$ (Input Referred), (Note 9)	-120			-120			-120			dB
Output Current	Source $V_{IH}^+ = 1V$, $V_{IH} = 0V$, $V^+ = 15V$, $V_O = 2V$, $T_A = 25^\circ C$	20	40		20	40		20	40		mA
	Sink $V_{IH}^+ = 1V$, $V_{IH} = 0V$, $V^+ = 15V$, $T_A = 25^\circ C$, $V_O = 2V$	10	20		10	20		10	20		mA
	$V_{IH}^+ = 1V$, $V_{IH} = 0V$, $T_A = 25^\circ C$, $V_O = 200mV$, $V^+ = 15V$	12	50		12	50		12	50		μA
Short Circuit to Ground	$T_A = 25^\circ C$, (Note 3), $V^+ = 15V$	40	60		40	60		40	60		mA
Input Offset Voltage	(Note 6)		4			5			7		mV
Input Offset Voltage Drift	$R_S = 0\Omega$		7	15		7	20		7		$\mu V/^\circ C$
Input Offset Current	I_{IB1} or I_{IB2}		30			75			100		nA
Input Offset Current Drift	$R_S = 0\Omega$		10	200		10	300		10		$pA/^\circ C$
Input Bias Current	I_{IB1} or I_{IB2}		40	100		40	200		40	300	nA
Input Common-Mode Voltage Range	$V^+ = 30V$, (Note 8) (LM2904, $V^+ = 26V$)	0		$V^+ - 2$	0		$V^+ - 2$	0		$V^+ - 2$	V

Electrical Characteristics (Continued)

V⁻ = +5.0V, (Note 5), unless otherwise stated

Parameter	Conditions	LM158A			LM358A			LM158/LM258			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	V ⁺ = +10V (V _{OS} = 1V to 11V) R _L ≥ 2 kΩ	25			15			25			V/mV
Output Voltage Swing	V _{OH}	V ⁺ = +30V, R _L = 2 kΩ (LM2904, V ⁺ = 26V) R _L = 10 kΩ			25			20			V
	V _{OL}	V ⁺ = 5V, R _L = 10 kΩ			5			5			mV
Output Current	Source	V _{IN} ⁺ = +1V, V _{IN} ⁻ = 0V, V ⁺ = 15V, V _{OS} = 2V			10			10			mA
	Sink	V _{IN} ⁺ = +1V, V _{IN} ⁻ = 0V, V ⁺ = 15V, V _{OS} = 2V			10			5			mA

Electrical Characteristics

V⁺ = +5.0V, (Note 5), unless otherwise stated

Parameter	Conditions	LM358			LM2904			Units
		Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	V ⁻ = 15V, T _A = 25°C, R _L ≥ 2 kΩ (For V _{OS} = 1V to 11V)	25	100		25	100		V/mV
Common-Mode Rejection Ratio	T _A = 25°C, V _{CM} = 0V to V ⁺ - 1.5V	65	65		50	70		dB
Power Supply Rejection Ratio	V ⁻ = 5V to 30V (LM2904, V ⁻ = 5V to 26V), T _A = 25°C	65	100		50	100		dB
Amplifier-to-Amplifier Coupling	f = 1 kHz to 20 kHz, T _A = 25°C (Input Referenced) (Note 9)	-120			-120			dB
Output Current	Source	V _{IN} ⁺ = 1V, V _{IN} ⁻ = 0V, V ⁺ = 15V, V _{OS} = 2V, T _A = 25°C			20			mA
	Sink	V _{IN} ⁺ = 1V, V _{IN} ⁻ = 0V, V ⁺ = 15V, T _A = 25°C, V _{OS} = 2V			10			mA
		V _{IN} ⁺ = 1V, V _{IN} ⁻ = 0V, T _A = 25°C, V _{OS} = 200 mV, V ⁺ = 15V			12			μA
Short Circuit to Ground	T _A = 25°C, (Note 3), V ⁺ = 15V	40			40			mA
Input Offset Voltage	(Note 6)	9			10			mV
Input Offset Voltage Drift	R _S = 0Ω	7			7			μV/°C
Input Offset Current	I _{IN1} - I _{IN2}	150			45			nA
Input Offset Current Drift	R _S = 0Ω	10			10			pA/°C
Input Bias Current	I _{IN1} or I _{IN2}	40			40			nA
Input Common-Mode Voltage Range	V ⁺ = 30 V, (Note 8) (LM2904, V ⁺ = 26V)	0			0			V

Electrical Characteristics (Continued)

$V^+ = +5.0V$, (Note 5), unless otherwise stated

Parameter	Conditions	LM358			LM2904			Units
		Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	$V^+ = +15V$ ($V_{OL} = 1V$ to $11V$) $R_L \geq 2k\Omega$	15			15			V/mV
Output Voltage Swing	V_{OH} $V^+ = +30V$ (LM2904, $V^+ = 26V$) $R_L = 2k\Omega$	26			22			V
	V_{OL} $V^+ = 5V$, $R_L = 10k\Omega$	27	28		23	24		V
Output Current	Source $V_{IN} = +1V$, $V_{OL} = 0V$ $V^+ = 15V$, $V_{OL} = 2V$	10	20		10	20		mA
	Sink $V_{IN} = +1V$, $V_{OL} = 0V$ $V^+ = 15V$, $V_{OL} = 2V$	5	9		5	9		mA

Note 2: For operating at high temperatures, the LM358/LM358A, LM2904 should be derated based on a $+125^\circ C$ maximum junction temperature and a thermal resistance of $120^\circ C/W$ which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM258/LM258A and LM158/LM158A can be derated based on a $+150^\circ C$ maximum junction temperature. The dissipation is the total of both amplifiers — use external resistors, where possible, to allow the amplifier to operate at or to reduce the power which is dissipated in the integrated circuit.

Note 3: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits in general, the maximum output current is approximately 40 mA independent of the magnitude of V^+ . At values of supply voltage in excess of $+15V$, nonleakage short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 4: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action in the IC chip. This transistor action can cause the output voltages of the op amps to go to the V^+ voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output action will re-establish when the input voltage, which was negative, again returns to a value greater than $-0.3V$ (at $25^\circ C$).

Note 5: These specifications are limited to $-55^\circ C \leq T_A \leq +125^\circ C$ for the LM158/LM158A. With the LM258/LM258A, all temperature specifications are limited to $-25^\circ C \leq T_A \leq +85^\circ C$. The LM358/LM358A temperature specifications are limited to $0^\circ C \leq T_A \leq +70^\circ C$, and the LM2904 specifications are limited to $-40^\circ C \leq T_A \leq +65^\circ C$.

Note 6: $V_{OL} = 1.4V$, $R_L = 0\Omega$ with V^+ from $5V$ to $30V$ and over the full input common-mode range ($0V$ to $V^+ - 1.5V$) at $25^\circ C$. For LM2904, V^+ from $5V$ to $26V$.

Note 7: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input loop.

Note 8: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than $0.3V$ (at $25^\circ C$). The upper end of the common mode voltage range is $V^+ - 1.5V$ (at $25^\circ C$), but either or both inputs can go to $+32V$ without damage ($+26V$ for LM2904), independent of the magnitude of V^+ .

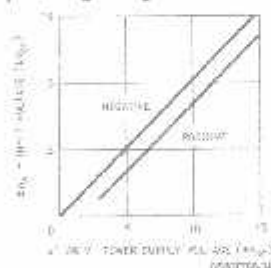
Note 9: Due to proximity of external components, ensure that coupling is not bridging via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 10: Refer to RETS158AX for LM158A military specifications and to RETS158X for LM158 military specifications.

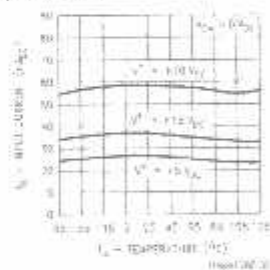
Note 11: Human body model: $1.5k\Omega$ in series with $100pF$.

Typical Performance Characteristics

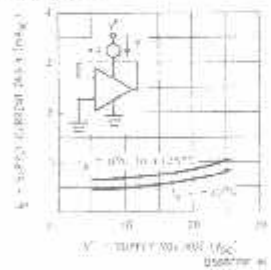
Input Voltage Range



Input Current

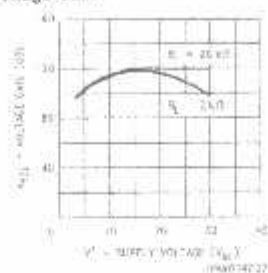


Supply Current

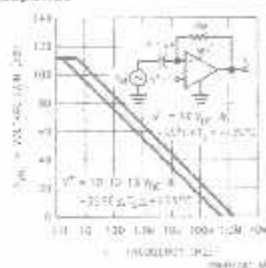


Typical Performance Characteristics (Continued)

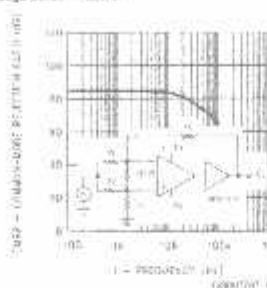
Voltage Gain



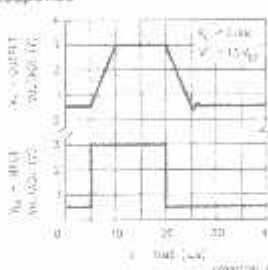
Open Loop Frequency Response



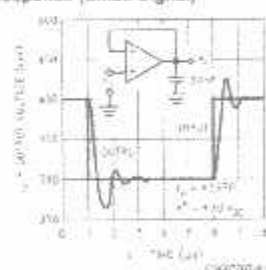
Common-Mode Rejection Ratio



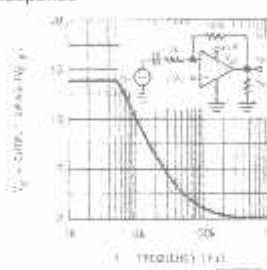
Voltage Follower Pulse Response



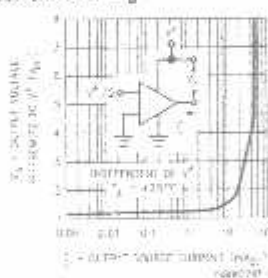
Voltage Follower Pulse Response (Small Signal)



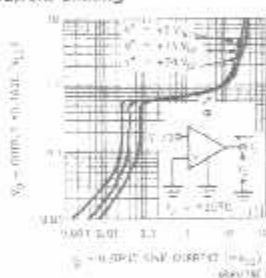
Large Signal Frequency Response



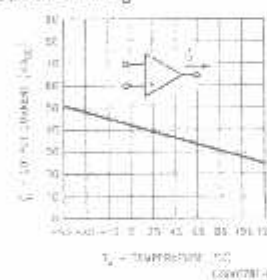
Output Characteristics Current Sourcing



Output Characteristics Current Sinking

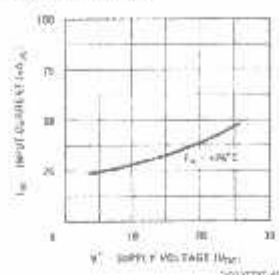


Current Limiting

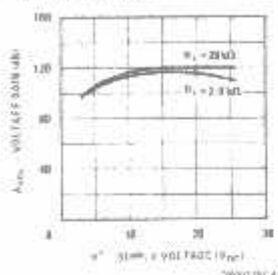


Typical Performance Characteristics (Continued)

Input Current (LM2902 only)



Voltage Gain (LM2902 only)



Application Hints

The LM158 series are op amps which operate with only a single power supply voltage, have true differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{CC}. These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25°C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{CC}.

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V⁺ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than -0.3 V_{CC} (at 25°C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply current drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion. Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

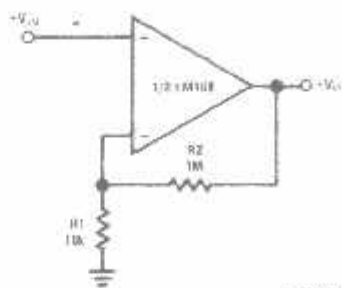
The bias network of the LM158 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of 3 V_{CC} to 30 V_{CC}.

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25°C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

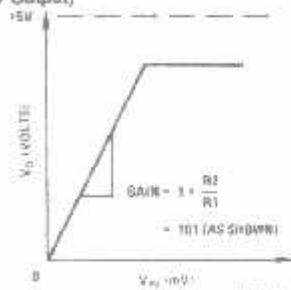
The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of V^{+/2}) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

Typical Single-Supply Applications $(V^+ = 5.0\text{ V}_{DC})$

Non-Inverting DC Gain (0V Output)



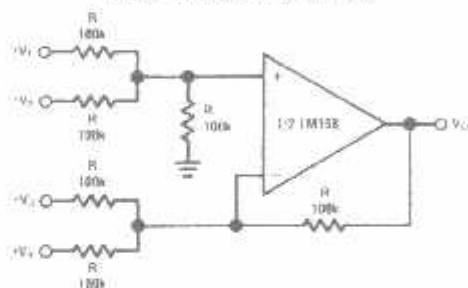
LM158 (100k)



LM158 (100k)

*R1 not needed due to temperature independent I_{B1}

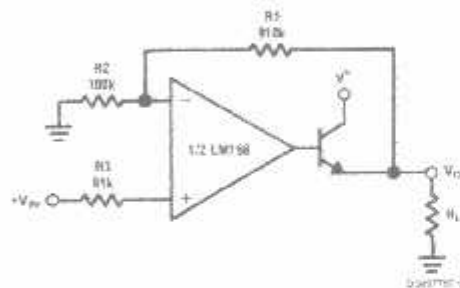
DC Summing Amplifier
($V_{IN1's} \geq 0\text{ V}_{DC}$ and $V_O \leq 0\text{ V}_{DC}$)



LM158 (100k)

Where: $V_O = -V_1 - V_2 - V_3 - V_4$
 $(V_1 + V_2 + V_3 + V_4) \leq 680\text{ mV}$ if V_{DC}

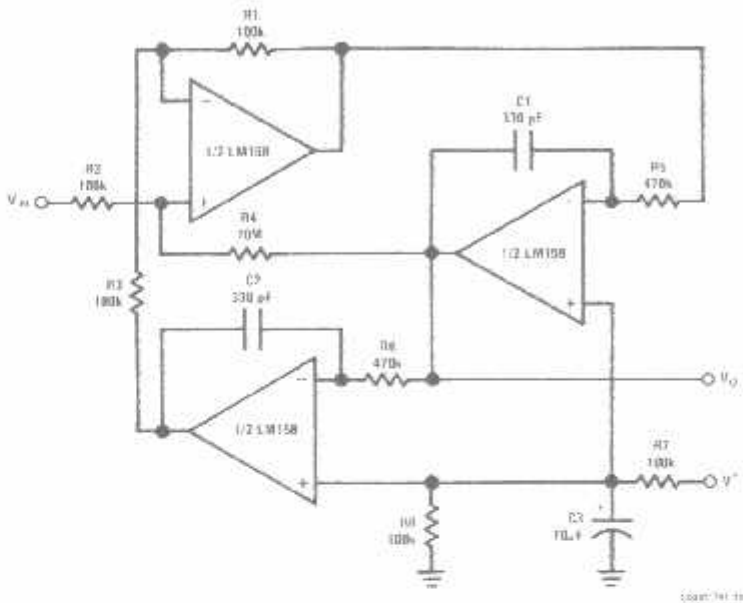
Power Amplifier



$V_O = 0\text{ V}_{DC}$ for $V_{IN} = 0\text{ V}_{DC}$
 $A_{OL} = 10$

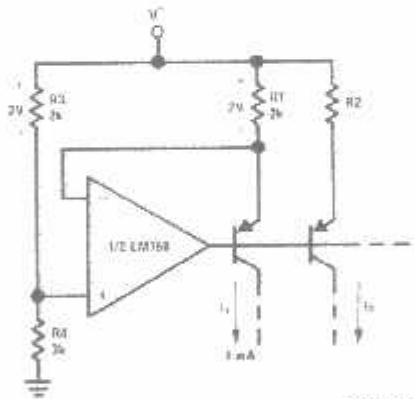
Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{DC}$) (Continued)

"BI-QUAD" RC Active Bandpass Filter



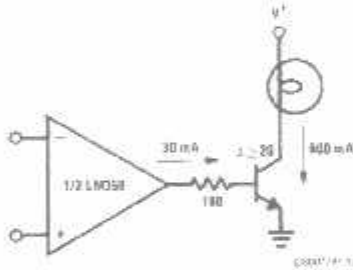
$f_0 = 1\text{ kHz}$
 $Q = 50$
 $A_v = 100\text{ (40 dB)}$

Fixed Current Sources

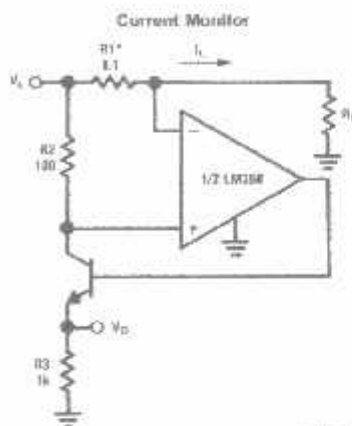
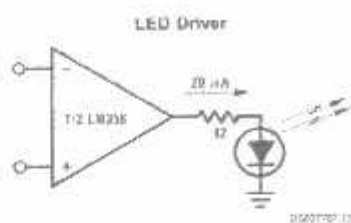


$$I_L = \left(\frac{R1}{R2} \right) I_1$$

Lamp Driver



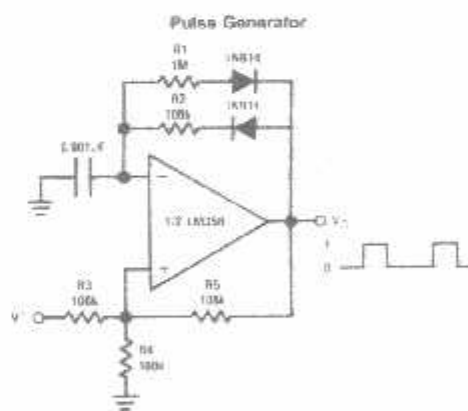
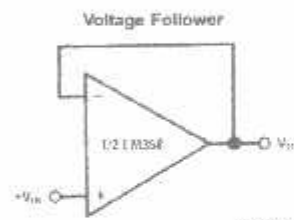
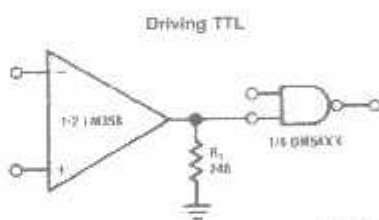
Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{\text{DC}}$) (Continued)



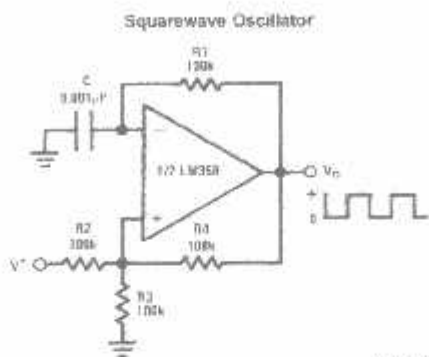
$$V_0 = \frac{1V(I_L)}{1A}$$

(increase R_1 for I_L max)

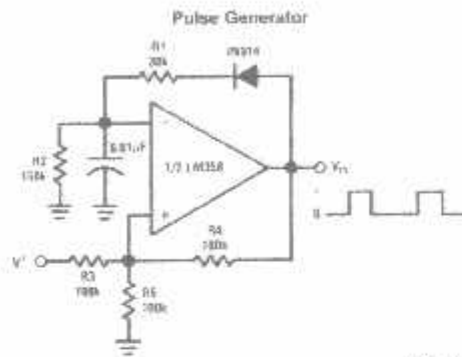
$V_0 \approx V^+ - 2V$



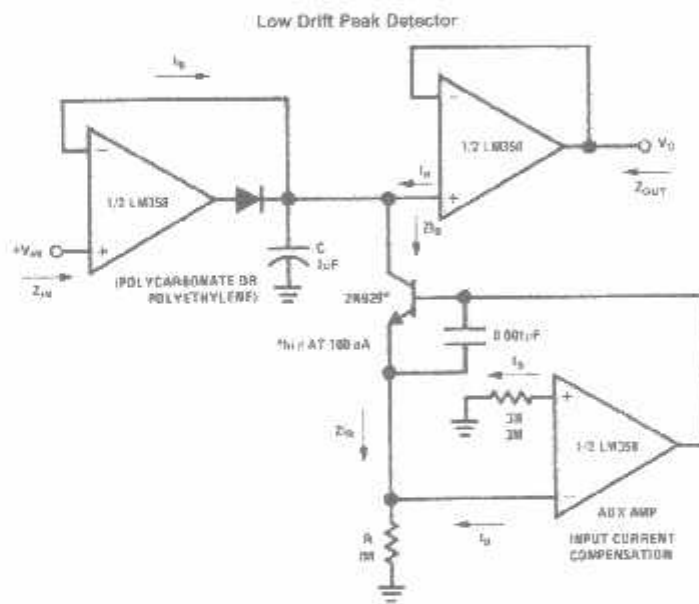
Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{DC}$) (Continued)



01000002-04



01000003-04

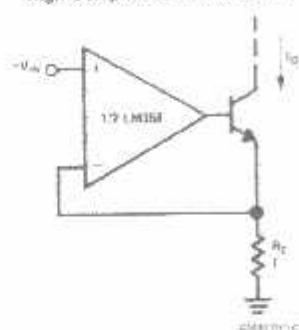


01000004-04

HIGH Z_{IN}
LOW Z_{OUT}

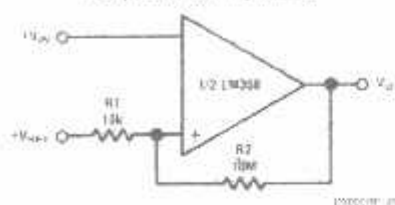
Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{DC}$) (Continued)

High Compliance Current Sink

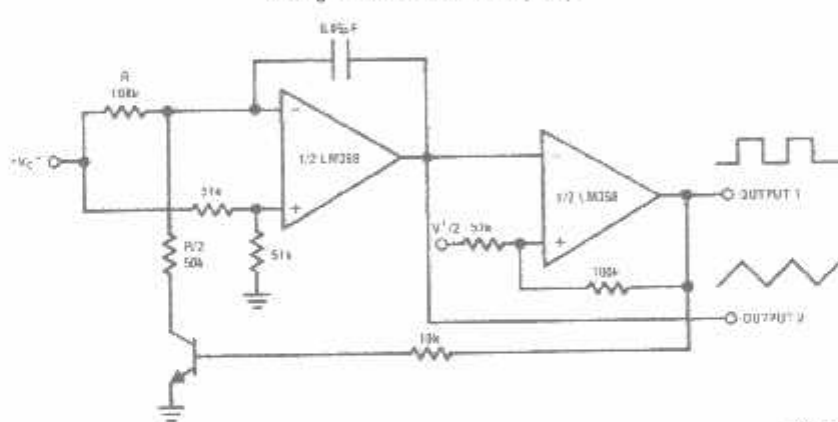


$I_L = 1\text{ mV/Volt } V_{OL}$
(increase R_L for I_L small)

Comparator with Hysteresis



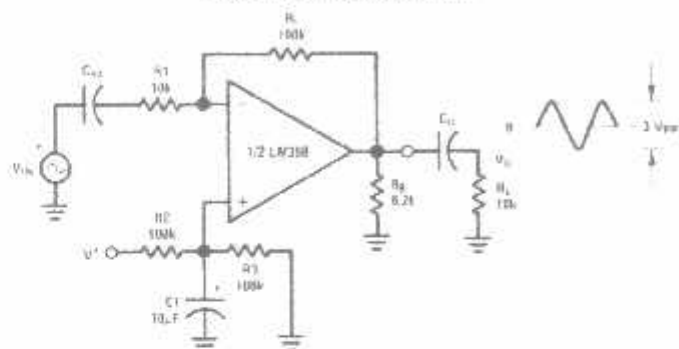
Voltage Controlled Oscillator (VCO)



WIDE CONTROL VOLTAGE RANGE: $0\text{ V}_{DC} < V_{IN} < 2\text{ (V}^+ - 1.5\text{ V}_{OL})$

Typical Single-Supply Applications ($V^- = 5.0\text{ V}_{\text{DC}}$) (Continued)

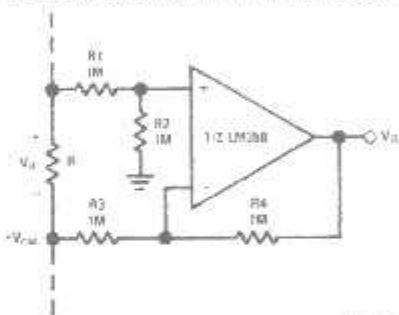
AC Coupled Inverting Amplifier



DS000737-24

$$A_v = -\frac{R_f}{R_1} \quad (\text{As shown, } A_v = -10)$$

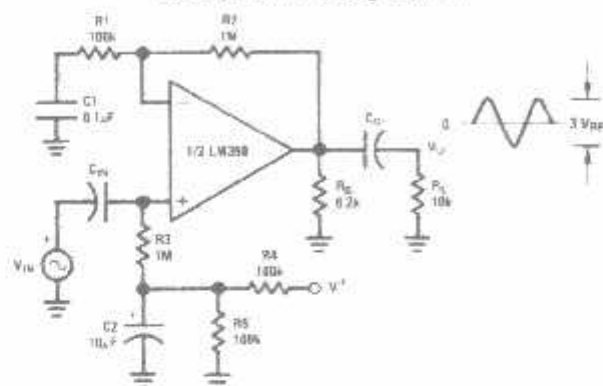
Ground Referencing a Differential Input Signal



DS000737-25

Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{DD}$) (Continued)

AC Coupled Non-Inverting Amplifier

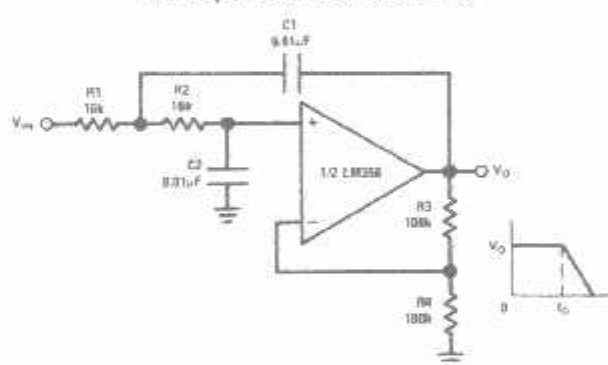


DS90C07-25

$$A_V = 1 + \frac{R2}{R1}$$

$$A_V = 11 \text{ (As Shown)}$$

DC Coupled Low-Pass RC Active Filter



DS90C07-25

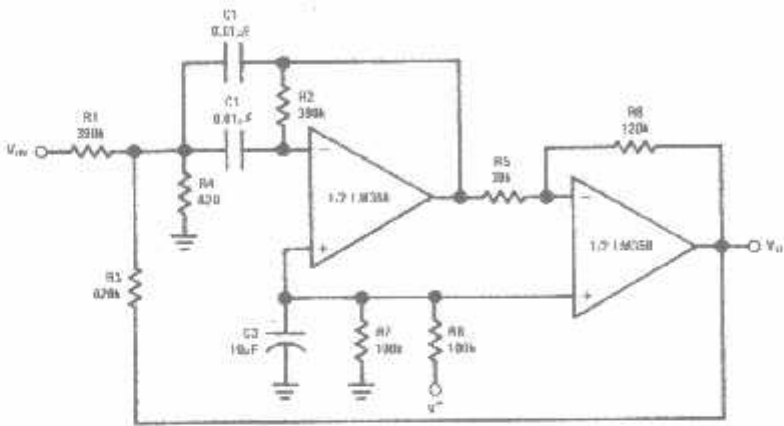
$$f_c = 1/\pi RC$$

$$Q = 1$$

$$A_V = 2$$

Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{\text{DC}}$) (Continued)

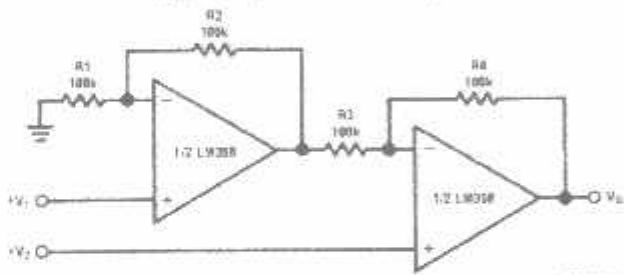
Bandpass Active Filter



20007704 24

$f_0 = 1\text{ kHz}$
 $Q = 25$

High Input Z, DC Differential Amplifier



20007704 25

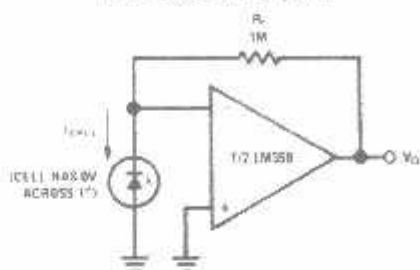
For $\frac{R1}{R2} = \frac{R3}{R4}$ (CMRR depends on this resistor ratio match)

$$V_O = 1 + \frac{R4}{R3} (V_2 - V_1)$$

As Shown $V_O = 2 (V_2 - V_1)$

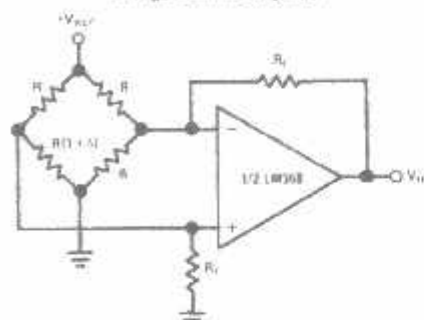
Typical Single-Supply Applications ($V^+ = 5.0 V_{PS1}$) (Continued)

Photo Voltaic-Cell Amplifier



00000000

Bridge Current Amplifier

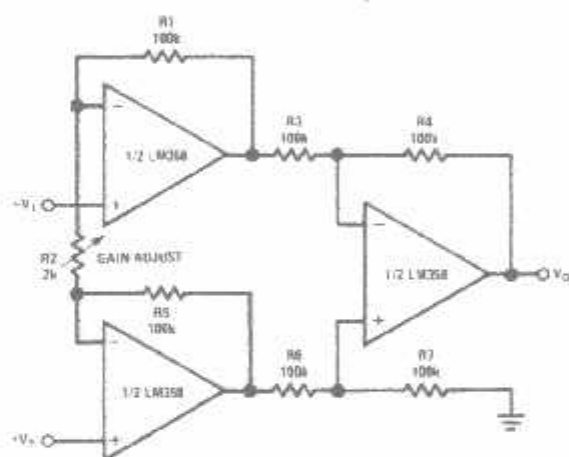


00000000

For $0 < R_1 < R$ and $R_f > R$

$$V_0 = V_{PS1} \left(\frac{R}{R_1} \right) \left(\frac{R_f}{R} \right)$$

High Input Z Adjustable-Gain
DC Instrumentation Amplifier



00000000

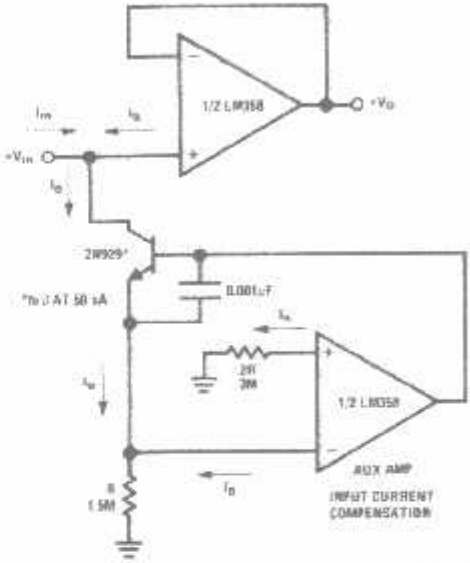
If $R_1 = R_5$ & $R_3 = R_4 = R_6 = R_7$ (CMRR depends on match)

$$V_0 = 1 + \frac{R_2}{R_1} (V_2 - V_1)$$

As shown $V_0 = 101 (V_2 - V_1)$

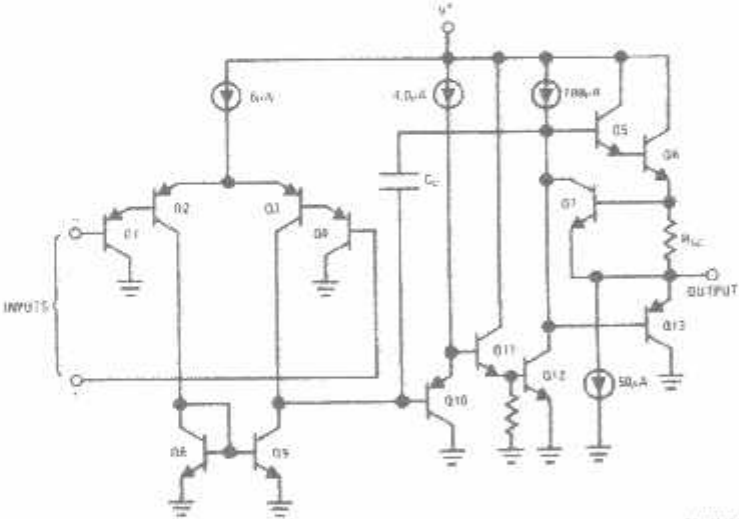
Typical Single-Supply Applications ($V^+ = 5.0\text{ V}_{DC}$) (Continued)

Using Symmetrical Amplifiers to Reduce Input Current (General Concept)



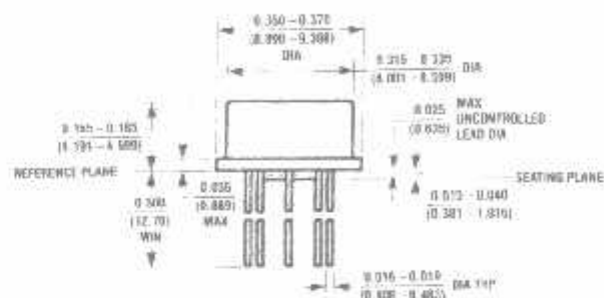
12/00/97/01-04

Schematic Diagram (Each Amplifier)

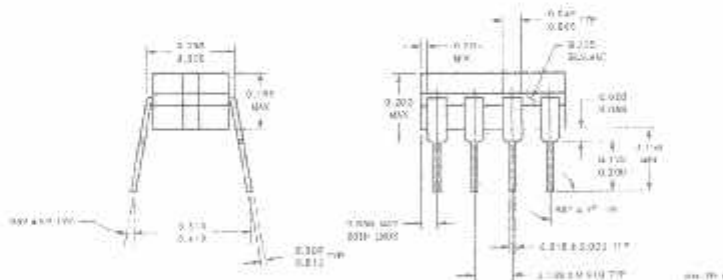
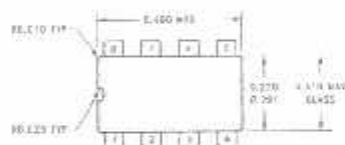


000001-1

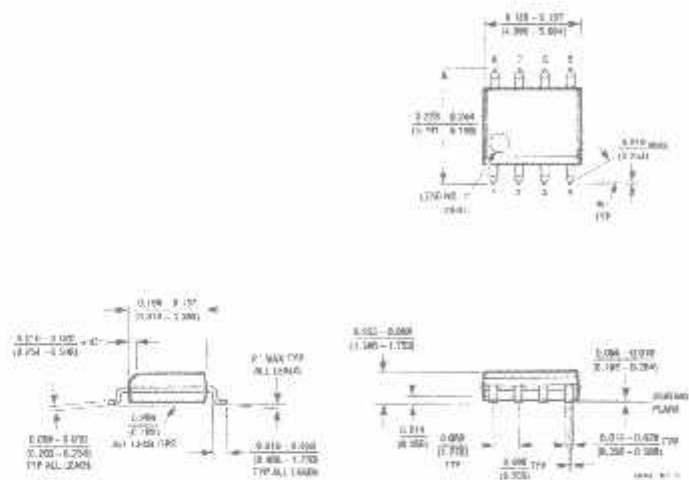
Physical Dimensions inches (millimeters) unless otherwise noted



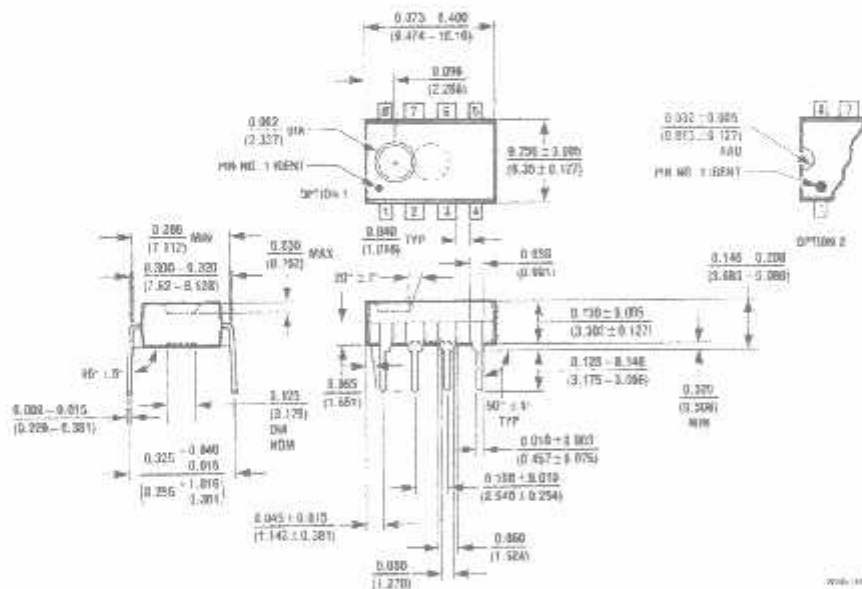
Metal Can Package (H)
Order Number LM158AH, LM158AH/883, LM158H,
LM158H/883, LM258H or LM358H
NS Package Number H08C



Cerdip Package (J)
Order Number LM158J, LM158J/883, LM158AJ or LM158AJ/883
NS Package Number J08A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

S.O. Package (M)
Order Number LM358M, LM358AM or LM2904M
NS Package Number M08A



Molded Dip Package (N)
Order Number LM358AN, LM358N or LM2904N
NS Package Number N08E

Notes

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which: (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 **National Semiconductor Corporation**
Americas
Tel: 1 (800) 272-9859
Fax: 1 (408) 737-7515
Email: support@nsc.com
www.national.com

National Semiconductor Europe
Fax: +49 (0) 1 89-520 45 00
E-Mail: europa.support@nsc.com
Deutsch. Tel: +49 (0) 1 89-530 85 85
English. Tel: +49 (0) 1 89-532 78 32
Français. Tel: +49 (0) 1 89-532 88 38
Italian. Tel: +49 (0) 1 89-534 10 10

National Semiconductor Asia Pacific Customer Response Group
Tel: 65-2544495
Fax: 65-2544496
E-Mail: asia.support@nsc.com

National Semiconductor Japan Ltd.
Tel: 81-3-5410-7100
Fax: 81-3-5410-7507

National does not assume any responsibility for use of any circuitry described in this document where known or unknown errors may exist. National reserves the right at any time without notice to change said circuitry and specifications.

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

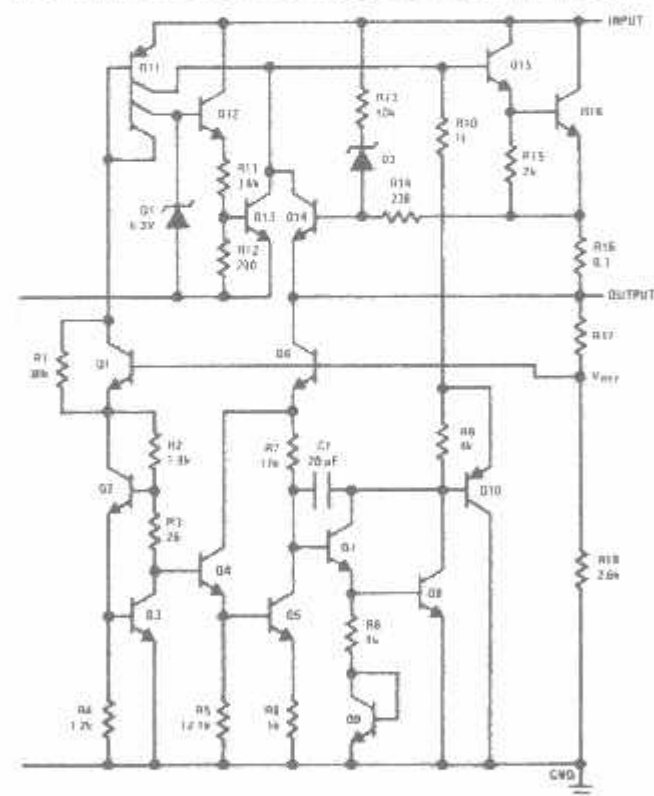
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams



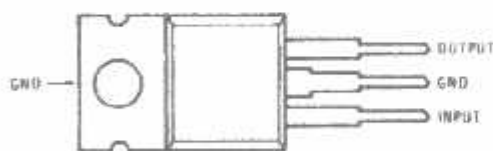
**Metal Can Package
TO-3 (K)
Aluminum**



Bottom View

Order Number LM7805CK,
LM7812CK or LM7815CK
See NS Package Number KC02A

**Plastic Package
TO-220 (T)**



Top View

Order Number LM7805CT,
LM7812CT or LM7815CT
See NS Package Number T03B

ite Maximum Ratings

Aerospace specified devices are required, contact the National Semiconductor Sales tributors for availability and specifications.

ge (V _O = 5V, 12V and 15V)	35V
wer Dissipation (Note 1)	Internally Limited
emperature Range (T _A)	0°C to + 70°C

Maximum Junction Temperature	
(K Package)	150°C
(T Package)	150°C
Storage Temperature Range	- 65°C to + 150°C
Lead Temperature (Soldering, 10 sec.)	
TO-3 Package K	300°C
TO-220 Package T	230°C

cal Characteristics LM78XXC (Note 2) 0°C ≤ T_J ≤ 125°C unless otherwise noted.

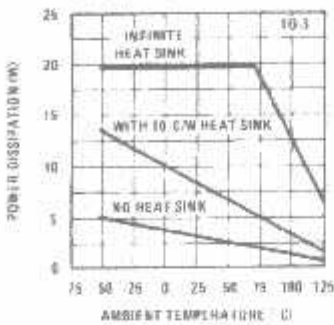
Output Voltage			5V			12V			15V			Units
Input Voltage (unless otherwise noted)			10V			19V			23V			
Parameter	Conditions		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage	$T_J = 25^{\circ}\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$		4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
	$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$		4.75		5.25	11.4		12.6	14.25		15.75	V
	$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$		(7.5 $\leq V_{\text{IN}} \leq 20$)			(14.5 $\leq V_{\text{IN}} \leq 27$)			(17.5 $\leq V_{\text{IN}} \leq 30$)			V
Line Regulation	$I_O = 500\text{ mA}$	$T_J = 25^{\circ}\text{C}$	3 50			4 120			4 150			mV
		ΔV_{IN}	(7 $\leq V_{\text{IN}} \leq 25$)			(14.5 $\leq V_{\text{IN}} \leq 30$)			(17.5 $\leq V_{\text{IN}} \leq 30$)			V
		$0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$	50			120			150			mV
	$I_O \leq 1\text{ A}$	$T_J = 25^{\circ}\text{C}$	50			120			150			mV
		ΔV_{IN}	(7.5 $\leq V_{\text{IN}} \leq 20$)			(14.6 $\leq V_{\text{IN}} \leq 27$)			(17.7 $\leq V_{\text{IN}} \leq 30$)			V
		$0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$	25			60			75			mV
Load Regulation	$T_J = 25^{\circ}\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$	10 50			12 120			12 150			mV
		$250\text{ mA} \leq I_O \leq 750\text{ mA}$	25			60			75			mV
	$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$		50			120			150			mV
Output Current	$I_O \leq 1\text{ A}$	$T_J = 25^{\circ}\text{C}$	8			8			8			mA
		$0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$	8.5			8.5			8.5			mA
Line Load Regulation	$5\text{ mA} \leq I_O \leq 1\text{ A}$		0.5			0.5			0.5			mA
	$T_J = 25^{\circ}\text{C}, I_O \leq 1\text{ A}$	$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	1.0			1.0			1.0			mA
		$I_O \leq 500\text{ mA}, 0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$	1.0			1.0			1.0			mA
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7 $\leq V_{\text{IN}} \leq 25$)			(14.5 $\leq V_{\text{IN}} \leq 30$)			(17.5 $\leq V_{\text{IN}} \leq 30$)			V
Input Noise Voltage	$T_A = 25^{\circ}\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40			75			90			μV
Rejection	$f = 120\text{ Hz} \begin{cases} I_O \leq 1\text{ A}, T_J = 25^{\circ}\text{C} \text{ or} \\ I_O \leq 500\text{ mA} \\ 0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C} \end{cases}$		82 80			55 72			54 70			dB
			62			55			54			dB
			(8 $\leq V_{\text{IN}} \leq 18$)			(15 $\leq V_{\text{IN}} \leq 25$)			(18.5 $\leq V_{\text{IN}} \leq 28.5$)			V
Output Voltage	$T_J = 25^{\circ}\text{C}, I_{\text{OUT}} = 1\text{ A}$		2.0			2.0			2.0			V
Line Resistance	$f = 1\text{ kHz}$		8			18			19			mV
Circuit Current	$T_J = 25^{\circ}\text{C}$		2.1			1.5			1.2			A
Output Current	$T_J = 25^{\circ}\text{C}$		2.4			2.4			2.4			A
Line TC of V_{OUT}	$0^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}, I_O = 5\text{ mA}$		0.6			1.5			1.8			mV/ $^{\circ}\text{C}$
Line Voltage Regulation	$T_J = 25^{\circ}\text{C}, I_O \leq 1\text{ A}$		7.5			14.6			17.7			V

all resistance of the TO-3 package (K, K(C)) is typically 4°C/W junction to case and 35°C/W case to ambient. Thermal resistance of the TO-220 typically 4°C/W junction to case and 50°C/W case to ambient.

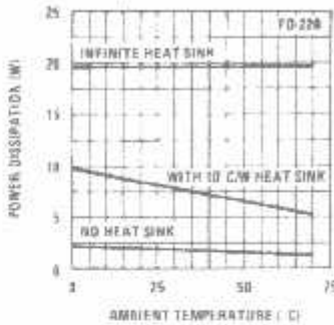
acteristics are measured with capacitor across the input of 0.22 μF, and a capacitor across the output of 0.1 μF. All characteristics except noise ple rejection ratio are measured using pulse techniques (t_w ≤ 10 ms, duty cycle ≤ 5%). Output voltage changes due to changes in internal nt be taken into account separately.

Typical Performance Characteristics

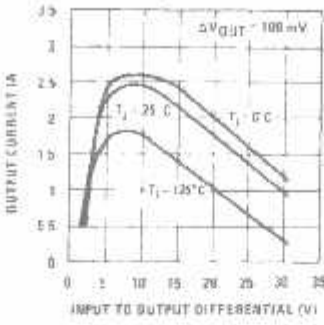
Maximum Average Power Dissipation



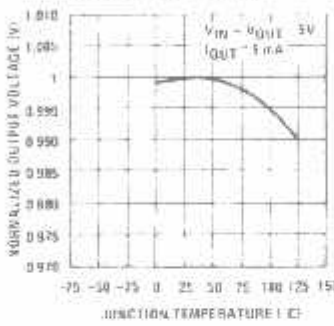
Maximum Average Power Dissipation



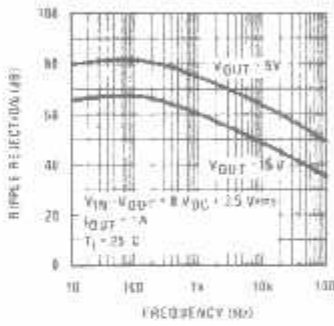
Peak Output Current



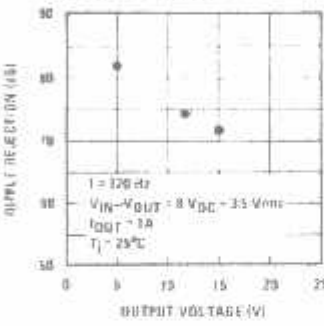
Output Voltage (Normalized to 1V at $T_J = 25^\circ\text{C}$)



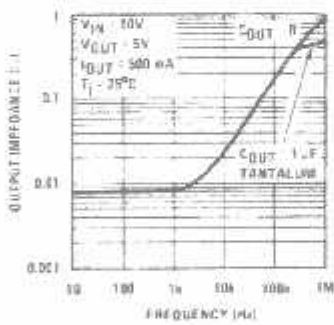
Ripple Rejection



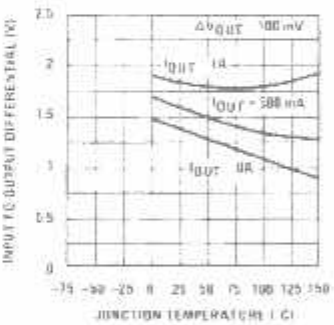
Ripple Rejection



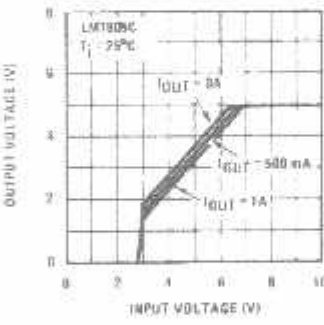
Output Impedance



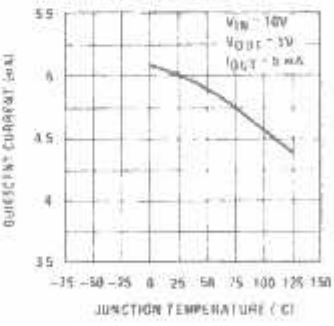
Dropout Voltage



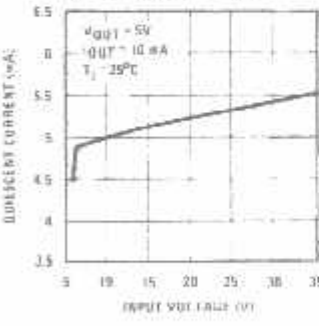
Dropout Characteristics

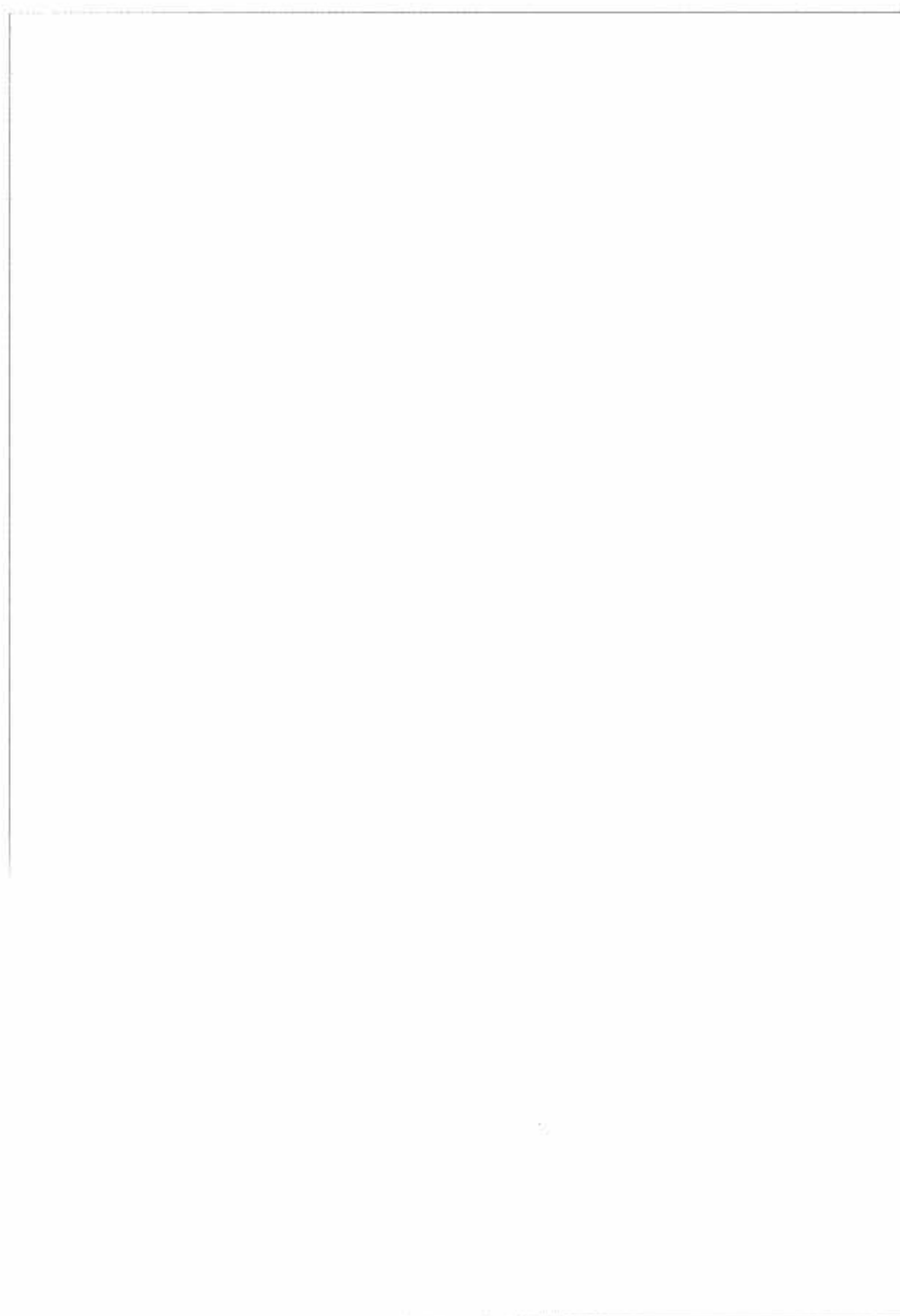


Quiescent Current

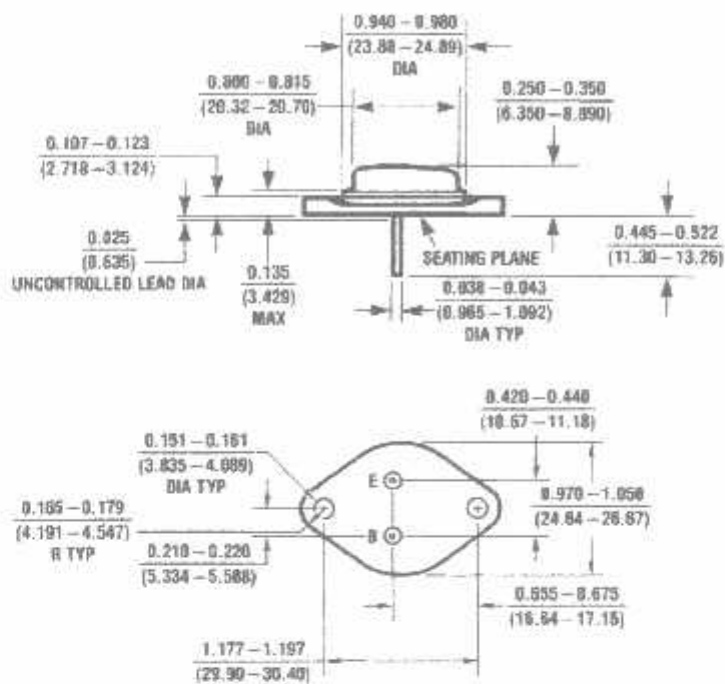


Quiescent Current





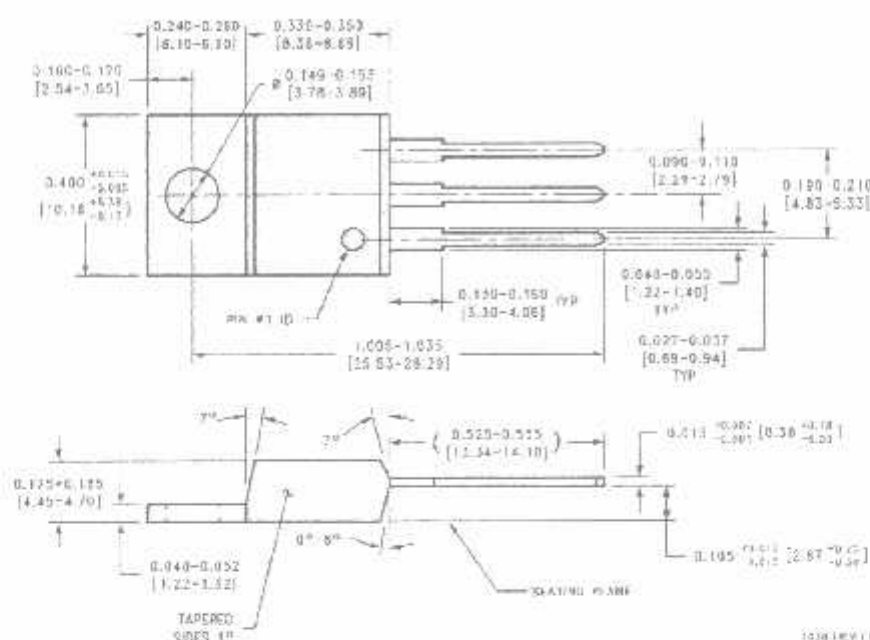
Physical Dimensions inches (millimeters)



K002A (REV D)

Aluminum Metal Can Package (KC)
Order Number LM7805CK, LM7812CK or LM7815CK
NS Package Number KC02A

Physical Dimensions inches (millimeters) (Continued)



TO-220 Package (T)
Order Number LM7805CT, LM7812CT or LM7815CT
NS Package Number T03B

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Garden Road
 Arlington, TX 76017
 Tel: (800) 272-9959
 Fax: (800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: cnjw@atavm2.nsc.com
 Deutsch: Tel: (+49) 0-180-530 85 85
 English: Tel: (+49) 0-180-530 78 32
 Français: Tel: (+49) 0-180-530 80 58
 Italiano: Tel: (+49) 0-180-534 15 80

National Semiconductor Hong Kong Ltd.
 13th Floor, Sinaichi Block,
 Ocean Centre, 5 Canton Rd,
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2736-9690

National Semiconductor Japan Ltd.
 Tel: 81-043-299-2309
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any product described, no credit patent licenses are implied and National reserves the right at any time without notice to change product and specifications.

Audio Frequency Small Signal Transistors

TYPE NO.	POLARITY	CASE	MAXIMUM RATINGS			hFE		I _C (mA)	VCE (V)	VCE(SAT)		f _T (MHz)	Cob max (pF)	N.F. min (dB)
			P _d (mW)	I _C (mA)	VCE0 (V)	min	max			max (V)	I _C (mA)			
2N 4286	N	TO-92B	250	100	25	150	600	1	5	0.35	1	40	6	—
2N 4287	N	TO-92B	250	100	45	150	600	1	5	0.35	1	40	6	5
2N 4288	P	TO-92B	250	100	25	150	600	1	5	0.35	1	40	6	—
2N 4289	P	TO-92B	250	100	45	150	600	1	5	0.35	1	40	6	4
2N 4290	P	TO-92B	250	600	20	50	300	100	10	0.4	100	100	10	—
2N 4291	P	TO-92B	250	600	30	100	300	100	10	0.4	100	100	10	—
2N 4352	N	TO-18	360	50	45	50	600	1	5	—	—	20	6	4
2N 4354	P	TO-18	300	90	30	100	500	0.01	5	0.2	10	30	8	2
2N 4355	N	TO-18	300	90	30	40	500	0.01	5	0.2	10	30	8	3
2N 4356	P	TO-18	200	100	40	30	120	0.01	5	0.4	10	60	8	5
2N 4855	P	TO-106	200	100	40	80	400	0.01	5	0.4	10	60	8	8
2N 4856	N	TO-106	200	100	40	40	280	0.01	5	0.4	10	40	6	5
2N 4857	N	TO-106	200	100	40	100	800	0.01	5	0.4	10	40	6	5
2N 4858	N	TO-106	200	100	25	40	280	0.01	5	0.4	10	40	6	5
2N 5085	P	TO-92A	380	50	50	150	500	0.1	5	0.3	10	40	4	3
2N 5086	N	TO-92A	350	50	30	300	900	0.1	5	0.5	10	50	4	3
2N 5088	N	TO-92A	350	50	25	400	1200	0.1	5	0.5	10	50	4	2
2N 5133	N	TO-106	200	50	15	60	1000	1	5	0.4	10	40	6	—
2N 5138	P	TO-106	200	50	30	60	800	0.1	10	0.3	10	30	7	—
2N 5172	N	TO-92B	200	100	25	100	500	10	10	0.25	10	—	—	—
2N 5209	N	TO-92A	350	50	50	100	300	0.1	5	0.7	10	30	4	4
2N 5219	N	TO-92A	350	100	15	35	500	2	10	0.4	10	150	4	—
2N 5223	N	TO-92A	350	100	20	50	800	2	10	0.7	10	150	4	—
2N 5227	P	TO-92A	350	50	30	50	700	2	10	0.4	10	100	5	—
2N 5309	N	TO-92B	360	100	50	60	120	0.01	5	0.125	10	—	4	—
2N 5310	N	TO-92B	360	100	50	100	300	0.01	5	0.125	10	—	4	—
2N 5824	N	TO-92F	360	100	40	80	120	2	5	0.125	10	90	4	—
2N 5825	N	TO-92F	360	100	40	100	200	2	5	0.125	10	90	4	—
2N 5826	N	TO-92F	360	100	40	150	300	2	5	0.125	10	90	4	—
2N 5827	N	TO-92F	360	100	40	250	500	2	5	0.125	10	90	4	—
2N 5828	N	TO-92F	360	100	40	400	800	2	5	0.125	10	90	4	—
2SA 490	P	TO-18	250	100	20	60	200#	10	1	0.4	0.01	100	7	—
2SA 500	P	TO-18	250	100	20	60	200#	10	1	0.4	0.01	100	7	—
2SA 550	P	TO-18	300	50	25	65	700#	2	5	—	—	120+	5+	—
2SA 550A	P	TO-18	300	50	45	65	700#	2	5	—	—	120+	5+	—
2SA 554	P	TO-92B	250	50	25	65	700#	2	5	0.4	50	150+	3.2+	2+
2SA 554A	P	TO-92B	250	50	45	65	700#	2	5	0.4	50	150+	3.2+	2+
2SA 555	P	TO-92B	250	50	25	130	700#	2	5	0.4	50	80+	—	16
2SA 555A	P	TO-92B	250	50	45	130	700#	2	5	0.4	50	80+	—	16
2SA 721	P	TO-92B	180	50	35	180	1040#	2	5	0.6	100	250+	—	—
2SA 722	P	TO-92B	150	50	55	180	1040#	2	5	0.6	100	250+	—	—
2SA 888	P	TO-92A	350	50	25	65	700#	2	5	0.5	50	100+	2.7+	—
2SA 989	P	TO-92A	350	50	45	65	700#	2	5	0.5	50	100+	2.7+	—
2SC 316	N	TO-18	300	50	45	—	600	2	5	1.2	10	50+	—	—
2SC 400	N	TO-18	250	100	20	30	350#	10	1	0.4	0.01	100	8	—
2SC 536	N	TO-92B	200	100	20	40	850#	1	5	—	—	—	6	—
2SC 537	N	TO-92B	200	100	—	40	850#	1	5	—	—	—	6	—
2SC 538	N	TO-18	300	50	25	90	700#	2	5	0.32	100	180+	4+	—
2SC 538A	N	TO-18	300	50	45	90	700#	2	5	0.32	100	180+	4+	—
2SC 539	N	TO-18	300	50	25	90	700#	2	5	0.32	100	150+	4+	4
2SC 644	N	TO-92B	150	50	25	130	700#	2	5	0.4	50	75	10	3
2SC 693	N	TO-92B	100	50	—	100	850#	1	5	—	—	50	6	—
2SC 828	N	TO-92B	250	50	25	65	700#	2	5	0.4	50	150+	2.5+	2+
2SC 828A	N	TO-92B	250	50	45	65	700#	2	5	0.4	50	150+	2.5+	2+

hFE groupings available. + Typical value

型 号	材 料	使 用 温 度	最大允许值 (T _a = 25°C)				電 压 (V _a = 额定)				温 度 (T _a = 额定)				備 考				
			V _{ceo} (V)	I _{co} (mA)	P _c (mW)	T _j (°C)	I _{ceo} 最大 (μA)	V _{ceo} 最大 (V)	V _{ce} (V)	I _{ce} (mA)	T _j (°C)	V _{ce} (V)	I _{ce} (mA)	T _j (°C)					
28A73	日 電	RF	-15	-10	300	250	135	-0.1	10	20,000	5	-100	-10	10	140	6	200	130	
714	三 洋	PA	-180	-6	7.4	200	180	-1mA	30	40	5	-1.5	5	1.5	8	500	20	100	
715	日 立	RF, PA	-35	-5	2.5A	150	150	-20	35	50-120	2	-100	-2	200	160	35	100	260	
716	日 立	RF, SW	-60	-5	-1A	400	175	-0.1	40	60	-10	-50	10	50	360	15	10	150	
718	日 立	PA	-50	-5	-200	400	150	-0.1	40	100	-1	-10	-10	10	250	7	20	40°C	
719	日 立	PA	-50	-5	-100	400	150	-0.1	20	160	10	-150	-10	50	200	5	15	150	
720	日 立	PA	-50	-5	-100	400	150	-0.1	20	160	10	-150	-10	10	200	5	15	150	
721	日 立	RF, LN	-15	-5	-50	150	125	-0.1	10	500	5	-2	-5	2	350	3	60	150	
722	日 立	PA	-15	-5	-50	150	125	-0.1	10	500	5	-2	-5	2	300	3	60	150	
723	日 立	PA	-40	-5	-500	550	135	-0.2	25	130	-1	-100	-5	50	180	24	10	130	
724	日 立	RF	-45	-5	-50	150	125	-0.1	25	150	-10	-10	-10	10	300	3	20	130	
725	三 洋	RF, AF, LN	-40	-5	-100	200	135	-0.1	25	500	5	-1	-10	1	150	3	20	130	
726	日 立	PA	-50	-5	-100	200	135	-0.1	20	500	5	-1	-10	1	150	3	20	130	
727	日 立	PA	-50	-5	-100	200	135	-0.1	25	500	5	-10	-10	1	150	3	20	130	
728	三 洋	RF, AF	-30	-5	-100	100	135	-0.1	25	500	5	-10	-10	1	150	3	20	130	
729	日 立	PA	-30	-5	-500	600	125	0.1	20	160	-10	-150	-10	50	300	6	2.5	170	
731	日 立	PA	-40	-5	-500	600	125	0.1	20	160	-10	-150	-10	30	300	6	2.5	170	
732	日 立	RF	-40	-4	-300	400	175	0.1	10	60	-10	-10	-10	10	300	4.5	50	80	
733	日 立	RF, AF	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
734	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
735	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
736	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
737	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
738	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
739	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
740	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
741	日 立	SW	-20	-4	-100	300	115	-0.1	18	30-120	-0.1	-30	-10	10	350	10	25	200	
742	日 立	PA	-15	-5	-300	700	115	-0.1	20	60-200	1.5	-100	-50	50	100	100	100	100	
743	日 立	PA	-25	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
744	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
745	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
746	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
747	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
748	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
749	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
750	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
751	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
752	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
753	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
754	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
755	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
756	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
757	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
758	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
759	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
760	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
761	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
762	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
763	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
764	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
765	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
766	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
767	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
768	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
769	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
770	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
771	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
772	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
773	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
774	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
775	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
776	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
777	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
778	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
779	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
780	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
781	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
782	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
783	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
784	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
785	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
786	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
787	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
788	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
789	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
790	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
791	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
792	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
793	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
794	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
795	日 立	PA	-40	-5	-100	150	125	-0.1	40	200	5	-1	-5	1	300	1500	2.5	20	160
796	日 立	PA	-40	-5	-100														

DESCRIPTION The 2SC945 is designed for use in driver stage of AF amplifier and low speed switching.

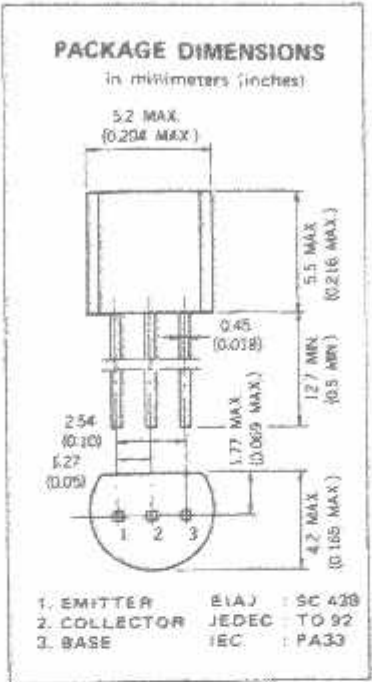
FEATURES

- High Voltage LV_{CEO} : 50 V MIN.
- Excellent h_{FE} Linearity

h_{FE1} (0.1 mA) / h_{FE2} (1.0 mA) : 0.92 TYP

ABSOLUTE MAXIMUM RATINGS

Maximum Temperatures	
Storage Temperature	-55 to +125 °C
Junction Temperature	+125 °C Maximum
Maximum Power Dissipation (Ta=25 °C)	
Total Power Dissipation	250 mW
Maximum Voltages and Currents (Ta=25 °C)	
V _{CB0} Collector to Base Voltage	60 V
V _{CEO} Collector to Emitter Voltage	50 V
V _{EB0} Emitter to Base Voltage	5.0 V
I _C Collector Current	100 mA
I _B Base Current	20 mA



ELECTRICAL CHARACTERISTICS (Ta=25 °C)

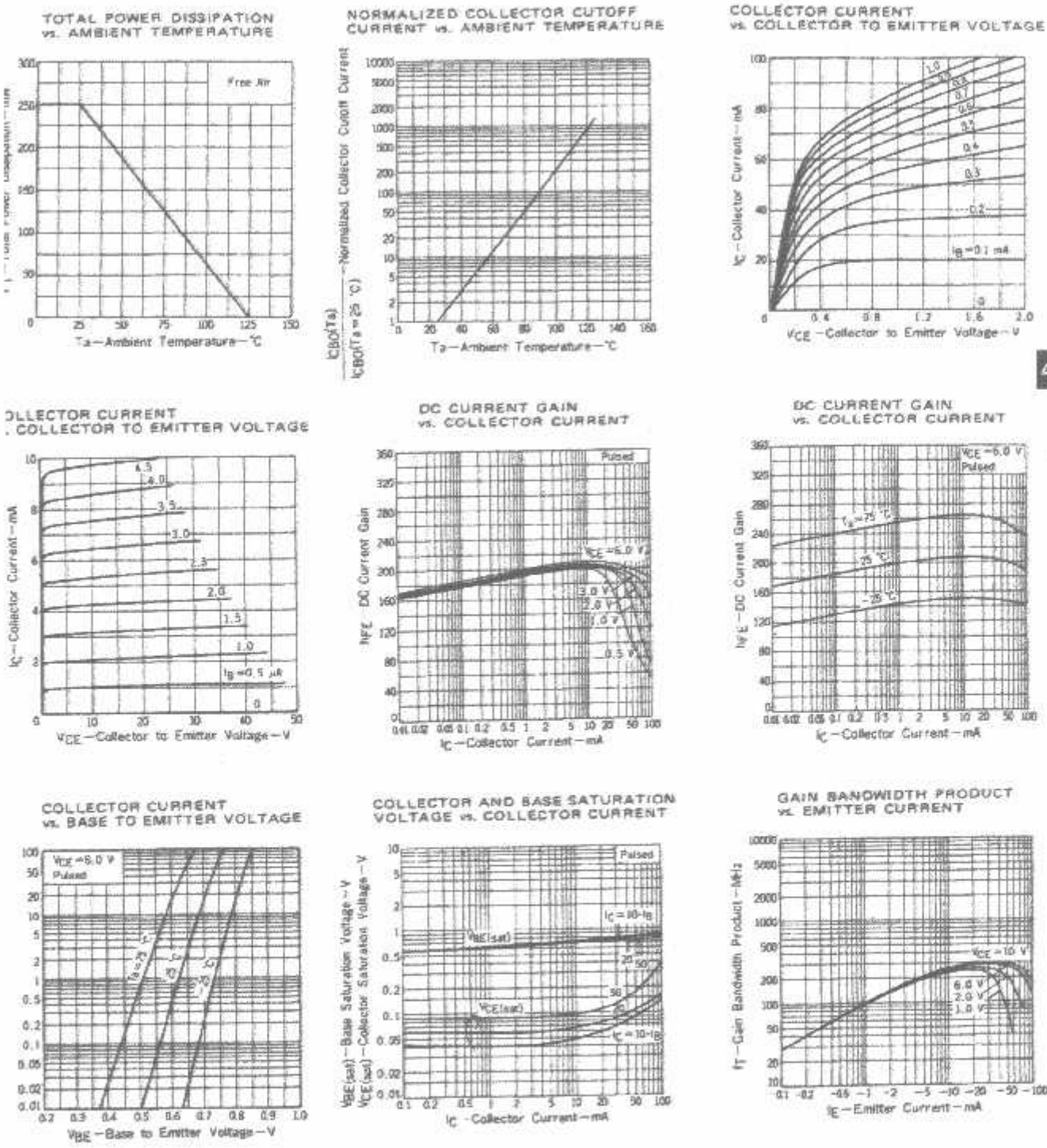
SYMBOL	CHARACTERISTIC	MIN.	TYP.	MAX.	UNIT	TEST CONDITIONS
h_{FE1}	DC Current Gain	50	185			$V_{CE}=6.0\text{ V}, I_C=0.1\text{ mA}$
h_{FE2}	DC Current Gain	90	200	600		$V_{CE}=6.0\text{ V}, I_C=1.0\text{ mA}$
NF	Noise Figure		0.8	15	dB	$V_{CE}=6.0\text{ V}, I_C=0.1\text{ mA}, R_G=2.0\text{ k}\Omega, f=1.0\text{ kHz}$
f_T	Gain Bandwidth Product	150	250	450	MHz	$V_{CE}=6.0\text{ V}, I_E=-10\text{ mA}$
C _{ob}	Collector to Base Capacitance		3.0	4.0	pF	$V_{CB}=6.0\text{ V}, I_E=0, f=1.0\text{ MHz}$
I _{CB0}	Collector Cutoff Current			100	nA	$V_{CB}=60\text{ V}, I_E=0$
I _{EB0}	Emitter Cutoff Current			100	nA	$V_{EB}=5.0\text{ V}, I_C=0$
V _{BE}	Base to Emitter Voltage	0.55	0.82	0.85	V	$V_{CE}=6.0\text{ V}, I_C=1.0\text{ mA}$
V _{CE(sat)}	Collector Saturation Voltage		0.15	0.3	V	$I_C=100\text{ mA}, I_B=10\text{ mA}$
V _{BE(sat)}	Base Saturation Voltage		0.86	1.0	V	$I_C=100\text{ mA}, I_B=10\text{ mA}$

Classification of h_{FE2}

Rank	R	Q	P	K
Range	90 - 180	135 - 270	200 - 400	300 - 600

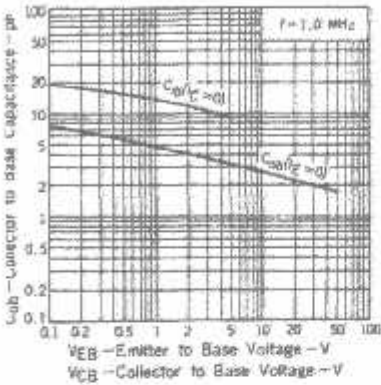
h_{FE2} Test Conditions : $V_{CE}=6.0\text{ V}, I_C=1.0\text{ mA}$

TYPICAL CHARACTERISTICS (Ta=25 °C unless otherwise noted)

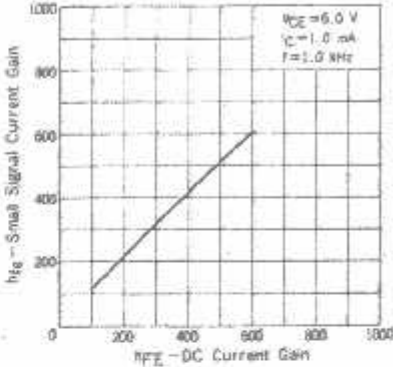


4-3

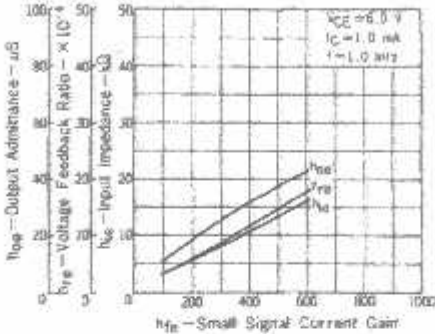
EMITTER TO BASE AND COLLECTOR TO BASE CAPACITANCE VS. REVERSE VOLTAGE



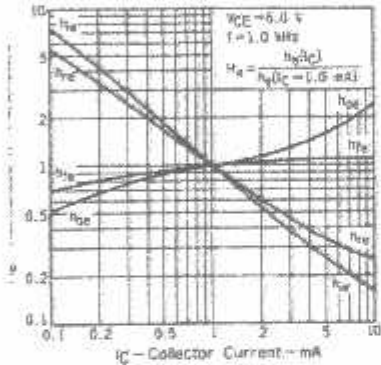
SMALL SIGNAL CURRENT GAIN VS. DC CURRENT GAIN



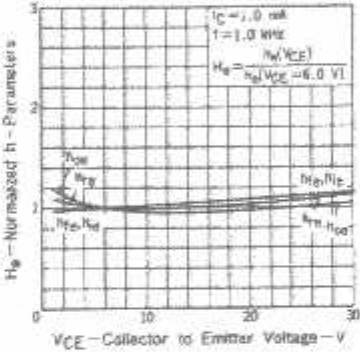
INPUT IMPEDANCE, VOLTAGE FEEDBACK RATIO AND OUTPUT ADMITTANCE VS. SMALL SIGNAL CURRENT GAIN



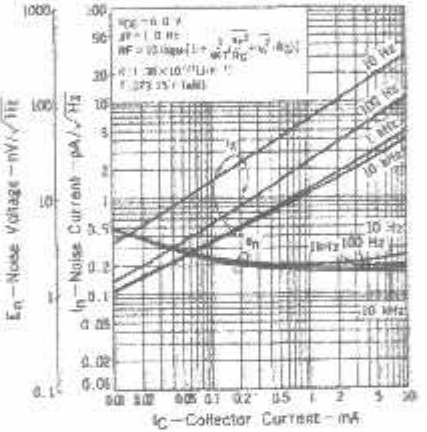
NORMALIZED h-PARAMETERS VS. COLLECTOR CURRENT



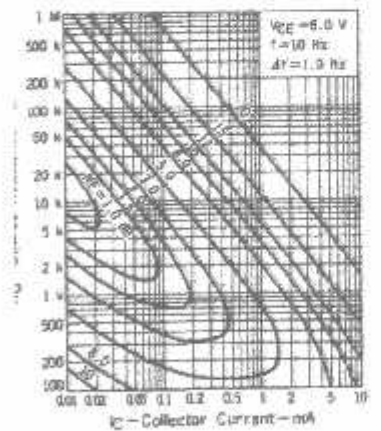
NORMALIZED h-PARAMETERS VS. COLLECTOR TO EMITTER VOLTAGE



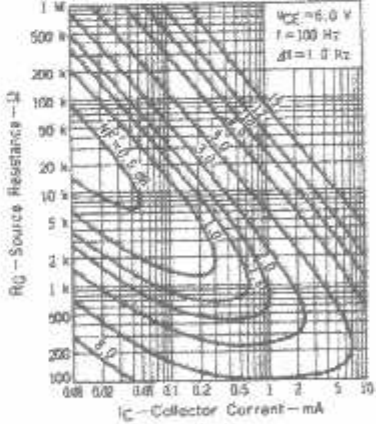
E_n AND I_n VS. COLLECTOR CURRENT



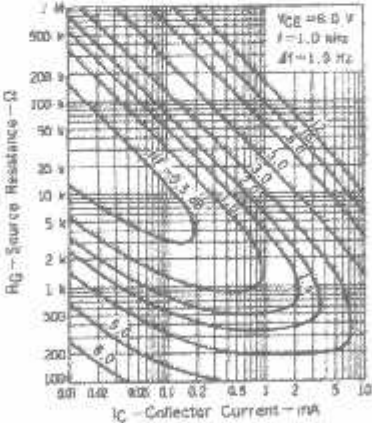
NOISE FIGURE MAP 1



NOISE FIGURE MAP 2



NOISE FIGURE MAP 3





ATTENTION

OBSERVE PRECAUTIONS
FOR HANDLING
ELECTROSTATIC
DISCHARGE
SENSITIVE
DEVICES

330LW7C

Features:

- Single color
- High bright output
- Low power consumption
- High reliability and long life

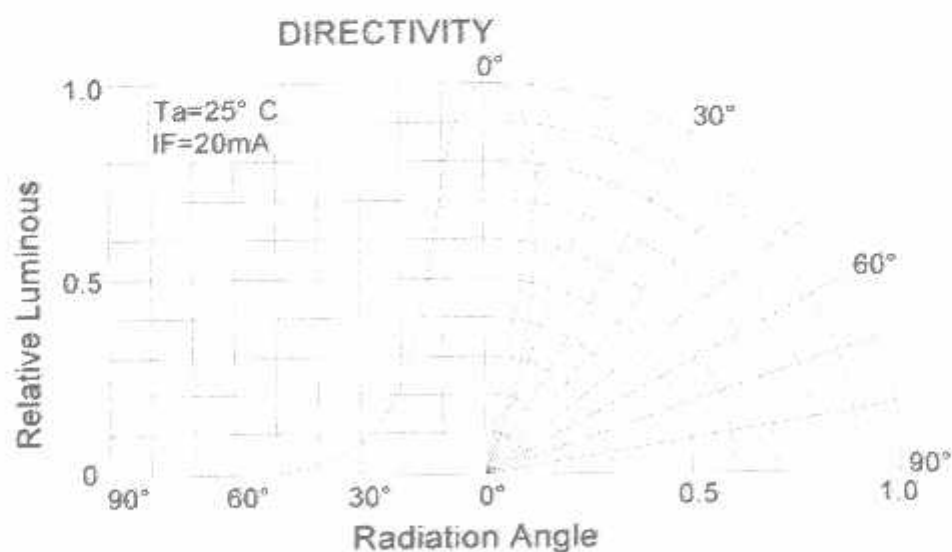
Descriptions:

- Dice material: InGaN
- Emitting Color: Super Bright White
- Device Outline: ϕ 3mm Round Type
- Lens Type: Water Clear

All dimensions are millimeters.

Tolerance is $\pm 0,25\text{mm}$ unless otherwise noted.

Directivity:





LED SPECIFICATION

Part No.: **330LW7C**

Absolute maximum ratings (Ta = 25°C)

Parameter	Symbol	Test Condition	Value		Unit
			Min.	Max.	
Reverse Voltage	VR	IR = 30 μ A	5	—	V
Forward Current	IF	—	—	30	mA
Power Dissipation	Pd	—	—	108	mW
Pulse Current	Ipeak	Duty=0.1mS, 1kHz	—	100	mA
Operating Temperature	Topr	—	-20	+85	°C
Storage Temperature	Tstr	—	-25	+100	°C

Electrical and optical characteristics (Ta = 25°C)

Parameter	Symbol	Test Condition	Value			Unit
			Min.	Typ.	Max.	
Forward Voltage	VF	IF = 20mA	—	3.2	3.6	V
Reverse Current	IR	VR = 5V	—	—	30	μ A
Luminous Intensity	IV	IF = 20mA	—	BIN	—	mcd
Viewing Angle	2 θ 1/2	IF = 20mA	23		30	Deg.

Luminous Intensity Bins Chart (Ta = 25°C)

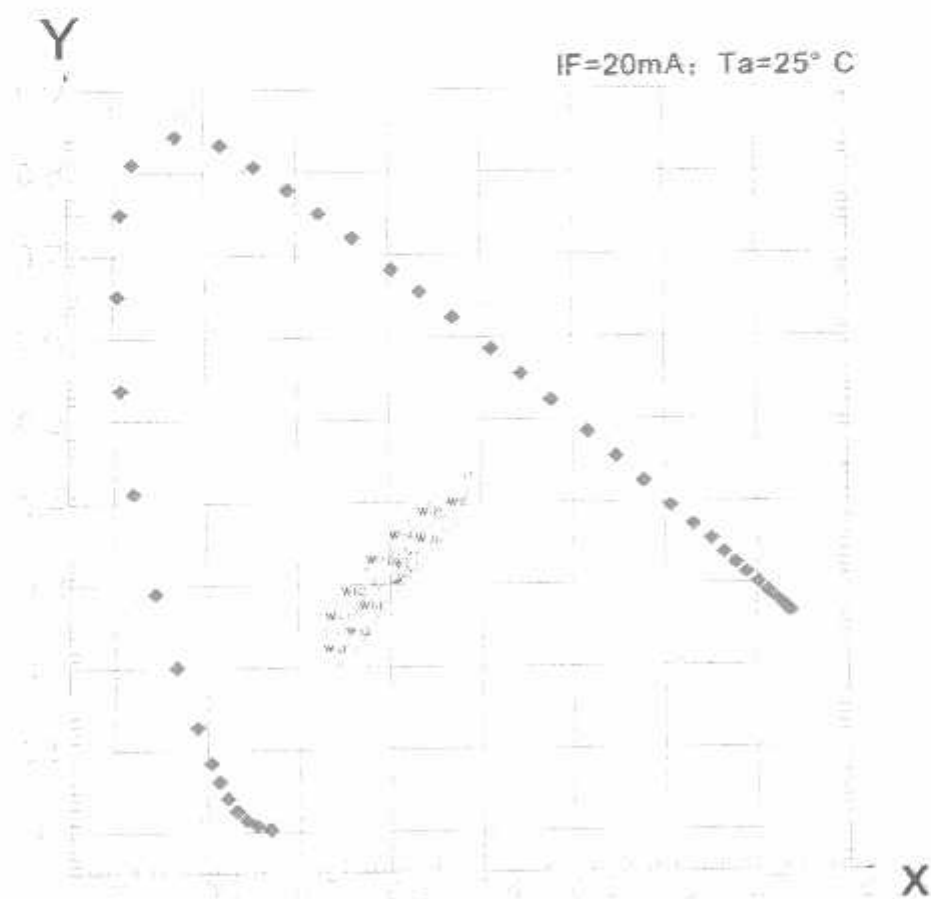
Bin	W	X1	X2	Y1	Y2	Z1
Min	3000	4000	5000	6000	7000	8000
Max	4000	5000	6000	7000	8000	10000

Part No.: **330LW7C**

Chromaticity Coordinates Ranks (IF=20mA Ta=25°C)

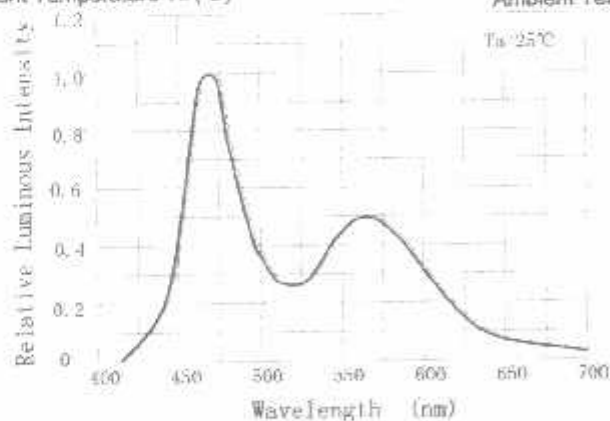
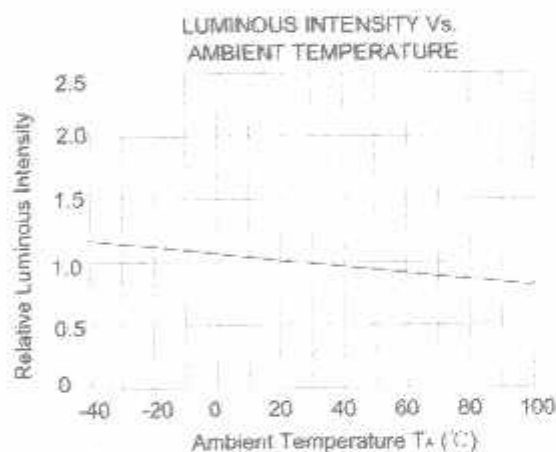
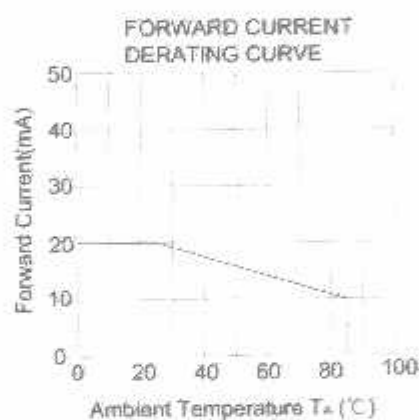
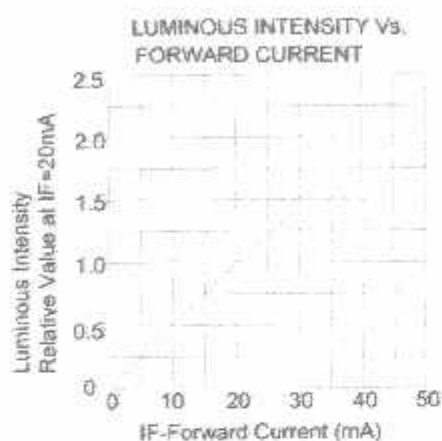
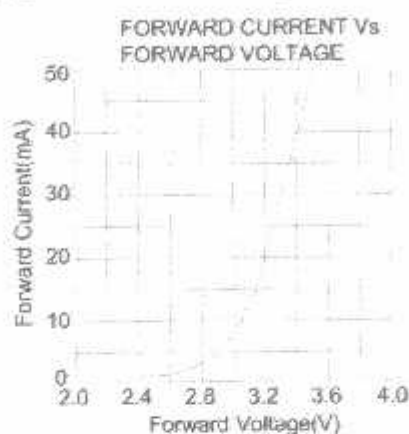
Wa1	X	0.243	0.215	0.230	0.263	Wa2	X	0.263	0.246	0.264	0.280
	Y	0.200	0.230	0.250	0.220		Y	0.220	0.236	0.267	0.248
Wa3	X	0.246	0.230	0.248	0.264	Wb1	X	0.280	0.264	0.283	0.296
	Y	0.236	0.250	0.286	0.267		Y	0.248	0.267	0.305	0.276
Wb2	X	0.264	0.248	0.275	0.283	Wc1	X	0.296	0.287	0.330	0.330
	Y	0.267	0.286	0.321	0.305		Y	0.276	0.295	0.339	0.318
Wc2	X	0.287	0.283	0.330	0.330	Wc3	X	0.283	0.275	0.298	0.306
	Y	0.295	0.305	0.360	0.339		Y	0.305	0.321	0.350	0.332
Wc4	X	0.306	0.298	0.321	0.330	Wd1	X	0.330	0.330	0.361	0.356
	Y	0.332	0.350	0.379	0.360		Y	0.318	0.360	0.385	0.351
Wd2	X	0.330	0.321	0.366	0.361	Wf	X	0.356	0.366	0.391	0.380
	Y	0.360	0.379	0.419	0.385		Y	0.351	0.419	0.436	0.381

CIE 1931 Chromaticity diagram



Part No.: **330LW7C**

Typical electrical/optical characteristic curves:





EVERLIGHT ELECTRONICS CO., LTD.

DEVICE NUMBER : DIH-425-032

REV : 1.0

ECN :

PAGE : 1/8

1 Infrared LED

EL NO : HIR4254C

Features :

- High radiant intensity
- Peak wavelength $\lambda_p=850\text{nm}$
- View angle 60°
- High reliability

Description :

- EVERLIGHT's Infrared Emitting Diode (HIR4254C) is a high intensity diode, molded in a water clear plastic package.

The device is spectrally matched with phototransistor, photodiode and infrared receiver module.

Applications :

- Free air transmission system
- Optoelectronic switch
- Infrared remote control units with high power requirement
- Floppy disk drive

PART NO.	CHIP	LENS COLOR
	MATERIAL	
HIR	GaAlAs	Water clear



EVERLIGHT ELECTRONICS CO., LTD.

DEVICE NUMBER : DIH-425-032 REV : 1.0
ECN : PAGE : 2/8

Infrared LED

EL NO : HIR4254C

Package Dimensions :



Notes :

dimensions are in millimeter.

truded resin under flange 1.5 mm Max.

id spacing is measured where the lead emerge from the package.

is color : Water clear.

ove specification may be changed without notice. EVERLIGHT will reserve authority
material change for above specification.

ase specification sheets include materials protected under copyright of EVERLIGHT
poration . Please don't reproduce or cause anyone to reproduce them without
ERLIGHT's consent.

en using this product , please observe the absolute maximum ratings and the
tructions for use outlined in these specification sheets. EVERLIGHT assumes no
possibility for any damage resulting from use of the product which does not comply
h the absolute maximum ratings and the instructions included in these specification
sets.



DEVICE NUMBER : DIH-425-032
ECN :

REV : 1.0
PAGE : 5/8

Infrared LED

EL NO : HIR4254C

Typical Electrical/Optical/Characteristics Curves

Fig. 1 Radiant Intensity vs. Forward Current

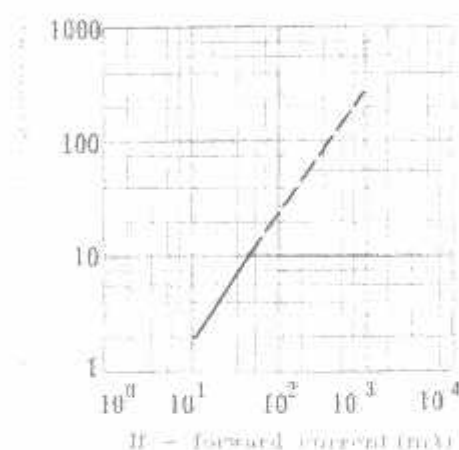


Fig. 2 Viewing Angle (Half Angle Beam Diameter) vs. Forward Current

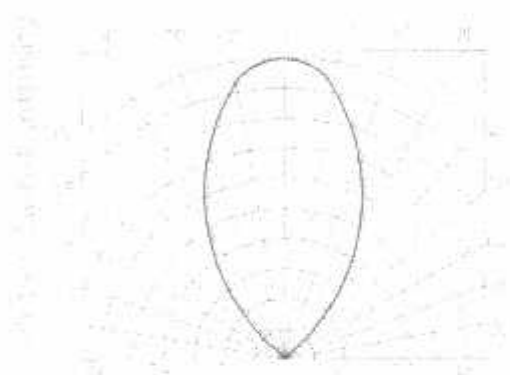


Fig. 3 Forward Voltage vs. Forward Current

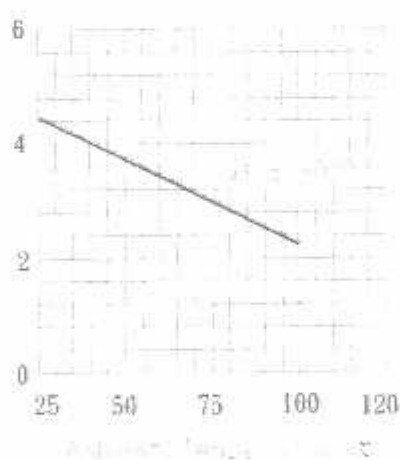
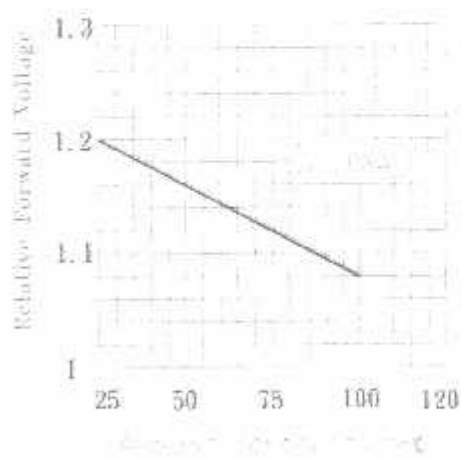


Fig. 4 Relative Forward Voltage vs. Forward Current





EVERLIGHT ELECTRONICS CO., LTD.

DEVICE NUMBER : DIH-425-032
ECN :

REV : 1.0
PAGE : 6/8

Infrared LED

EL NO : HIR4254C

■ Reliability Test Item And Condition

The reliability of products shall be satisfied with items listed below.

Confidence level:90%

LTPD:10%

IO.	Item	Test Conditions	Test Hours/ Cycle	Sample Size	Failure Judgement Criteria	Ac/Re
1	Solder Heat	TEMP : 260°C ± 5 °C	5 sec	22 PCs	$I_R \geq U \times 2$ $F_e \leq L \times 0.8$ $V_F \geq U \times 1.2$ U : Upper specification limit L : Lower specification limit	0/1
2	Temperature Cycle	H : +85°C 30 min ↑ 5 min ↓ L : -55°C 30 min	50 cycle	22 PCs		0/1
3	Thermal Shock	H : +100°C 5 min ↑ 10 sec ↓ L : -10°C 30 min	50 cycle	22 PCs		0/1
4	High Temperature Storage	TEMP. : +100°C	1000 hrs	22 PCs		0/1
5	Low Temperature Storage	TEMP. : -55°C	1000 hrs	22 PCs		0/1
6	DC Operating Life	$I_F = 20\text{mA}$	1000 hrs	22 PCs		0/1
7	High Temperature / High Humidity	85°C / 85% R.H.	1000 hrs	22 PCs		0/1



EVERLIGHT ELECTRONICS CO., LTD.

DEVICE NUMBER : DIH-425-032

REV : 1.0

ECN :

PAGE : 7/8

Infrared LED

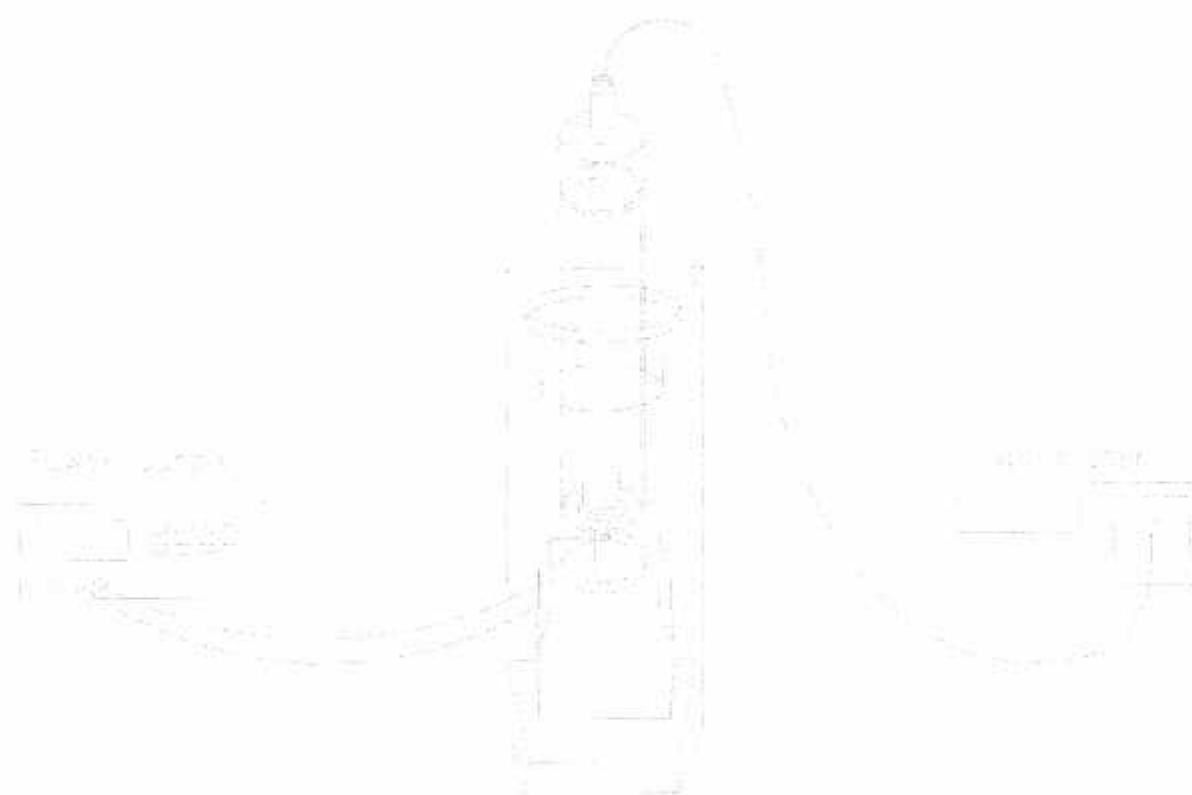
EL NO : HIR4254C

Test Method For Power :

Condition : $I_F=20\text{ mA}$

Test Item : Radiant Intensity

Unit : mW/sr





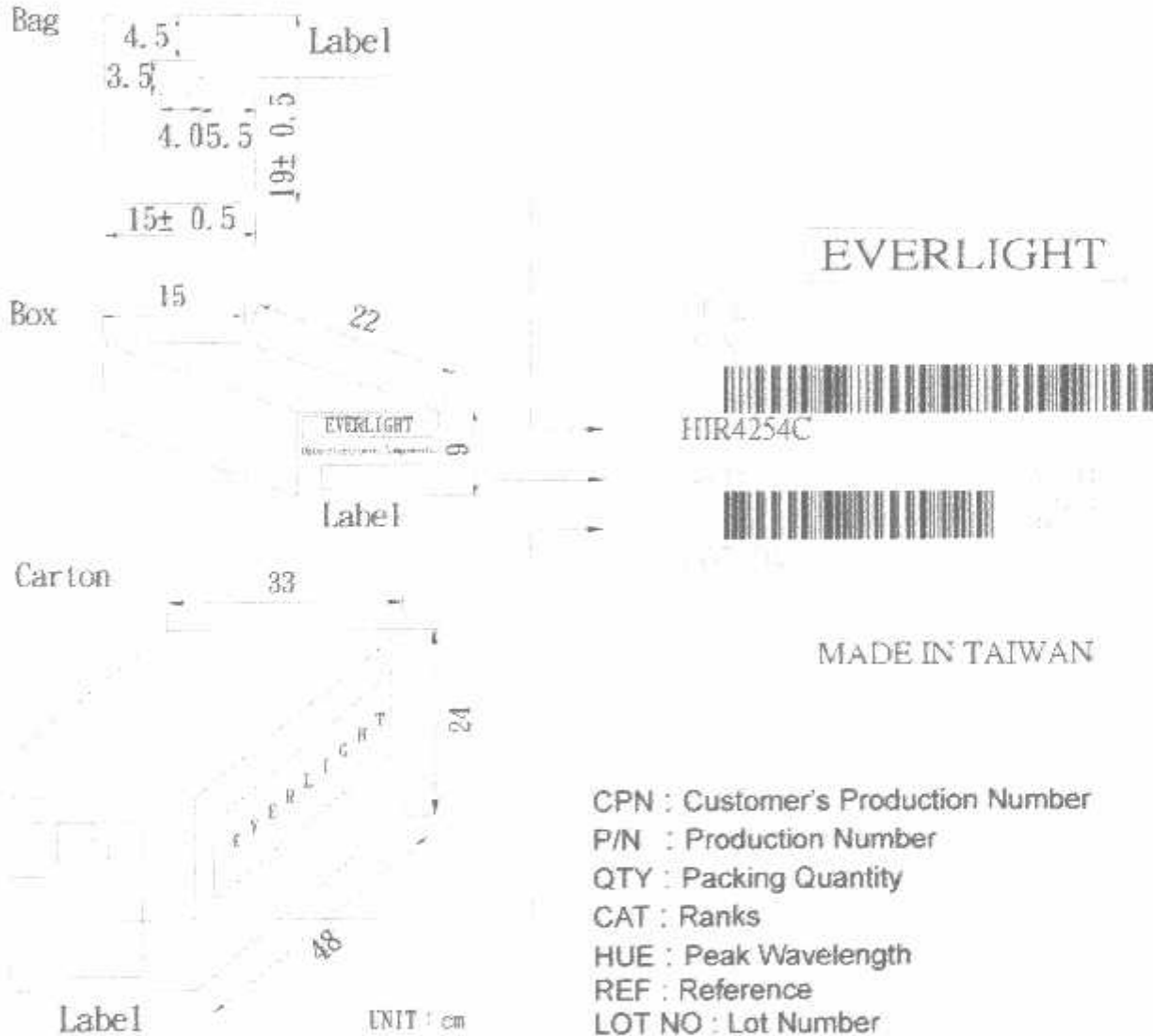
EVERLIGHT ELECTRONICS CO., LTD.

DEVICE NUMBER : DIH-425-032 REV : 1.0
ECN : _____ PAGE : 8/8

Infrared LED

EL NO : HIR4254C

Packing Specifications



CPN : Customer's Production Number
P/N : Production Number
QTY : Packing Quantity
CAT : Ranks
HUE : Peak Wavelength
REF : Reference
LOT NO : Lot Number
MADE IN TAIWAN : Production place

Packing Quantity Specification

0Pcs/1Bag · 6 Bags/1Box
Boxes/1Carton

Features

- Compatible with MCS-51[®] Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
- Endurance: 1000 Write/Erase Cycles
- Operating Voltage: 1.8V to 5.5V Operating Range
- Static Operation: 0 Hz to 33 MHz
- Two-Level Program Memory Lock
- 128-Byte Internal RAM
- 8 Programmable I/O Lines
- 16-bit Timer/Counters
- 5 Interrupt Sources
- Duplex UART Serial Channel
- Power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Data Pointer
- Power-off Flag
- Programming Time
- Byte ISP Programming (Byte and Page Mode)

Description

AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using a high-density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a flexible and cost-effective solution to many embedded control applications.

AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of internal RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-level interrupt architecture, a full duplex serial port, on-chip oscillator, and support circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM content but freezes the oscillator, disabling all other chip functions until the next external reset or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

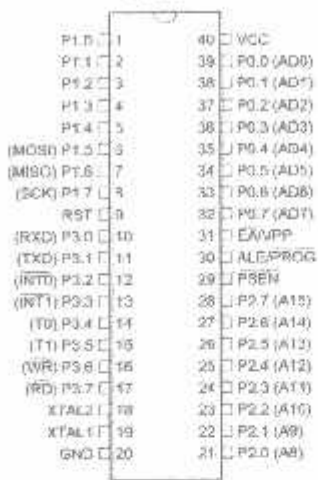
Rev. 2487A-10/01



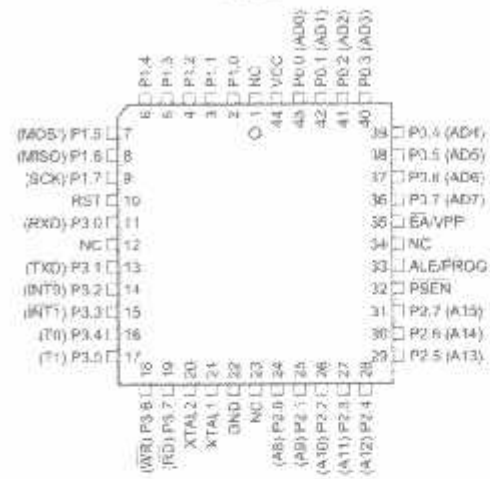


Configurations

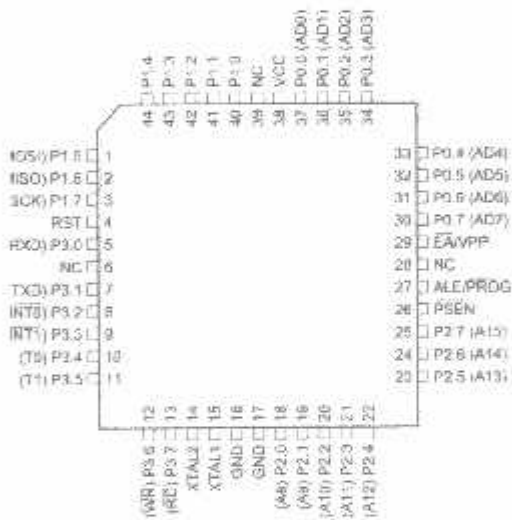
PDIP



PLCC



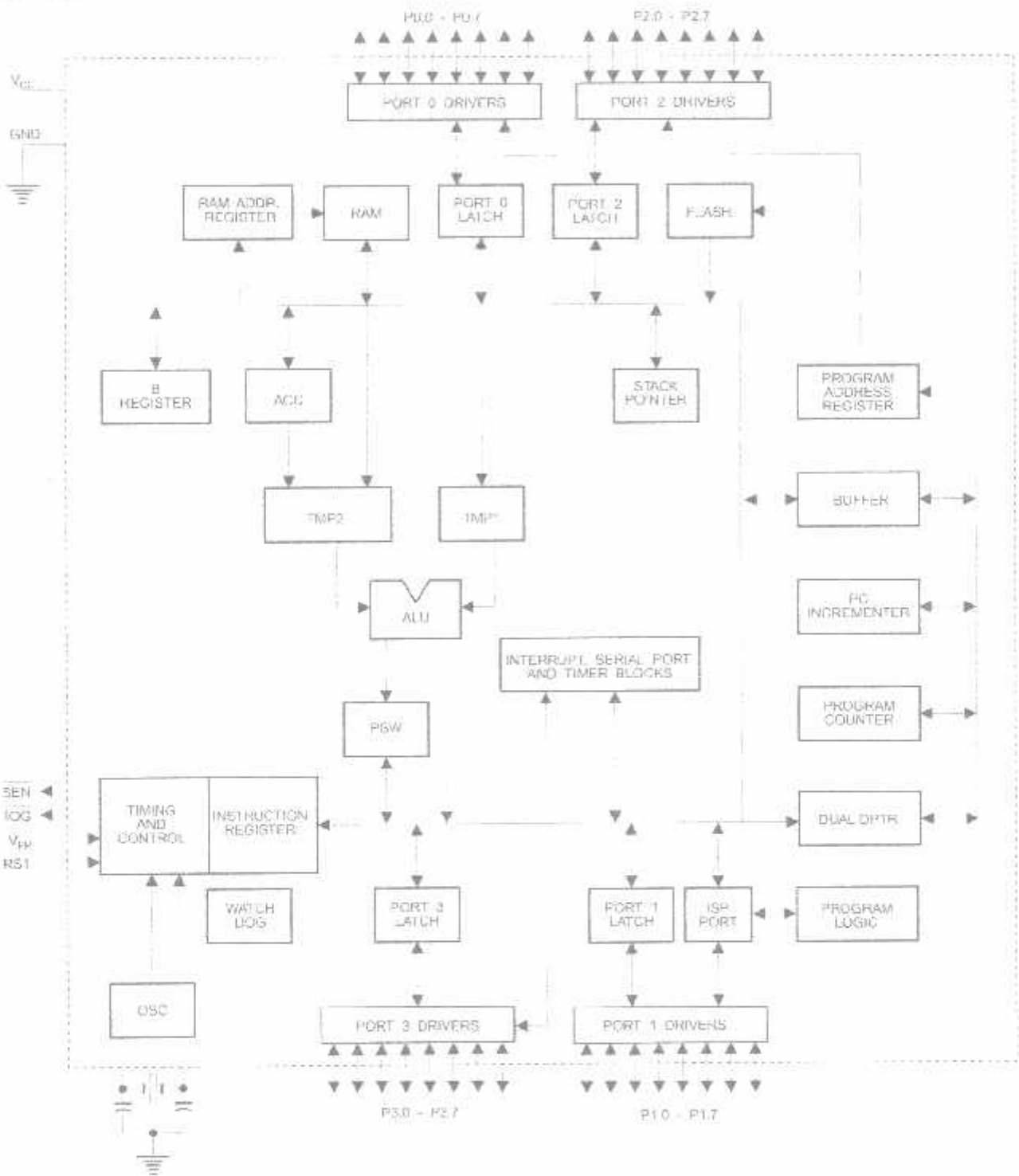
TQFP



AT89S51

2487A-10X01

k Diagram





Description

Supply voltage.

Ground.

0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ R1), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN

Program Store Enable (PSEN) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

EA

External Access Enable. EA must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

EA should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier



Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

1. AT89S51 SFR Map and Reset Values

+								0FFH
+	B 00000000							0F7H
+								0EFH
+	ACC 00000000							0E7H
+								0DFH
+	PSW 00000000							0D7H
+								0CFH
+								0C7H
+	IP XX000000							0BFH
+	P3 11111111							0B7H
+	IE 0X000000							0AFH
+	P2 11111111		AUXR1 XXXXXXXX0				WDTRST XXXXXXXXX	0A7H
+	SCON 00000000	SBUF XXXXXXXXX						9FH
+	P1 11111111							97H
+	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XX000XX0	8FH
+	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000		PCON 0XXX0000 87H



User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH				Reset Value = XXX00XX0B			
Not Bit Addressable									
Bit	-	-	-	WDIDLE	DISRTO	-	-	DISALE	
	7	6	5	4	3	2	1	0	
-	Reserved for future expansion								
DISALE	Disable/Enable ALE								
	DISALE								
	Operating Mode								
0	ALE is emitted at a constant rate of 1/6 the oscillator frequency								
1	ALE is active only during a MOVX or MOVC instruction								
DISRTO	Disable/Enable Reset out								
	DISRTO								
0	Reset pin is driven High after WDT times out								
1	Reset pin is input only								
WDIDLE	Disable/Enable WDT in IDLE mode								
	WDIDLE								
0	WDT continues to count in IDLE mode								
1	WDT halts counting in IDLE mode								

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON,4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1							
Address = A2H							
Reset Value = XXXXXX0B							
Not Bit Addressable							
	–	–	–	–	–	–	DPS
Bit	7	6	5	4	3	2	1
–	Reserved for future expansion						
DPS	Data Pointer Register Select						
	DPS						
0	Selects DPTR Registers DP0L, DP0H						
1	Selects DPTR Registers DP1L, DP1H						

Memory Initialization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (WDT) (Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Enabling the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times T_{OSC}$, where $T_{OSC} = 1/F_{OSC}$. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

During Power-down Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

T

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle.

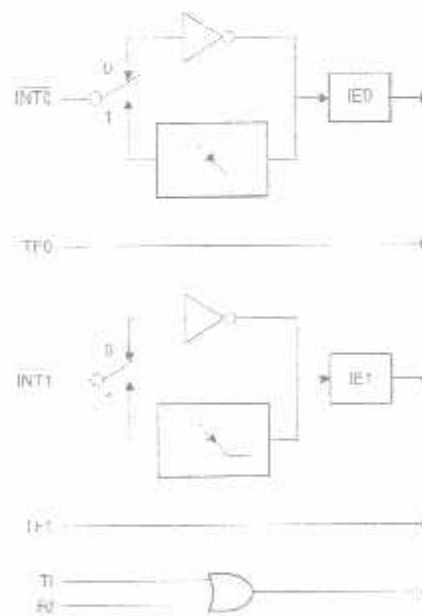
Table 4. Interrupt Enable (IE) Register

(MSB)				(LSB)			
EA	—	—	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
—	IE.6	Reserved
—	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

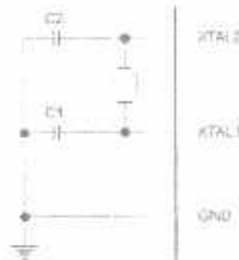
Figure 1. Interrupt Sources



Oscillator Characteristics

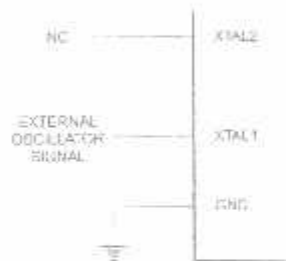
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF \pm 10 pF for Crystals = 40 pF \pm 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into INT0 or INT1. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.



Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory. \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

Programming Flash – Parallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(100H) = 51H indicates 89S51
(200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
Apply power between VCC and GND pins.
Set RST pin to "H".
If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.



Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Programming Instruction Set






Programming Interface – Parallel Mode

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

7. Flash Programming Modes

	V_{CC}	RST	PSEN	ALE/ PROG	EA/ V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P3.7-0 Data	P2.3-0	P1.7-0
												Address	
Code Data	5V	H	L	 ⁽²⁾	12V	L	H	H	H	H	D_{IN}	A11-8	A7-0
Code Data	5V	H	L	H	H	L	L	L	H	H	D_{OUT}	A11-8	A7-0
Lock Bit 1	5V	H	L	 ⁽³⁾	12V	H	H	H	H	H	X	X	X
Lock Bit 2	5V	H	L	 ⁽³⁾	12V	H	H	H	L	L	X	X	X
Lock Bit 3	5V	H	L	 ⁽³⁾	12V	H	L	H	H	L	X	X	X
Lock Bits	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Erase	5V	H	L	 ⁽¹⁾	12V	H	L	H	L	L	X	X	X
Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

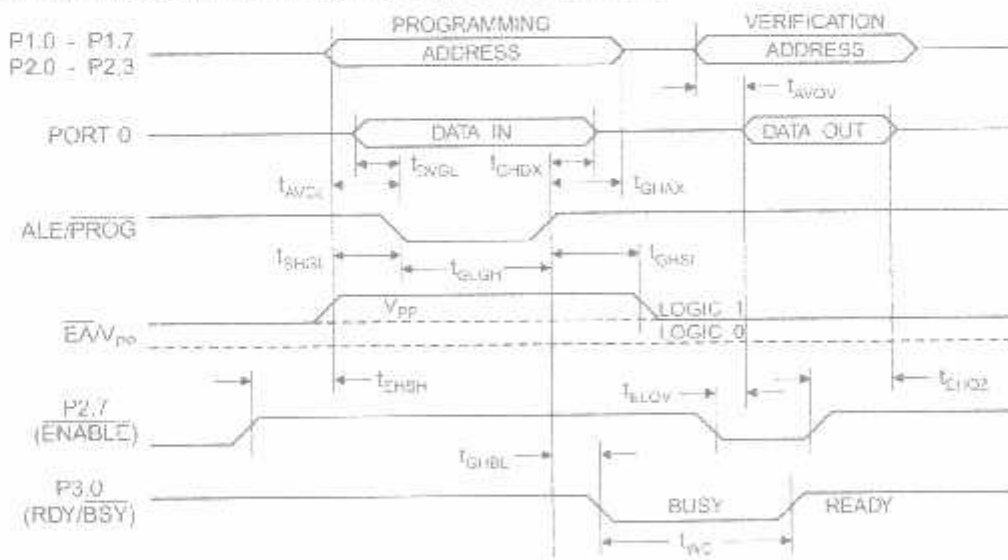
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
4. RDY/BSY signal is output on P3.0 during programming.
5. X = don't care.

Flash Programming and Verification Characteristics (Parallel Mode)

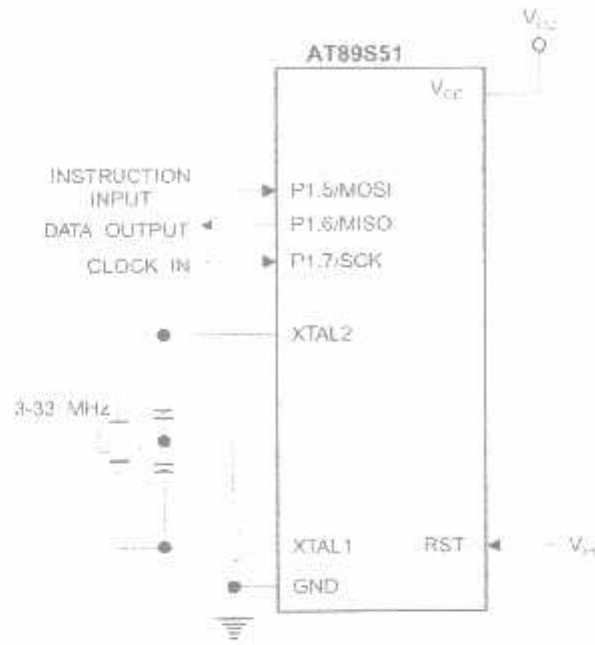
-40°C to 30°C , $V_{CC} = 4.5$ to 5.5V

Parameter	Min	Max	Units
Programming Supply Voltage	11.5	12.5	V
Programming Supply Current		10	mA
V_{CC} Supply Current		30	mA
Oscillator Frequency	3	33	MHz
Address Setup to $\overline{\text{PROG}}$ Low	$48t_{\text{CLCL}}$		
Address Hold After $\overline{\text{PROG}}$	$48t_{\text{CLCL}}$		
Data Setup to $\overline{\text{PROG}}$ Low	$48t_{\text{CLCL}}$		
Data Hold After $\overline{\text{PROG}}$	$48t_{\text{CLCL}}$		
P2.7 ($\overline{\text{ENABLE}}$) High to V_{PP}	$48t_{\text{CLCL}}$		
V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
$\overline{\text{PROG}}$ Width	0.2	1	μs
Address to Data Valid		$48t_{\text{CLCL}}$	
$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{\text{CLCL}}$	
Data Float After $\overline{\text{ENABLE}}$	0	$48t_{\text{CLCL}}$	
$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
Byte Write Cycle Time		50	μs

6. Flash Programming and Verification Waveforms – Parallel Mode

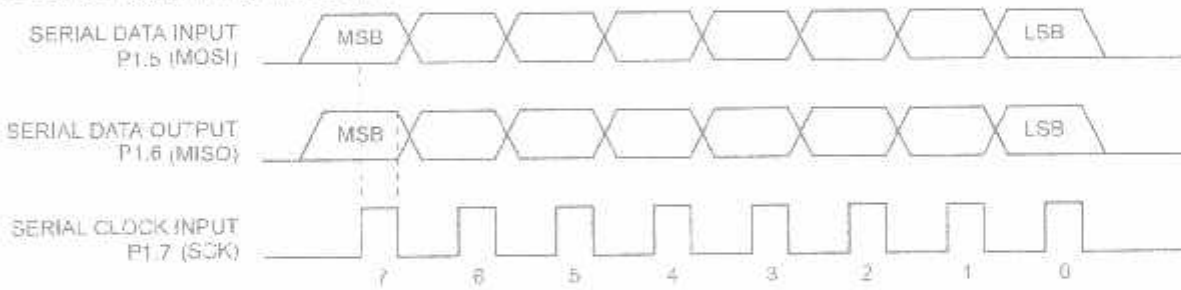


7. Flash Memory Serial Downloading



h Programming and Verification Waveforms – Serial Mode

8. Serial Programming Waveforms



3. Serial Programming Instruction Set

Instruction	Instruction Format	Byte 1	Byte 2	Byte 3	Byte 4	Operation
Programming Enable		1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Erase		1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Program Memory Mode)		0010 0000	xxxx			Read data from Program memory in the byte mode
Program Memory Mode)		0100 0000	xxxx			Write data to Program memory in the byte mode
Lock Bits ⁽²⁾		1010 1100	1110 00	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Lock Bits		0010 0100	xxxx xxxx	xxxx xxxx		Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Signature Bytes ⁽¹⁾		0010 1000	xxx	xxxx	Signature Byte	Read Signature Byte
Program Memory Mode)		0011 0000	xxxx	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Program Memory Mode)		0101 0000	xxxx	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

- The signature bytes are not readable in Lock Bit Modes 3 and 4.
 - B1 = 0, B2 = 0 — Mode 1, no lock protection
B1 = 0, B2 = 1 — Mode 2, lock bit 1 activated
B1 = 1, B2 = 0 — Mode 3, lock bit 2 activated
B1 = 1, B2 = 1 — Mode 4, lock bit 3 activated

} Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

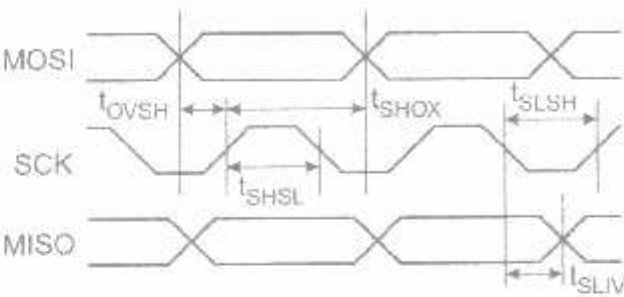


Table 9. Serial Programming Characteristics, $T_A = -40^{\circ}\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
f _{CL}	Oscillator Frequency	0		33	MHz
T _{CL}	Oscillator Period	30			ns
t _L	SCK Pulse Width High	8 t _{CLCL}			ns
t _H	SCK Pulse Width Low	8 t _{CLCL}			ns
t _H	MOSI Setup to SCK High	t _{CLCL}			ns
t _{OH}	MOSI Hold after SCK High	2 t _{CLCL}			ns
t _{SL}	SCK Low to MISO Valid	10	16	32	ns
t _{CE}	Chip Erase Instruction Cycle Time			500	ms
t _{SW}	Serial Byte Write Cycle Time			64 t _{CLCL} + 400	μs

Absolute Maximum Ratings*

Storage Temperature	-55°C to +125°C
Junction Temperature	-65°C to +150°C
Voltage on Any Pin with respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
Maximum Input Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except $\overline{\text{EA}}$)	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low Voltage ($\overline{\text{EA}}$)		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1, 2, 3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1, 2, 3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1, 2, 3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1, 2, 3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, $\overline{\text{EA}}$)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
	Reset Pulldown Resistor		50	300	k Ω
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50	μA

1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

Characteristics

operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other ports = 80 pF.

Internal Program and Data Memory Characteristics

No.	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
	Oscillator Frequency			0	33	MHz
	ALE Pulse Width	127		$2t_{CLCL}-40$		ns
	Address Valid to ALE Low	43		$t_{CLCL}-25$		ns
	Address Hold After ALE Low	48		$t_{CLCL}-25$		ns
	ALE Low to Valid Instruction In		233		$4t_{CLCL}-65$	ns
	ALE Low to PSEN Low	43		$t_{CLCL}-25$		ns
	PSEN Pulse Width	205		$3t_{CLCL}-45$		ns
	PSEN Low to Valid Instruction In		145		$3t_{CLCL}-60$	ns
	Input Instruction Hold After PSEN	0		0		ns
	Input Instruction Float After PSEN		59		$t_{CLCL}-25$	ns
	PSEN to Address Valid	75		$t_{CLCL}-8$		ns
	Address to Valid Instruction In		312		$5t_{CLCL}-80$	ns
	PSEN Low to Address Float		10		10	ns
	RD Pulse Width	400		$6t_{CLCL}-100$		ns
	WR Pulse Width	400		$6t_{CLCL}-100$		ns
	RD Low to Valid Data In		252		$5t_{CLCL}-90$	ns
	Data Hold After RD	0		0		ns
	Data Float After RD		97		$2t_{CLCL}-28$	ns
	ALE Low to Valid Data In		517		$8t_{CLCL}-150$	ns
	Address to Valid Data In		585		$9t_{CLCL}-165$	ns
	ALE Low to RD or WR Low	200	300	$3t_{CLCL}-50$	$3t_{CLCL}+50$	ns
	Address to RD or WR Low	203		$4t_{CLCL}-75$		ns
	Data Valid to WR Transition	23		$t_{CLCL}-30$		ns
	Data Valid to WR High	433		$7t_{CLCL}-130$		ns
	Data Hold After WR	33		$t_{CLCL}-25$		ns
	RD Low to Address Float		0		0	ns
	RD or WR High to ALE High	43	123	$t_{CLCL}-25$	$t_{CLCL}+25$	ns



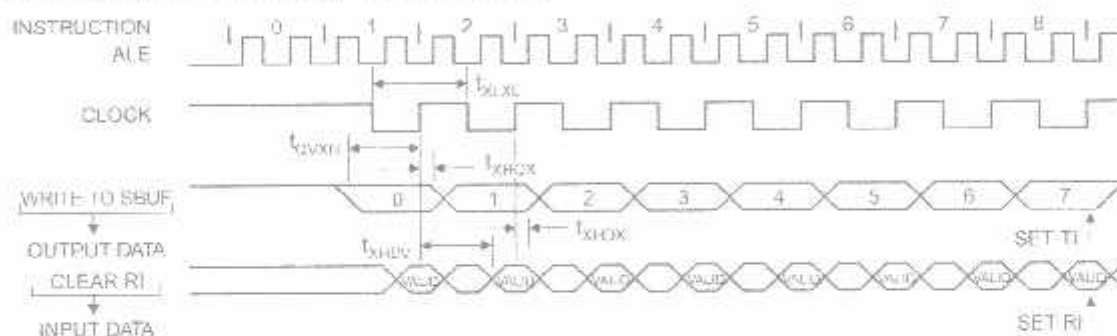


al Port Timing: Shift Register Mode Test Conditions

Values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF.

of	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
	Serial Port Clock Cycle Time	1.0		$12t_{\text{CCLK}}$		μs
	Output Data Setup to Clock Rising Edge	700		$10t_{\text{CCLK}}-133$		ns
	Output Data Hold After Clock Rising Edge	50		$2t_{\text{CCLK}}-80$		ns
	Input Data Hold After Clock Rising Edge	0		0		ns
	Clock Rising Edge to Input Data Valid		700		$10t_{\text{CCLK}}-133$	ns

Register Mode Timing Waveforms



Testing Input/Output Waveforms⁽¹⁾



1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Waveforms⁽¹⁾



1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Order Code	Power Supply	Ordering Code	Package	Operation Range
I	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40PB	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40PB	
J	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40PB	

I = Preliminary Availability

Package Type	
	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
	44-lead, Plastic J-leaded Chip Carrier (PLCC)
	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)





Atmel Headquarters

Atmel Headquarters
5 Orchard Parkway
Folsom, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Atmel Sarl
Case des Arsenaux 41
Case Postale 80
1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Atmel Asia, Ltd.
Room 1219
Jadechem Golden Plaza
Jody Road Tsimshatsui
Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1389

Atmel Japan K.K.
Tonetsu Shinkawa Bldg.
1-8 Shinkawa
Ohta-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn
Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes
La Chantrerie
BP 70802
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs
Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

Intel Corporation 2001

Intel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors that may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel is the registered trademark of Atmel.

Intel is the registered trademark of Intel Corporation. Terms and product names in this document may be the trademarks of others.

Printed on recycled paper.

2487A-10/01/0M

